

UNIVERSIDADE FEDERAL DE SANTA CATARINA
CAMPUS REITOR JOÃO DAVID FERREIRA LIMA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA
NÍVEL MESTRADO

ANGÉLICA PAULA CAÚS

CONVERSOR CC-CC MEIA PONTE ASSIMÉTRICO A CAPACITOR CHAVEADO ZVS APLICADO AO CARREGAMENTO DE BATERIAS

Florianópolis

2020

ANGÉLICA PAULA CAÚS

CONVERSOR CC-CC MEIA PONTE ASSIMÉTRICO A CAPACITOR CHAVEADO ZVS APLICADO AO CARREGAMENTO DE BATERIAS

Dissertação submetida ao Programa de Pós–Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina para a obtenção do titulo de Mestre em Engenharia Elétrica.
Orientador: Prof. Ivo Barbi, Dr.

Florianópolis

2020

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Caus, Angelica Paula
Conversor CC-CC Meia Ponte Assimétrico a Capacitor Chaveado ZVS Aplicado ao Carregamento de Baterias / Angelica Paula Caus ; orientador, Ivo Barbi, 2020.
128 p.

Dissertação (mestrado) - Universidade Federal de Santa Catarina, , Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis, 2020.

Inclui referências.

1. Engenharia Elétrica. 2. Conversor Híbrido CC-CC. 3. Capacitor Chaveado. 4. Comutação Suave - ZVS. 5. Modulação por Largura de Pulso Assimétrico. I. Barbi, Ivo. II. Universidade Federal de Santa Catarina. Programa de Pós Graduação em Engenharia Elétrica. III. Título.

ANGÉLICA PAULA CAÚS

CONVERSOR CC-CC MEIA PONTE ASSIMÉTRICO A CAPACITOR CHAVEADO ZVS APLICADO AO CARREGAMENTO DE BATERIAS

O presente trabalho em nível de mestrado foi avaliado e aprovado por banca examinadora composta pelos seguintes membros:

Prof. Alessandro Luiz Batschauer, Dr.
Universidade do Estado de Santa Catarina

Prof. Romero Leandro Andersen, Dr.
Universidade Federal da Paraíba

Prof. Telles Brunelli Lazzarin, Dr.
Universidade Federal de Santa Catarina

Certificamos que esta é a **versão original e final** do trabalho de conclusão que foi julgado adequado para obtenção do título de Mestre em Engenharia Elétrica.

Documento assinado digitalmente
Telles Brunelli Lazzarin
Data: 29/07/2020 15:57:58-0300
CPF: 023.400.719-25

Prof. Telles Brunelli Lazzarin, Dr.
Coordenador do Programa

Ivo Barbi:07787901934

Assinado de forma digital por Ivo Barbi:07787901934
Dados: 2020.07.28 09:23:56 -03'00'

Prof. Ivo Barbi, Dr.
Orientador

Florianópolis, 2020.

Aos meus pais Neusa e Gilberto Caús.
Ao meu avô Serafim Caús - in memoriam.
Ao meu namorado Matheus Schramm Dall'Asta.

AGRADECIMENTOS

Primeiramente agradeço aos meus pais, Neusa e Gilberto, e meus irmãos Giovani e Ana Vitória pelos sacrifícios feitos para garantir meus estudos.

Agradeço ao meu namorado, Matheus, pelos momentos de lazer, paciência e apoio emocional. Agradeço também pelas discussões técnicas e pelas revisões realizadas.

Agradeço ao professor Ivo Barbi pela orientação durante o desenvolvimento do trabalho. Aproveito também para expressar minha gratidão pelos ensinamentos compartilhados, pelas palavras de motivação e por disponibilizar a estrutura necessária para o desenvolvimento desse trabalho.

Agradeço a todos os colegas que de uma forma ou outra contribuíram para a construção do conhecimento adquirido durante esses dois anos, pelas ajudas e conversas técnicas que auxiliaram na realização deste trabalho.

Agradeço aos meus colegas e amigos Maria Helena Belusso, Leonardo Mai e Filipe Tavares pelos momentos de lazer, pelas conversas, discussões técnicas e pelas revisões realizadas.

Agradeço a banca examinadora pelo tempo dedicado a leitura desse trabalho, pelas correções e importantes contribuições para a finalização desse trabalho.

Agradeço ao grupo de engenheiros do IBEPE, pelo auxilio durante o projeto e experimentação da placa de circuíto impresso, bem como durante a compra de componente. Agradeço também a Patrícia pelo auxílio nas questões administrativas e por sempre se mostrar disposta a ajudar em todas as questões que estavam a seu alcance.

Agradeço aos professores do INEP, pelos conhecimentos técnicos repassados, que foram a base desta dissertação.

Agradeço à CAPES e à Engie, por proporcionar bolsa de estudos durante o período do mestrado.

"Um cientista em um laboratório não é apenas um técnico, ele é também uma criança diante de fenômenos naturais que o impressionam como um conto de fadas."
Marie Curie

RESUMO

Uma nova topologia de conversor CC-CC, obtida pela integração do conversor meia ponte assimétrico com a célula de comutação à capacitor chaveado do tipo *Ladder*, é apresentada. A topologia proposta conserva a característica de redução dos esforços de tensão nos interruptores de potência à metade da tensão do barramento CC, proveniente da célula *Ladder*, e a característica de comutação com tensão nula do conversor meia ponte assimétrico. A análise teórica apresenta as principais características operacionais do conversor proposto. O cálculo dos esforços de corrente nos componentes, considerando o modo parcial de carga dos capacitores, referentes ao estágio à capacitor chaveado, é descrito. A análise da comutação dos interruptores do lado de alta tensão é detalhada. Os critérios de escolha dos capacitores, interruptores, indutores e do tempo morto entre os sinais de comando são apresentados. O estudo é validado por meio de simulações e experimentação de um protótipo com potência de 2 kW, tensão de entrada de 800 V, tensão de saída de 48 V e frequência de comutação de 100 kHz. A eficiência máxima obtida para o protótipo não otimizado foi de 93,6%. O conversor proposto é adequado para carregadores bateria de 48 V, com tensão de entrada de 800 V, usando semicondutores de potência de 600 V.

Palavras-chave: Conversor Híbrido CC-CC, Capacitor Chaveado, Comutação Suave, ZVS, Modulação por Largura de Pulso Assimétrico.

ABSTRACT

A novel DC-DC converter topology, obtained by integrating the asymmetric half-bridge converter to the switched capacitor Ladder cell is presented. The proposed topology keep the characteristic of reduced voltage stresses on the power switches to half the voltage of the DC bus, from the Ladder cell, and the characteristic of zero voltage switching of the asymmetric half-bridge converter. Theoretical analysis presents the main characteristics of the proposed converter. The calculation of the current stresses in the components, considering the partial charge operating mode of the switched capacitor stage, is described The switching analysis on the high voltage side is detailed. The criteria for choosing capacitors, switches, inductors and dead time between command signals are presented. The study is validated through simulations and experimentation of a prototype with following rated values: 2 kW power, input voltage 800 V, output voltage 48 V and switching frequency of 100 kHz. The maximum efficiency obtained for the non-optimized prototype was 93.6%. The proposed converter is suitable for 48 V battery chargers with 800 V input voltage, using 600 V power semiconductors.

Keywords: Hybrid DC-DC Converter, Switched Capacitor, Soft Switching, ZVS, Asymmetric Pulse Width Modulation.

LISTA DE ILUSTRAÇÕES

Figura 1.1 – Participação das energias renováveis na matriz energética brasileira em 2018. 20
Figura 1.2 – Exemplo de diagrama de blocos para sistemas geradores de energia eólica e fotovoltaica com armazenamento de energia. 21
Figura 1.3 – Integração entre o conversor meia ponte assimétrico e a célula de comutação *Ladder*. 24
Figura 1.4 – Conversor híbrido meia ponte assimétrico a capacitor chaveado. 24
Figura 2.1 – Conversor meia ponte assimétrico. (a) Circuito de potência do conversor meia ponte assimétrico. (b) Sinais de comando. 26
Figura 2.2 – Estados topológicos do conversor meia ponte assimétrico. (a) Primeira etapa de operação. (b) Segunda etapa de operação. (c) Terceira etapa de operação. (d) Quarta etapa de operação. (e) Quinta etapa de operação. (f) Sexta etapa de operação. 28
Figura 2.3 – Principais formas de onda para o conversor meia ponte assimétrico. . . 29
Figura 2.4 – Representação gráfica da equação de ganho. (a) Relação entre ganho estático e razão cíclica para diferentes valores de corrente de saída parametrizada. (b) Relação entre ganho estático e corrente de saída parametrizada para diferentes valores de razão cíclica. 31
Figura 2.5 – Célula de comutação não dissipativa. (a) Principais formas de onda para a comutação ZCS. (b) Células de comutação ZCS. (c) Principais formas de onda para a comutação ZVS. (d) Célula de comutação ZVS. 34
Figura 2.6 – Estado topológico para o conversor instantes antes da comutação para bloqueio de S_1. 35
Figura 2.7 – Estado topológico para o conversor instantes antes da comutação para bloqueio de S_2. 36
Figura 2.8 – (a) Circuito equivalente para o estado topológico do conversor durante o tempo morto. (b) Circuito equivalente para o conversor durante a etapa ressonante da comutação. (c) Principais formas de onda. 37
Figura 2.9 – Plano de fases para a comutação de bloqueio de S_2. 38
Figura 2.10–Estado topológico do conversor no instante logo após o término da comutação. 39
Figura 2.11–(a) Célula unitária a capacitor chaveado. (b) Sinais de comando. (c) Circuito equivalente para primeira etapa de operação. (d) Circuito equivalente para segunda etapa de operação. 40
Figura 2.12–Modo de carga baseado nas formas de onda de corrente(a) Carga Completa. (b) Carga parcial. (c) Carga constante. 41
Figura 2.13–(a) Célula unitária. (b) Modelo médio por resistência equivalente. . . . 42
Figura 2.14–Representação gráfica da resistência equivalente parametrizada ($\bar{R}_{eq}$). (a) Em função de τ_c parametrizado ($\tau_c f_s$). (b) Em função da razão cíclica (D). 43
Figura 2.15–Conversor *Ladder* do tipo *Buck*. 44
Figura 2.16–Etapas de operação conversor *Ladder* do tipo *Buck*. (a) Primeira etapa de operação. (b) Segunda etapa de operação. 44
Figura 3.1 – Conversor CC-CC meia ponte híbrido a capacitor chaveado. (a) Estágio de potência. (b) Sinais de comando. 47

Figura 3.2 – Etapas de operação do conversor CC-CC híbrido meia ponte. (a) Primeira etapa de operação. (b) Segunda etapa de operação. (c) Terceira etapa de operação. 49
Figura 3.3 – Etapas de operação do conversor CC-CC híbrido meia ponte. (a) Quarta etapa de operação. (b) Quinta etapa de operação. (c) Sexta etapa de operação.. 50
Figura 3.4 – Principais formas de onda para o conversor CC-CC híbrido meia ponte. (a) Tensão sobre os interruptores, indutância de dispersão, primário do transformador, e terminais da ponte retificadora e corrente em L_d. (b) Correntes nos interruptores e capacitores pertencentes à célula de comutação *Ladder*. 52
Figura 3.5 – Formas de onda da tensão nos terminais da ponte retificadora, tensão e corrente sobre a indutância de dispersão. 55
Figura 3.6 – Representação gráfica do ganho estático para o conversor proposto. (a) Em relação a razão cíclica para diferentes valores de corrente de saída parametrizada.(b) Em relação a corrente de saída parametrizada para diferentes valores de razão cíclica. 57
Figura 3.7 – Formas de onda das tensões e correntes nos diodos. 59
Figura 3.8 – (a) Estrutura simplificada do conversor proposto. (b) Forma de onda para I_x. 60
Figura 3.9 – Etapas de operação para o circuito equivalente do conversor CC-CC híbrido meia ponte. (a) Primeira etapa de operação. (b) Segunda etapa de operação. 61
Figura 3.10–Etapas de operação para o circuito equivalente do conversor CC-CC híbrido meia ponte redesenhadas para o cálculo das condições iniciais de corrente nos capacitores. (a) Primeira etapa de operação. (b) Segunda etapa de operação. 64
Figura 3.11–Representação gráfica da corrente eficaz em C_1, C_2 e C_s, parametrizada em relação a I_x em relação ao parâmetro α para $D = 0,45$. 69
Figura 3.12–(a) Estrutura simplificada do conversor proposto utilizada para o equacionamento da resistência equivalente. (b) Primeira etapa de operação. (c) Segunda etapa de operação. (d) Circuito equivalente. 73
Figura 3.13–Circuito equivalente do conversor Híbrido Meia ponte a capacitor chaveado. 74
Figura 4.1 – Estado topológico do conversor no instante de tempo anterior a comutação para bloqueio de S_1 e S_3. 76
Figura 4.2 – Estado topológico do conversor durante o tempo morto. 77
Figura 4.3 – (a) Circuito equivalente para o estado topológico do conversor durante o estágio ressonante da comutação. (b) Circuito equivalente simplificado. (c) Principais formas de onda. 79
Figura 4.4 – Plano de fase para intervalo ressonante da comutação para o acionamento de S_2 e S_4. 81
Figura 4.5 – Estado topológico do conversor no instante de tempo após a finalização da comutação. 82
Figura 4.6 – Estado topológico do conversor no instante de tempo anterior a comutação para bloqueio de S_2 e S_4. 83
Figura 4.7 – Estado topológico do conversor durante o tempo morto. 84

Figura 4.8 – (a) Circuito equivalente para o estado topológico do conversor no período de tempo referente ao estágio ressonante da comutação. (b) Circuito equivalente simplificado. (c) Principais formas de onda. 85
Figura 4.9 – Plano de fase para intervalo ressonante da comutação para o acionamento de S_2 e S_4. 85
Figura 4.10–Estado topológico do conversor no instante de tempo após o término da comutação para bloqueio de S_2 e S_4. 87
Figura 4.11–Principais formas de onda para a análise da comutação do conversor, obtidas por simulação para potência nominal. (a) Sinal de comando para bloqueio de S_1 e S_3. (b) Tensão sobre os interruptores S_1 e S_2 durante td_1. (c) v_{L_m} durante td_1. (d)i_{L_c} durante td_1. (e)i_{c_c1} e i_{c_c2} durante td_1. (f) Sinal de comando para bloqueio de S_2 e S_4. (g) Tensão sobre os interruptores S_1 e S_2 durante td_2. (h) v_{L_m} durante td_2. (i) i_{L_c} durante td_2. (j) i_{c_c1} e i_{c_c2} durante td_2. 89
Figura 5.1 – Representação gráfica dos valores máximos e mínimos de L_c em relação ao valor da capacitância de comutação. 96
Figura 5.2 – Circuíto grampeador de tensão. 102
Figura 5.3 – (a) Sinais teóricos a serem implementados. (b) Circuito de Buffer implementado. 105
Figura 5.4 – Curva de eficiência teórica do conversor. 106
Figura 5.5 – Distribuição das perdas no conversor. 106
Figura 5.6 – Protótipo do conversor. 107
Figura 5.7 – Sinais de comando aplicados ao conversor. 108
Figura 5.8 – Formas de onda da tensão sobre os capacitores de barramento CC. (a) Experimental. (b) Simulado. 109
Figura 5.9 – Formas de onda da tensão sobre os interruptores. (a) e (c) Experimental. (b) e (d) Simulado. 110
Figura 5.10–Forma de onda da tensão sobre o lado primário e secundário do transformador. (a) Experimental. (b) Simulado. 111
Figura 5.11–Forma de onda da corrente no lado primário e secundário do transformador. (a) Experimental. (b) Simulado. 111
Figura 5.12–Forma de onda da tensão retificada nos terminais da ponte de diodos. . 112
Figura 5.13–Tensão sobre os interruptores S_1 e S_2 no momento da comutação. . . . 112
Figura 5.14–Tensão sobre os interruptores S_3 e S_4 no momento da comutação. . . . 112
Figura 5.15–Curva de eficiência do conversor proposto. 113

LISTA DE TABELAS

Tabela 2.1 – Fronteira entre os modos de operação do capacitor chaveado. 42
Tabela 4.1 – Equações necessárias para determinar o tempo morto entre os sinais de comando aplicados ao conversor. 88
Tabela 4.2 – Comparação entre os valores calculados e simulados para os intervalos de tempo linear e ressonante da comutação. 88
Tabela 5.1 – Especificações de projeto. 90
Tabela 5.2 – Parâmetros do núcleo E 70/33/32. 91
Tabela 5.3 – Especificações para o fio AWG38. 93
Tabela 5.4 – Valores obtidos para as indutâncias do transformador no ensaio prático. 94
Tabela 5.5 – Parâmetros do núcleo E 32/16/11. 97
Tabela 5.6 – Lista de componentes. 105
Tabela A.1 – Parâmetros do núcleo E 55/28/21. 121

LISTA DE ABREVIATURAS E SIGLAS

MPPT	*Maximum power point tracking* / Rastreamento do ponto de máxima potência.
CC	Corrente contínua.
AHBC	*Asymmetry half bridge converter* / Conversor meia ponte assimétrico.
EMI	*Electromagnetic interference* / Interferência eletromagnética.
ZCS	*Zero current switching* / Comutação com tensão nula.
ZVS	*Zero voltage switching* / Comutação com tensão nula.
Vcc	Tensão em corrente contínua.
Vca	Tensão em corrente alternada.
MV	Mega Volts.
cc	*Complete charge* / Carga completa.
pc	*Partial charge* / Carga parcial.
nc	*No charge* / Carga constante.
PWM	*Pulse width modulation* / Modulação por largura de pulso.
LKC	Lei de Kirchhoff das correntes.
EDO	Equação diferencial ordinária.
MOSFET	*Metal oxide semiconductor field effect* / Transistor de efeito de campo metal óxido semicondutor.
LED	*Light-emitting diode* / Diodo emissor de Luz.
DSP	*Digital Signal Processor* / Processador de sinal digital.
CA	Corrente alternada.

LISTA DE SÍMBOLOS

L_c	Indutância de comutação.
C_n	Capacitância de barramento ($n = 1, 2$).
S_n	Interruptor controlado ($n = 1, 2, 3, 4$).
T_1	Transformador.
L_o	Indutância de filtro de saída.
C_o	Capacitância de filtro de saída.
L_m	Indutância magnetizante do transformador.
D	Razão cíclica.
T_s	Tempo da duração de um período.
i_{L_m}	Corrente magnetizante.
I_{o_p}	Corrente de saída refletida ao primário.
v_{L_m}	Tensão instantânea sobre a indutância magnetizante.
i_{L_c}	Corrente instantânea na indutância de comutação.
V_{in}	Tensão de alimentação.
$V_{o_{p,med}}$	Tensão média de saída refletida ao primário.
Δ_{ta}	Intervalo de tempo referente a perda de razão cíclica em S_1.
Δ_{tb}	Intervalo de tempo referente a perda de razão cíclica em S_2.
f_s	Frequência de comutação.
q	Ganho estático de tensão.
$\bar{I}_{o_p}$	Corrente de saída refletida ao primário parametrizada.
v_{S_n}	Tensão instantânea sobre o interruptor ($n = 1, 2, 3, 4$).
i_{S_n}	Corrente instantânea no interruptor ($n = 1, 2, 3, 4$).
$i_{L_{m,med}}$	Corrente média em L_m.
$I_{S_{n,ef}}$	Corrente eficaz no interruptor ($n = 1, 2, 3, 4$).
$v_{C_{Sn}}$	Tensão instantânea sobre o capacitor de comutação conectado em paralelo aos interruptores controlados ($n = 1, 2, 3, 4$).
v_{C_n}	Tensão instantânea sobre o capacitor de barramento ($n = 1, 2$).
θ	Ângulo referente plano de fase.
Δt_l	Intervalo de tempo linear da comutação.
Δt_r	Intervalo de tempo ressonante da comutação.
ω	Frequência de ressonância angular.
ϕ	Ângulo referente plano de fase.
R	Raio do plano de fases.
t_d	Tempo morto.
C_s	Capacitância chaveada.
R_{S_n}	Resistência de condução dos MOSFETs ($n = 1, 2, 3, 4$).
τ_n	Constante de tempo ($n = 1, 2, c$).
$v_{C_{S_c}}$	Tensão instantânea sobre o capacitor chaveado no início de sua carga.
$v_{C_{S_d}}$	Tensão instantânea sobre o capacitor chaveado no início de sua descarga.
R_{eq}	Resistência equivalente do conversor.
R_{on}	Resistência interna do interruptor.

$\bar{R_{eq}}$	Resistência equivalente do conversor parametrizada.
i_{C_n}	Corrente instantânea no capacitor $(n = 1, 2, s)$.
$V_{C_{2,med}}$	Tensão média em C_2.
L_d	Indutância de dispersão do transformador.
C_d	Capacitância de desacoplamento CC.
D_n	Diodo referente a ponte retificadora $(n = 1, 2, 3, 4)$.
i_{L_d}	Corrente instantânea na indutância de dispersão do transformador.
v_{ret}	Tensão nos terminais da ponte retificadora.
v_{L_d}	Tensão instantânea sobre indutância de dispersão do transformador.
v_{C_d}	Tensão instantânea sobre o capacitor de desacoplamento CC.
v_{S_3}	Tensão instantânea sobre o interruptor S_3.
v_{S_4}	Tensão instantânea sobre o interruptor S_4.
V_s	Tensão no secundário do transformador.
n	Relação de transformação do transformador.
t_a	Intervalo de tempo referente a perda de razão cíclica em S_1 e S_3.
t_b	Intervalo de tempo referente a perda de razão cíclica em S_2 e S_4.
i_{D_n}	Corrente instantânea nos diodos $(n = 1, 2, 3, 4)$.
I_{D_n}	Corrente média nos diodos $(n = 1, 2, 3, 4)$.
v_{D_n}	Tensão instantânea nos diodos $(n = 1, 2, 3, 4)$.
I_x	Fonte de corrente para o circuíto equivalente que representa a corrente em L_c.
I_{x_1}	Valor de corrente na fonte de corrente I_x durante a primeira etapa de operação da estrutura simplificada do conversor.
I_{x_2}	Valor de corrente na fonte de corrente I_x durante a segunda etapa de operação da estrutura simplificada do conversor.
$\Delta_{q_{C_n}}$	Variação de carga nos capacitores $(n = 1, 2, s)$.
$\Delta_{q_{S_n}}$	Variação de carga em nos interruptores $(n = 1, 2, 3, 4)$.
Δ_{q_o}	Variação de carga em I_x.
K_n	Constante $(n = 1, 2)$.
$I_{C_{n,ef}}$	Corrente eficaz nos capacitores $(n = 1, 2, 3, 4)$.
α	Constante.
$\bar{I}_{C_{n,ef}}$	Corrente eficaz nos capacitores parametrizada $(n = 1, 2, s)$.
$V_{C_{n,med}}$	Tensão média sobre os capacitores $(n = 1, 2, s)$.
$I_{S_{n,ef}}$	Corrente eficaz nos interruptores $(n = 1, 2, 3, 4)$.
R_v	Resistência virtual.
G	Ganho do estágio conversor meia ponte assimétrico, para representação do circuíto equivalente do conversor proposto.
$i_{C_{C_n}}$	Corrente instantânea nos capacitores de comutação $(n = 1, 2, 3, 4)$.
$v_{C_{C_n}}$	Tensão instantânea nos capacitores de comutação $(n = 1, 2, 3, 4)$.
Δt_{l_n}	Intervalo de tempo linear da comutação $(n = 1, 2)$.
θ_n	Ângulo do plano de fase referente ao intervalo de tempo ressoante $(n = 1, 2)$.
Δt_{r_n}	Intervalo de tempo ressonante da comutação $(n = 1, 2)$.

Z	Impedância característica do circuito.
td_n	Tempo morto ($n = 1, 2$).
$I_{o,nom}$	Corrente de saída nominal.
P_o	Potência de saída.
$\Delta_{V_o}\%$	Ondulação da tensão de saída.
$\Delta_{i_{L_o}}\%$	Ondulação de corrente em L_o.
$\Delta D_{max}\%$	Perda máxima de razão cíclica.
K_p	Fator de ocupação do primário.
K_w	Fator de ocupação da janela.
J_{max}	Máxima densidade de corrente.
B_{max}	Fluxo magnético máximo.
Ae	Área da seção transversal do núcleo.
Aw	Área da janela.
$AeAw$	Produto das áreas do núcleo.
$l_{núcleio}$	Caminho magnético médio do núcleo.
$v_{núcleio}$	Volume do núcleo.
l_{espira}	Caminho magnético médio de uma espira.
μ_o	Permeabilidade magnética do vácuo.
N_p	Número de espiras do enrolamento primário do transformador.
$V_{p,ef}$	Tensão eficaz sobre o primário do transformador.
Gap	Entreferro.
$S_{fio,n}$	Seção transversal mínima para o condutor ($n = p, s, L_c, L_o$).
$S_{AWG38,cu}$	Seção transversal do fio não isolado.
$S_{AWG38,iso}$	Seção transversal do fio isolado.
ρ_{AWG38}	Resistência do fio por cm.
Δ	Profundidade de penetração.
$N_{paralelo,p}$	Número de fios em paralelo no primário do transformador.
$N_{paralelo,s}$	Número de fios em paralelo no secundário do transformador.
$P_{cobre,n}$	Perdas no cobre ($n = p, s, L_c, L_o$).
$R_{cobre,n}$	Resistência do cobre ($n = p, s, L_c, L_o$).
$P_{núcleo}$	Perdas no núcleo.
$P_{total,n}$	Perdas totais ($n = trafo, L_c, L_o$).
ΔT	Variação da temperatura.
$iL_{c,min}$	Corrente mínima disponível para comutação.
L_s	Indutância série.
$L_{c,max}$	Valor máximo de L_c.
$L_{c,min}$	Valor minimo de L_c.
C_min	Capacitância mínima dos capacitores referentes ao estágio a capacitor chaveado.
f_r	Frequência de ressonância ente L_c e C_d.
P_{C_n}	Potência dissipada nos capacitores ($n = 1, 2, s, d$).
R_c	Resistência intrínseca aos capacitores.
D_g	Diodo referente ao grampeador.

R_g	Resistência referente ao grampeador.
C_g	Capacitância referente ao grampeador.
P_{S_n}	Potência dissipada nos interruptores ($n = 1, 2, 3, 4$).
P_{D_n}	Potência dissipada nos diodos ($n = 1, 2, 3, 4$).
R_n	Resistências referentes ao circuito do *Buffer* ($n = x, y, Led$).

SUMÁRIO

1 INTRODUÇÃO 20

1.1 OBJETIVOS 24
1.1.1 Objetivo Geral 24
1.1.2 Objetivos Específicos 25

1.2 ESTRUTURA DO DOCUMENTO 25

2 REVISÃO BIBLIOGRÁFICA 26

2.1 CONVERSOR MEIA PONTE ASSIMÉTRICO 26
2.1.1 Etapas de operação 27
2.1.2 Característica de saída 29
2.1.3 Esforços de tensão e corrente nos interruptores 31
2.1.4 Análise da comutação 33
2.1.4.1 Comutação de bloqueio de S_1 34
2.1.4.2 Comutação de bloqueio de S_2 35
2.1.4.3 Considerações finais sobre o conversor meia ponte assimétrico 39

2.2 CONVERSORES A CAPACITOR CHAVEADO 39
2.2.1 Célula unitária 40
2.2.1.1 Modo de carga 41
2.2.1.2 Resistência equivalente 42
2.2.2 Célula de comutação Ladder 44
2.2.3 Equação do ganho 45
2.2.3.1 Considerações finais sobre a célula de comutação *Ladder* 46

3 CONVERSOR CC-CC MEIA PONTE HÍBRIDO A CAPACITOR CHAVEADO 47

3.1 ANÁLISE ESTÁTICA 47
3.1.1 Etapas de operação 48
3.1.2 Característica de saída do conversor CC-CC meia ponte híbrido a capacitor chaveado 51
3.1.3 Esforços de corrente e tensão 58
3.1.3.1 Esforços de corrente no primário do transformador 58
3.1.3.2 Esforços de tensão e corrente nos diodos retificadores 58
3.1.3.3 Esforços de corrente nos capacitores referentes à célula de comutação *Ladder* 60
3.1.3.4 Esforços de tensão sobre capacitores do pertencentes à célula de comutação *Ladder* 69
3.1.3.5 Esforços de corrente nos interruptores ativos 71
3.1.4 Resistência equivalente do estágio à capacitor chaveado 72

4 ANÁLISE DA COMUTAÇÃO 75

4.1 ANÁLISE DA COMUTAÇÃO PARA BLOQUEIO DE S_1 E S_3 75

4.1.1 Intervalo de tempo linear **76**
4.1.2 Intervalo de tempo ressonante **79**

4.2 ANÁLISE DA COMUTAÇÃO PARA BLOQUEIO DE S_2 E S_4 . . . . **82**
4.2.1 Intervalo de tempo linear **83**
4.2.2 Intervalo de tempo ressonante **84**
4.2.2.1 Considerações finais sobre o estudo da comutação 86

5 PROJETO DO CONVERSOR E RESULTADOS PRÁTICOS 90

5.1 PROJETO DO CONVERSOR PROPOSTO **90**
5.1.1 Projeto do transformador **90**
5.1.2 Calculo da capacitância e indutância de comutação **94**
5.1.3 Projeto dos capacitores referentes ao estágio a capacitor chaveado e desacoplamento cc **99**
5.1.4 Projeto do filtro de saída **101**
5.1.5 Projeto para o circuito grampeador de tensão **102**
5.1.6 Dimensionamento dos semicondutores de potência **103**
5.1.7 Condicionamento de sinais **104**
5.1.8 Análise teórica da eficiência do conversor **106**

5.2 RESULTADOS EXPERIMENTAIS **107**
5.2.1 Principais formas de onda experimentais **107**
5.2.1.1 Formas de onda referentes a comutação do conversor 109
5.2.2 Rendimento do conversor **112**

6 CONCLUSÃO 114

6.1 TRABALHOS FUTUROS **115**

REFERÊNCIAS 117

APÊNDICE A – PROJETO DO INDUTOR PARA O FILTRO DE SAÍDA 121

APÊNDICE B – CÓDIGO IMPLEMENTADO NO MICROCONTROLADOR 123

APÊNDICE C – PROJETO E DA PLACA DE CIRCUITO IMPRESSO 127

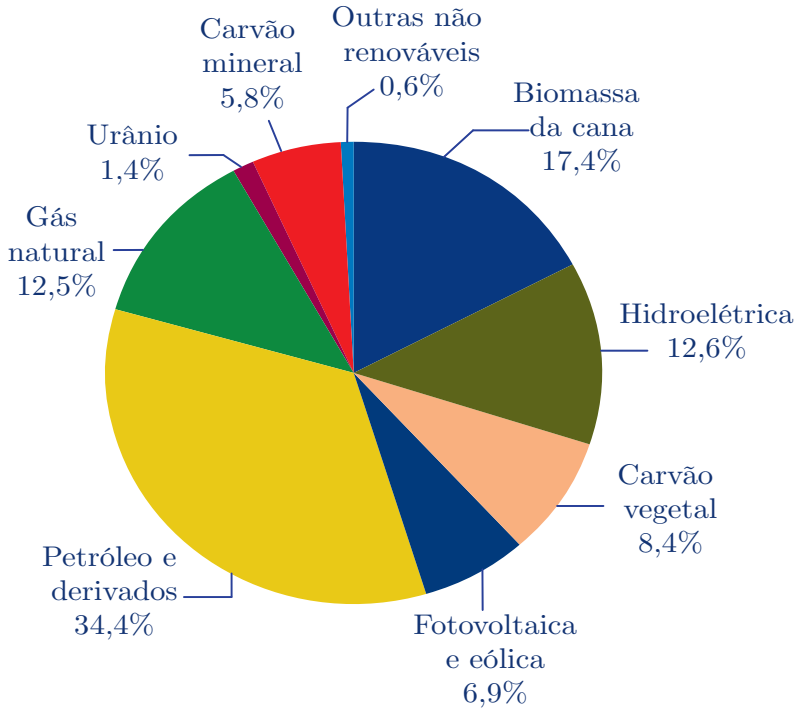
C.1 – ESQUEMÁTICO DESENVOLVIDO NO ALTIUM **127**

C.2 – LAYOUT DA PLACA DE CIRCUITO IMPRESSO DESENVOLVIDO NO ALTIUM **128**

1 INTRODUÇÃO

O aumento da demanda pela redução de emissão dos gases poluentes, a procura por fontes inesgotáveis de energia e maior eficiência energética, entre outro fatores, têm impulsionado globalmente o aumento da geração de energia por fontes renováveis pelo mundo (AKRAM; KHALID; SHAFIQ, 2017) (FANG et al., 2017). Atualmente, as energias renováveis representam cerca de 45,3% da matriz energética brasileira. As fontes eólicas e fotovoltaicas foram responsáveis por 6,9% da energia gerada em 2018, como está demostrado na Figura 1.1, e representam, respectivamente, crescimentos de 14,4% e 316,1% na energia gerada entre os anos de 2017 e 2018 (SÍNTESE; BASE, 2019).

Figura 1.1 – Participação das energias renováveis na matriz energética brasileira em 2018.

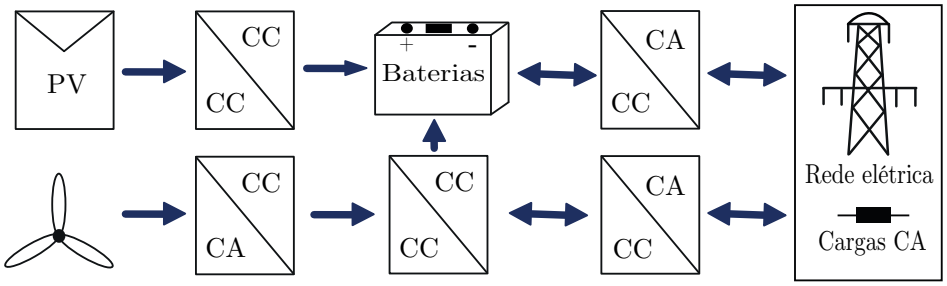


Fonte: Adaptado de (SÍNTESE; BASE, 2019).

Os sistemas de geração eólicos e fotovoltaicos geralmente consistem em conjuntos de aerogeradores e/ou painéis fotovoltaicos e conversores de energia. Alguns sistemas também podem incluir o rastreamento do ponto de máxima potência (*MPPT-Maximum Power Point Tracking*) e dispositivos de armazenamento (SAXENA; HUSSAIN; SINGH, 2017). Um diagrama de blocos para sistemas geradores de energia eólica e fotovoltaica com sistema de armazenamento é apresentado na Figura 1.2.

A inserção de fontes de energias eólica e fotovoltaica no sistema elétrico representa um desafio para a operação da rede elétrica, devido à característica intermitente da sua geração de energia. Portanto, a inserção de sistemas de armazenamento ao sistema de energias renováveis é essencial para aumentar sua confiabilidade, reduzindo os picos de

Figura 1.2 – Exemplo de diagrama de blocos para sistemas geradores de energia eólica e fotovoltaica com armazenamento de energia.



Fonte: Autor.

energia injetada na rede elétrica (WANG et al., 2016). Além disso, os dispositivos de armazenamento de energia podem se utilizados como "geradores" fornecendo energia às cargas consumidoras no momento em que a produção é reduzida. Desta forma, os sistemas de armazenamento possuem grande importância para o gerenciamento de unidades geradoras que dependem de variáveis não controláveis (UPASANI, 2018).

Devido à crescente implementação de microrredes CC e à utilização de energias renováveis com sistemas de armazenamento, eleva-se a necessidade do desenvolvimento de carregadores de baterias para alta tensão, com alta eficiência e baixos níveis de interferência eletromagnética, assim como peso e tamanho reduzidos, exigindo que os projetistas desenvolvam novas técnicas ou refinem as existentes. Assim, conversores CC-CC com alto processamento de energia é um atual tópicos de pesquisa em eletrônica de potência.

Para aplicações que exigem conversores com alto ganho e que operem com alta tensão de entrada, o uso de conversores a capacitor chaveado é uma opção. Nessa linha de pesquisa, (Axelrod; Berkovich; Ioinovici, 2008) propõem a integração de conversores clássicos: *Buck, Boost, Buck-Boost, Cuk, Zeta* e *Sepic* com uma estrutura básica a capacitor chaveado, composta por dois capacitores e três diodos. Dessa forma, a nova estrutura permite obter ganho duas vezes maior que o obtido pelas estruturas clássicas. Além disso, a integração dos conversores reduz os esforços de tensão nos elementos de comutação.

Em (Wang et al., 2016), é proposto o uso de conversores multiníveis para carregamento de baterias aplicados a sistemas elétricos com inserção de energias renováveis. Conversores ressonantes também são opções para aplicações que exijam alto ganho e eficiência, como apresentado em (BANDEIRA; LAZZARIN; BARBI, 2018), onde é realizado o estudo e implementação do conversor CC-CC ressonante paralelo do tipo T, com isolação galvânica, para tensão de entrada de 400 V e potência de 1 kW. Além disso, (LEANDRO; BARBI, 2019) apresentam o conversor CC-CC híbrido a capacitor chaveado LLC ressonante, obtido pela integração entre o conversor LLC ressonante e a célula de comutação *Ladder*. Esse conversor apresenta redução esforços de tensão nos interruptores, alta relação

de ganho e isolamento galvânico. Ambos os conversores ressonantes apresentados atingem rendimento superior a 97%.

O conversor meia ponte assimétrico (*AHBC - Asymmetrical Half Bridge Converter*) apresentado inicialmente em (IMBERTSON; MOHAN, 1993), estudado e otimizado por (XU; KHAMBADKONE; ORUGANTI, 2003; LIN et al., 2005), atende às características desejadas de um conversor no que tange a carregadores de bateria em relação ao isolamento galvânico, alto ganho e alta eficiência, uma vez que como apresentado por (IMBERTSON; MOHAN, 1993), este pode operar com comutação suave nos interruptores. Em (Yeon et al., 2016), é realizada uma análise detalhada dos parâmetros da topologia que interferem na comutação. Adicionalmente, é apresentado o projeto de um protótipo para processar 50 W operando com frequência de 1 MHz, que resultou em eficiência máxima de 91%.

Em (PONT, 2017) é apresentado um estudo a respeito do conversor meia ponte com comutação sob tensão nula, paralelo ressonante, com modulação PWM assimétrica, com saída em tensão. Nesse estudo é realiza uma comparação entre o funcionamento da estrutura com estágio de saída com retificador em ponte completa e com retificador dobrador de tensão. Concluiu-se neste trabalho que a configuração com retificador dobrador de tensão elimina circulação de corrente média nos enrolamentos do transformador. Está topologia atingiu, ao operar na configuração com retificador dobrador, eficiência de 97,2%. Em (Meesrisuk; Jangwanitlert, 2018) é realizado o estudo do conversor meia ponte série-paralelo com modulação PWM simétrica e saída em tensão. Dois módulos desse conversor são conectados no barramento CC de um retificador trifásico e suas saídas são conectadas em paralelo, possibilitando assim, o processamento de maiores quantidades de potência.

O conversor meia ponte assimétrico também pode ser integrado a outros conversores (Lee; Moon, 2014), onde é acoplado ao conversor ponte completa e aplicado ao carregamento de baterias em veículos elétricos. Em (Chuang et al., 2011) é apresentada a topologia meia ponte ressonante paralelo série, a qual é projetada para o carregamento de baterias de 12 V. O conversor proposto pode reduzir as ondulações de corrente em baixas e altas frequências na bateria, além de possuir um número relativamente baixo de componentes, propiciando assim valores elevados de eficiência. Além disso, o conversor meia ponte também é empregado em topologias bidirecionais aplicadas ao carregamento de baterias como apresentado por (Park; Song, 2011).

Esta dissertação apresenta o estudo de um conversor CC-CC meia ponte, paralelo ressonante, com modulação PWM e comandos assimétricos, controle da tensão de saída pela variação da razão cíclica e saída em tensão. Além disto, o conversor é estudado com estágio de saída com retificador em ponte completa ou com retificador dobrador de tensão. A configuração com retificador dobrador de tensão se mostrou mais promissora, pois possui número reduzido de interruptores, elimina circulação de corrente média nos elementos passivos tanto no primário quanto no secundário, e pode utilizar os parâmetros intrínsecos

do transformador em seu projeto, o que a torna atrativa para aplicações em fontes de alta tensão de saída.

Apesar das inúmeras vantagens do AHBC (*Asymmetry Half Bridge Converter*), o mesmo possui esforços de tensão sobre os interruptores iguais ao valor de tensão em sua fonte de alimentação, o que dificulta sua implementação em aplicações que exigem elevadas tensões de entrada (HUNG et al., 2003). Consequentemente, o conversor meia ponte assimétrico não é adequado quando se trata de aplicações utilizando barramentos CC em sistemas de energias renováveis e microrredes de corrente contínua, uma vez que é usual possuírem tensão de 800 V. Portanto, é inviável o emprego de interruptores com tensão nominal de 600 V, elevando assim o custo do interruptores aplicados ao projeto.

Conversores multiníveis podem resolver esse problema, utilizando maior número de interruptores e capacitores a fim de reduzir os esforços de tensão nos mesmos. No entanto, esses conversores costumam ser caros e requerem técnicas de controle complexas (BRAGA; BARBI, 2000; DESCHAMPS et al., 1999).

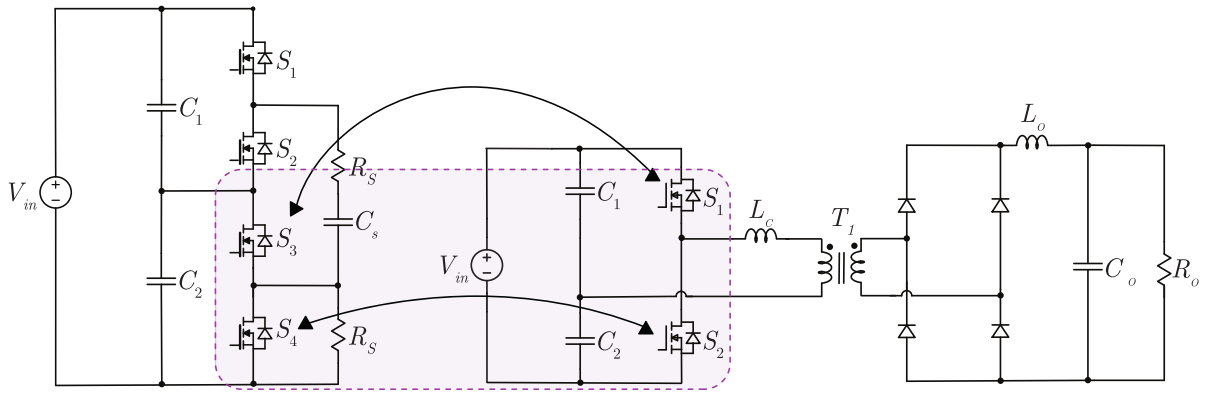
Como solução para o problema de alta tensão de entrada, também é possível o uso de células de capacitor chaveado, como a célula *Ladder* (MAKOWSKI; MAKSIMOVIC, 1995) (DIAS; LAZZARIN, 2016). Essa topologia reduz os esforços de tensão nos interruptores do lado de alta tensão em metade do valor de barramento CC e, também, equaliza as tensões entre os capacitores de barramento. Adicionalmente, a redução de tensão nos interruptores também diminui os níveis da interferência eletromagnética (*EMI - electromagnetic interference*).

Embora resolva o problema dos esforços de tensão nos interruptores, o conversor tipo *Buck* baseado na célula de comutação *Ladder* tem seu ganho de tensão fixado em 0,5 e não possui isolamento galvânico. Portanto, não é adequado para carregadores de baterias. Entretanto, esse conversor pode ser integrado com outras topologias como apresentado por (VECCHIA; LAZZARIN, 2016), onde a célula de comutação *Ladder* é integrada ao conversor *Buck*, apresentando ganho variável em relação a razão cíclica, além de conservar a propriedade de redução dos esforços de tensão sobre os interruptores do lado de alta tensão da célula de comutação *Ladder*.

Dois conversores CC-CC podem ser integrados se os interruptores possuírem, ao menos, um ponto em comum, e trabalharem com a mesma frequência de comutação e razão cíclica (WU; CHEN, 1998). Uma vez que o conversor CC-CC meia ponte assimétrico e a célula *Ladder* atendem a estas especificações, os mesmos podem ser integrados tal como ilustrado na Figura 1.3. O resultado da integração é apresentado na Figura 1.4.

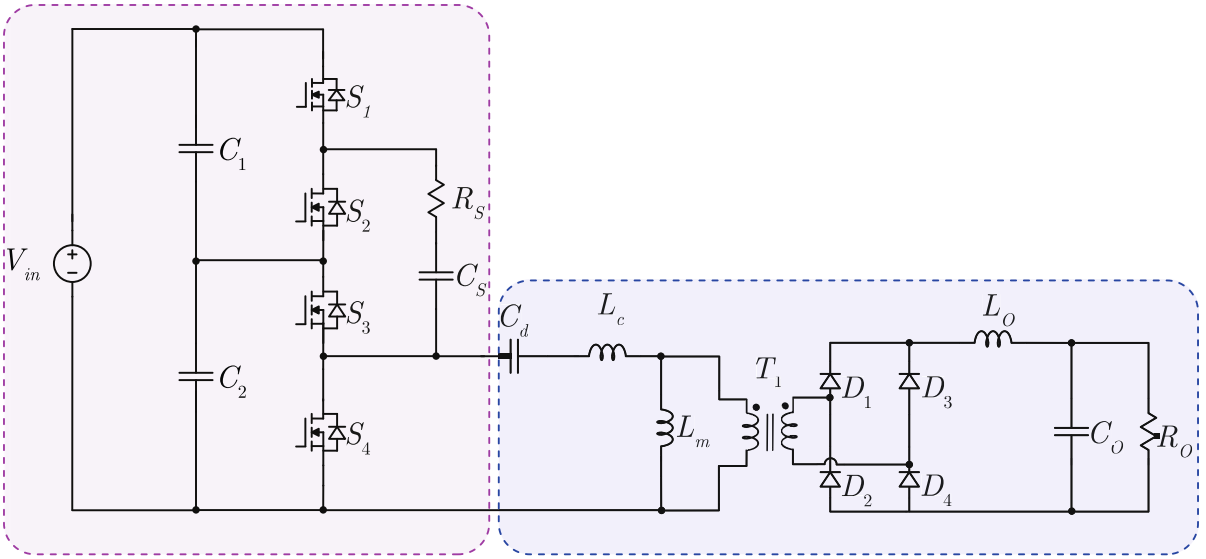
A topologia obtida por meio da integração entre os conversores meia ponte com modulação assimétrica e a célula de comutação *Ladder* preserva a característica de redução da tensão nos interruptores para metade da tensão de entrada, assim como a

Figura 1.3 – Integração entre o conversor meia ponte assimétrico e a célula de comutação *Ladder*.



Fonte: Autor.

Figura 1.4 – Conversor híbrido meia ponte assimétrico a capacitor chaveado.



Fonte: Autor.

equalização de tensão nos capacitores de barramento CC e no capacitor flutuante da célula de comutação *Ladder*. Além disso, a topologia mantém a característica de isolamento galvânico e integração das indutâncias parasitas do transformador para comutação com tensão nula nos interruptores do lado de alta tensão.

1.1 OBJETIVOS

1.1.1 Objetivo Geral

O trabalho de dissertação tem como objetivo geral:

Realizar o estudo da topologia meia ponte acoplada à célula de capacitor chaveado por meio da análise matemática, de simulações computacionais e experimentação laboratorial.

1.1.2 Objetivos Específicos

Os objetivos específicos do trabalho de dissertação são:

- Realizar a revisão bibliográfica de conversores PWM CC-CC;
- Realizar a revisão bibliográfica de células de comutação a capacitor chaveado;
- Analisar as características estáticas da topologia proposta;
- Propor uma topologia de projeto;
- Dimensionar os componentes;
- Validar os resultados teóricos através de simulações;
- Realizar o projeto de uma placa de circuito impresso;
- Montar os protótipos;
- Validar a topologia proposta.

1.2 ESTRUTURA DO DOCUMENTO

A estrutura do documento é descrita a seguir:

Capítulo 2: Realiza uma pequena revisão a respeito do conversor meia ponte, sua característica externa e comutação são avaliadas. Em seguida, a célula unitária é descrita e uma revisão dos modos de operação e da resistência equivalente é realizada. Posteriormente, o conversor abaixador originado a partir da célula de comutação *Ladder* é apresentado.

Capítulo 3: Descreve o conversor proposto, desenvolvido a partir da integração da célula de comutação *Ladder* com o conversor meia ponte assimétrico. Primeiramente seu funcionamento e etapas de operação são detalhados. Na sequência, realiza-se o equacionamento da sua característica de saída e esforços de tensão e corrente nos componentes que integram o mesmo. Por último, define-se o circuito e resistência equivalente para o conversor proposto.

Capítulo 4: Apresenta a análise da comutação dos interruptores, do lado de alta tensão. As etapas de comutação são descritas. Os parâmetros que influenciam a comutação são equacionados e finalizando, os resultados obtidos por meio do equacionamento e em simulação computacional são comparados.

Capítulo 5: Aborda a metodologia de projeto do conversor. Os resultados experimentais são apresentados e comparados com os obtidos pela análise teórica.

Capítulo 6: Apresenta a conclusão dos trabalhos desenvolvidos. Por fim, propõe-se trabalhos futuros que podem ser desenvolvidos para a topologia proposta.

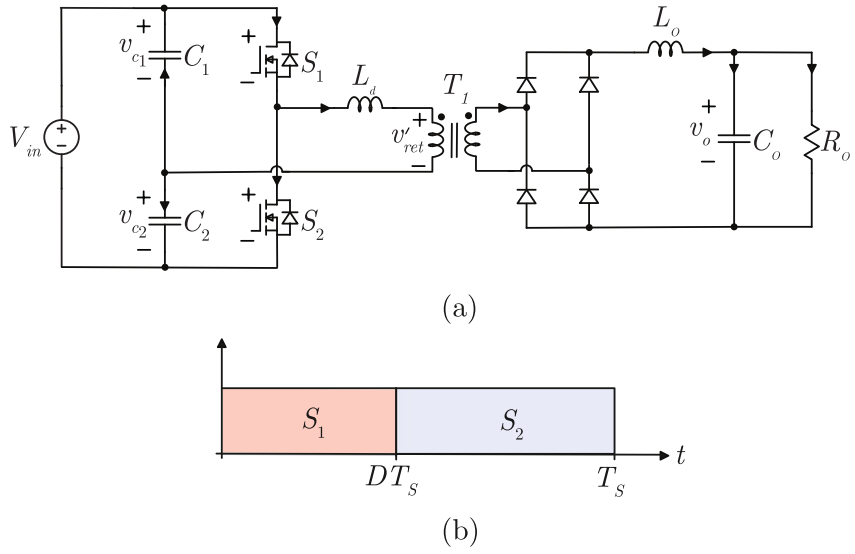
2 REVISÃO BIBLIOGRÁFICA

Como já exposto no capítulo anterior, a estrutura do conversor em estudo é formada pela integração do conversor meia ponte assimétrico com a célula de comutação *Ladder*. Desta forma, são inicialmente expostas as etapas de operação, a característica externa de saída e os esforços de tensão e de corrente nos interruptores do conversor meia ponte assimétrico. Também, realiza-se a análise da comutação dos interruptores do lado de alta tensão. Em seguida, as principais características das células de comutação a capacitor chaveado são discutidas, e uma análise simplificada das etapas de operação e ganho da célula de comutação *Ladder* é apresentada. Por último, a resistência e circuito equivalentes do conversor são apresentados.

2.1 CONVERSOR MEIA PONTE ASSIMÉTRICO

Para a análise do conversor meia ponte assimétrico, apresentado na Figura 2.1, todos os componentes que o integra são considerados ideais, porém, a indutância de dispersão do transformador L_d é contemplada na análise, uma vez que essa causa alterações significativas no funcionamento do conversor.

Figura 2.1 – Conversor meia ponte assimétrico. (a) Circuito de potência do conversor meia ponte assimétrico. (b) Sinais de comando.



Fonte: Autor.

Para simplificar a análise, a indutância e capacitância de saída e a carga são substituídas por uma fonte de corrente, a qual e refletida ao primário do transformador juntamente com a ponte retificadora, como é mostrado na Figura 2.2.

2.1.1 Etapas de operação

O conversor meia ponte apresenta seis etapas de operação. A **primeira etapa de operação** (t_3-t_4), demostrada na Figura 2.2a, inicia no momento em que a corrente em L_d atinge valor igual ao somatório entre a corrente na indutância magnetizante do transformador (i_{L_m}) e a corrente de saída refletida ao seu primário (I_{o_p}). A tensão sobre a indutância de dispersão (v_{L_d}) possui valor nulo, uma vez que a corrente na mesma (i_{L_d}) possui valor constante e positivo. Nessa etapa ocorre a transferência de energia de C_1 para a carga, descarregando C_1. C_2 se carrega durante a primeira etapa de operação.

A **segunda etapa de operação** (t_4-t_5) tem início no momento em que S_1 é comandado a bloquear e S_2 comandado a conduzir. S_2 não entra imediatamente em condução, uma vez que a corrente na indutância de dispersão (i_{L_d}) não se inverte instantaneamente. Essa decresce linearmente se tornando menor em módulo que $I_{o_p} + IL_m$. Desta forma, a corrente é inicialmente conduzida pelo diodo intrínseco ao interruptor. Portanto, todos os diodos referentes a ponte retificadora entram em condução, colocando a saída do conversor em roda livre, como está demostrado na Figura 2.2b. Essa etapa é finalizada no momento em que i_{L_d} atinge valor nulo.

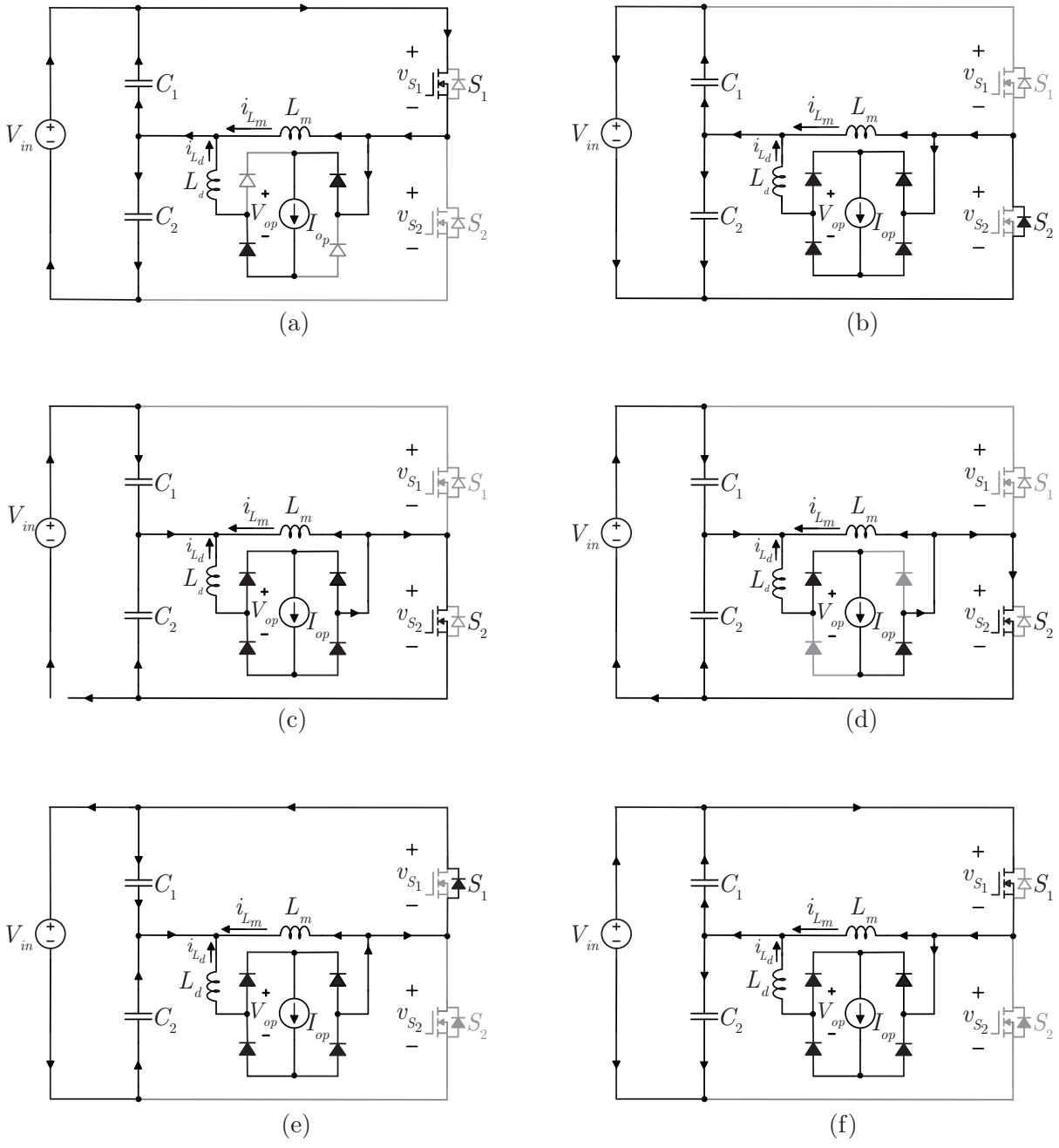
A **terceira etapa de operação** (t_5-t_0), representada na Figura 2.2c, tem início no momento em que i_{L_d} se torna negativa. Nessa etapa, os terminais da fonte de corrente I_{o_p} permanecem em roda livre, visto que i_{L_d} ainda apresenta valor menor, em módulo, que $I_{o_p} + I_{L_m}$. Portanto, nessa etapa a corrente flui através do interruptor S_2. Na Segunda e terceira etapa de operação não ocorre transferência de energia da fonte de alimentação, V_{in}, para a carga.

A **quarta etapa de operação** (t_0-t_1), exibida na Figura 2.2d, tem início no momento em que a corrente de dispersão torna-se igual em módulo a $I_{o_p} + I_{L_m}$. A corrente permanece sendo conduzida pelo interruptor S_2 e a tensão sobre a indutância magnetizante possui valor igual ao apresentado pelo capacitor C_2. Assim, nessa etapa o capacitor C_2 entrega energia para a carga se descarregando, e o capacitor C_1 é carregado. Essa etapa finaliza no momento em que S_2 é comandado a bloquear e S_1 comandado a conduzir.

A **quinta etapa de operação** (t_1-t_2), ilustrada na Figura 2.2e, é iniciada no momento em que S_1 recebe o comando para conduzir. Dessa forma, similar a segunda etapa de operação, o interruptor não entra em condução imediatamente. A princípio, a corrente é conduzida pelo diodo intrínseco a S_1. Assim, os terminais da fonte de corrente são novamente colocados em roda livre, uma vez que a corrente na indutância de dispersão cresce linearmente e, portanto, possui valor menor em módulo que $I_{o_p} + i_{L_m}$. Essa etapa finaliza no momento em que a corrente de dispersão atinge valor nulo.

A **sexta etapa de operação** (t_2-t_3), representada na Figura 2.2f, tem início no momento em que i_{L_d} inverte seu sentido, porém como a mesma ainda possui valor menor

Figura 2.2 – Estados topológicos do conversor meia ponte assimétrico. (a) Primeira etapa de operação. (b) Segunda etapa de operação. (c) Terceira etapa de operação. (d) Quarta etapa de operação. (e) Quinta etapa de operação. (f) Sexta etapa de operação.

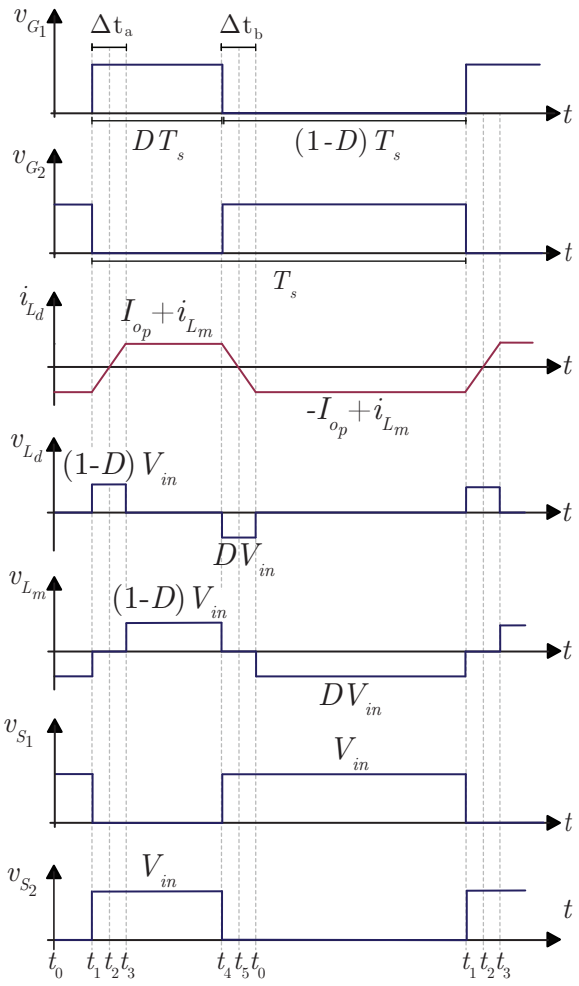


Fonte: Adaptado de (BARBI; PÖTTKER, 2019).

em módulo que $I_{o_p} + i_{L_m}$, os terminais da fonte de corrente permanecem em roda livre. Assim, a corrente é conduzida pelo interruptor S_1. Essa etapa de operação finaliza no momento em que a corrente na indutância de dispersão atinge valor, em módulo, igual a $I_{o_p} + i_{L_m}$. Durante a quinta e sexta etapas de operação não ocorre transferência de energia de V_{in} para a carga.

Por meio da análise das etapas de operação do conversor, suas principais formas de onda teóricas podem ser definidas. Essas são apresentadas na Figura 2.3, onde os intervalos de tempo Δt_a e Δt_b estão relacionados com as perdas de razão cíclica do conversor causadas pela presença de tensão nula nos terminais da ponte retificadora.

Figura 2.3 – Principais formas de onda para o conversor meia ponte assimétrico.



Fonte: Autor.

2.1.2 Característica de saída

A característica de saída do conversor, operando em condução contínua, é definida a partir do equacionamento das etapas de operação descritas. Primeiramente, são definidos os valores para a tensão sobre a indutância magnetizante do transformador durante a primeira e quarta etapas de operação, apresentadas em (2.1) e (2.2), respectivamente. Para as demais etapas de operação, v_{L_m} possui valor nulo.

$$v_{L_m}(t_1) = (1-D)V_{in} \tag{2.1}$$

$$v_{L_m}(t_4) = DV_{in} \tag{2.2}$$

Conhecidos os valores de tensão sobre a indutância magnetizante para cada etapa de operação, o valor médio da tensão de saída refletido ao primário do transformador é definido como:

$$V_{opmed} = \frac{1}{T_s}\left[\int_{\Delta t_a}^{DT_s}(1-D)V_{in}dt + \int_{DT_s+\Delta t_b}^{T_s} DV_{in}dt\right] \tag{2.3}$$

Os intervalo de tempo Δt_a e Δt_b são referentes aos instantes em que ocorre tensão nula sobre L_m, como está representado na Figura 2.3. Ainda observa-se que somente há tensão sobre L_d durante esse intervalo de tempo. Portanto, as equações que definem os intervalos de tempo em questão podem ser encontradas pela relação volt-ampère para a indutância de dispersão. Assim, as equações que determinam Δt_a e Δt_b são apresentadas, respectivamente, em (2.4) e (2.5).

$$\Delta t_a = \frac{2I_{o_p}L_c}{(1-D)V_{in}} \tag{2.4}$$

$$\Delta t_b = \frac{2I_{o_p}L_c}{DV_{in}} \tag{2.5}$$

Substituindo (2.4) e (2.5) em (2.3), a tensão de saída do conversor refletida ao lado primário do transformador é definida em (2.6).

$$V_{opmed} = 2DV_{in}(1-D) - 4f_sL_cI_{op} \tag{2.6}$$

Dividindo ambos os lados de (2.6) por V_{in} e considerando a relação de transformação do transformador (n), define-se o ganho estático de tensão para o conversor em (2.7).

$$q = \frac{V_o}{V_{in}} = \frac{2D(1-D)}{n} - \frac{4f_sL_cI_o}{n^2V_{in}} \tag{2.7}$$

Sendo:

$$n = \frac{N_p}{N_s}. \tag{2.8}$$

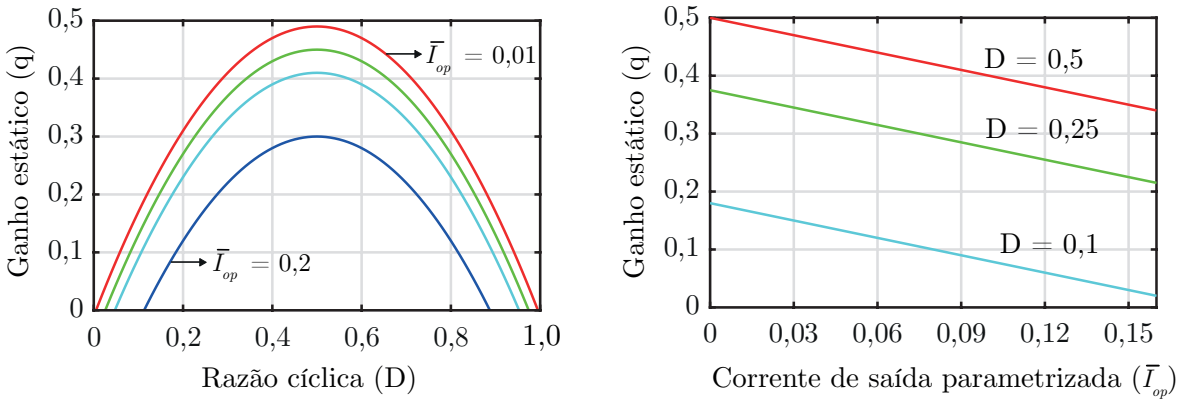
Parametrizando I_{o_p} como apresentado em (2.9), o ganho do conversor é representado por (2.10).

$$\bar{I}_{o_p} = \frac{4f_sL_cI_{o_p}}{V_{in}} \tag{2.9}$$

$$q = \frac{2D\,(1-D)}{n} - \bar{I}_{o_p} \tag{2.10}$$

Na Figura 2.4a, a equação (2.10) é representada graficamente em função da razão cíclica para diferentes valores da corrente de saída parametrizada. Observa-se que o conversor apresenta maior ganho para razão cíclica igual a 0,5. Na Figura 2.4b, é apresentada a variação do ganho em relação à corrente de saída parametrizada. Analisando-a, pode ser notado que o aumento do valor da corrente de saída parametrizada causa redução de ganho no conversor devido à elevação da perda de razão cíclica.

Figura 2.4 – Representação gráfica da equação de ganho. (a) Relação entre ganho estático e razão cíclica para diferentes valores de corrente de saída parametrizada. (b) Relação entre ganho estático e corrente de saída parametrizada para diferentes valores de razão cíclica.



Fonte: Autor.

2.1.3 Esforços de tensão e corrente nos interruptores

O equacionamento dos esforços de corrente e tensão nos interruptores é realizado por meio da análise dos estados topológicos apresentados na Figura 2.2. Analisando a primeira etapa de operação, representada na Figura 2.2a, as tensões sobre os interruptores S_1 e S_2 são dadas por (2.11) e (2.12), respectivamente. Essas também são válidas para a quinta e sexta etapas de operação.

$$v_{S_1}(t) = 0 \tag{2.11}$$

$$v_{S_2}(t) = V_{in} \tag{2.12}$$

Analisando a quarta etapa de operação, descrita na Figura 2.2d, as tensões sobre os interruptores S_1 e S_2 são, respectivamente, apresentadas em (2.13) e (2.14). Essas também

são válidas para a segunda e terceira etapas de operação.

$$v_{S_1}(t) = V_{in} \tag{2.13}$$

$$v_{S_2}(t) = 0 \tag{2.14}$$

Em relação às correntes nos interruptores durante o primeiro estado topológico, pode ser escrito:

$$i_{S_1}(t) = I_{o_p} + i_{L_m}(t) \tag{2.15}$$

$$i_{S_2}(t) = 0. \tag{2.16}$$

Para o quarto estado topológico, define-se (2.17) e (2.18).

$$i_{S_1}(t) = 0 \tag{2.17}$$

$$i_{S_2}(t) = i_{L_c}(t) = I_{o_p} - i_{L_m}(t) \tag{2.18}$$

A equação que define o valor médio de corrente em L_m é apresentada em (2.19).

$$i_{L_m,med} = I_{o_p}\frac{[(1-D)T_s - \Delta_{tb}] - (DT_s - \Delta_{ta})}{T_s} \tag{2.19}$$

Resolvendo (2.19) e desconsiderando as perdas de razão cíclica, $i_{L_m,med}(t)$ é definido em (2.20).

$$i_{L_m,med}(t) = I_{o_p}(1-2D) \tag{2.20}$$

Substituindo (2.20) em (2.15) e (2.18), os valor eficazes para as correntes em S_1 e S_2 são equacionados como segue.

$$IS_{1,ef} = \sqrt{\frac{1}{T_s}\int_0^{DT_s}\left[2I_{o_p}(1-D)\right]^2 dt} \tag{2.21}$$

$$IS_{2,ef} = \sqrt{\frac{1}{T_s}\int_0^{(1-D)T_s}(2I_{o_p}D)^2 dt}. \tag{2.22}$$

Resolvendo e organizando (2.21) e (2.22), apresenta-se em (2.23) e (2.24) as equações

que definem os valores eficazes das correntes nos interruptores.

$$IS_{2,ef} = 2I_{o_p}(1-D)\sqrt{D} \tag{2.23}$$

$$IS_{1,ef} = 2DI_{o_p}\sqrt{(1-D)} \tag{2.24}$$

2.1.4 Análise da comutação

No que tange o estudo da comutação não dissipativa de conversores CC-CC, são duas as técnicas abordadas: comutação com corrente nula (ZCS - *Zero Current Switching*) e comutação com tensão nula (ZVS - *Zero Voltage Switching*), as quais foram apresentadas por (Liu; Lee, 1986) para aplicação em conversores quase ressonantes. No entanto, esses conceitos foram expandidos, possibilitando sua aplicação em diversas topologias (Wang, 2008) (Ou; Tang; Chen, 2012) (Pantic; Bai; Lukic, 2011) (Andersen; Barbi, 2013) (Hong Mao et al., 2004) (Lucía et al., 2010).

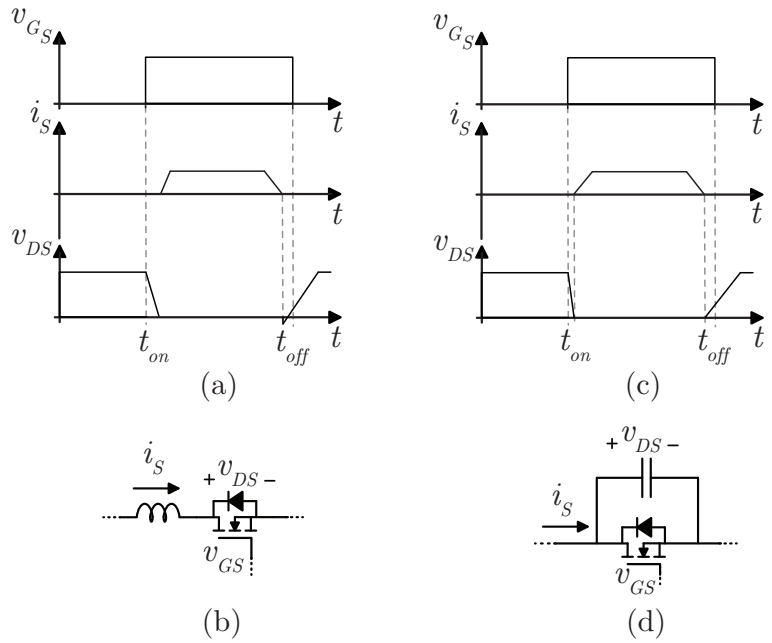
Para que ocorra comutação do tipo ZCS na entrada em condução do interruptor, a tensão de bloqueio sobre o mesmo deve ser levada a zero antes que a corrente no indutor eleve seu valor. De forma similar, para garantir a comutação ZCS no bloqueio dos interruptores, a corrente no indutor deve possuir valor nulo antes que a tensão sobre o mesmo passe a elevar seu valor (Steigerwald, 1995) (Liu; Lee, 1986). Nas Figuras 2.5a e 2.5b, são apresentadas, respectivamente, as principais formas de onda para a comutação ZCS e o circuito para a implementação da mesma.

A comutação do tipo ZVS é dual à do tipo ZCS, portanto um capacitor é conectado em paralelo ao interruptor, como apresentado na Figura 2.5d. Analisando as principais formas de onda, mostradas na Figura 2.5c, nota-se que, para ocorrer a comutação do tipo ZVS na entrada em condução do interruptor, a tensão sobre o capacitor deve atingir valor nulo antes que o interruptor seja comandado a conduzir. Há comutação ZVS no bloqueio do interruptor se a corrente no mesmo atingir valor nulo antes que a tensão sobre o capacitor de comutação acresça seu valor (Steigerwald, 1995) (Liu; Lee, 1986).

O conversor meia ponte assimétrico apresenta comutação suave do tipo ZVS durante a entrada e a saída de condução. Entretanto, é necessária a inserção de um capacitor conectado em paralelo com cada interruptor. Esses devem ser combinados com os parâmetros que influenciam a comutação: a tensão de entrada, a corrente de saída, o tempo morto entre os sinais de comando, e a indutância de comutação.

Considerando a corrente na indutância de comutação constante durante os intervalos de comutação dos interruptores, as comutações para o bloqueio de S_1 e S_2 são descritas nos tópicos a seguir.

Figura 2.5 – Célula de comutação não dissipativa. (a) Principais formas de onda para a comutação ZCS. (b) Células de comutação ZCS. (c) Principais formas de onda para a comutação ZVS. (d) Célula de comutação ZVS.



Fonte: Autor.

2.1.4.1 Comutação de bloqueio de S_1

A comutação do interruptor S_1 ocorre em duas etapas, linear e ressonante. Primeiramente, o capacitor C_{S_1} é carregado de forma linear e C_{S_2} é descarregado linearmente. Quando a tensão sobre L_m atinge valor nulo, inicia a etapa ressonante da comutação, em que os capacitores e a indutância de comutação são envolvidos de forma ressonante. Essa etapa termina quando C_{S_2} é totalmente descarregado.

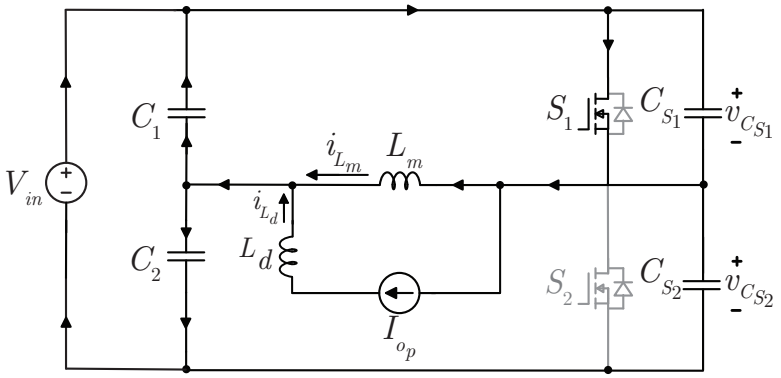
Para a análise matemática da comutação, determina-se primeiramente as condições iniciais de tensão sobre os capacitores (C_{S_1} e C_{S_2}) e de corrente no indutor de comutação. Analisando a Figura 2.6, onde está representado o estado topológico para o conversor instantes antes da comutação, define-se o valor inicial para a tensão sobre C_{S_1} e C_{S_2}, bem como para a corrente em L_d, para esse instante de tempo. Essas são apresentadas em (2.25), (2.26) e (2.27), respectivamente.

$$v_{C_{S1}}(t) = 0 \tag{2.25}$$

$$v_{C_{S2}}(t) = V_{in} \tag{2.26}$$

$$i_{L_d}(t) = 2I_{o_p}(1-D) + \frac{D(1-D)V_{in}}{2L_m f_s}. \tag{2.27}$$

Figura 2.6 – Estado topológico para o conversor instantes antes da comutação para bloqueio de S_1.



Fonte: Autor.

Para a etapa ressonante, as condições iniciais de tensão são definidas como:

$$v_{C_{S1}}(t) = v_{C_1}(t) = (1-D)V_{in} \tag{2.28}$$

$$v_{C_{S2}}(t) = v_{C_2}(t) = DV_{in} \tag{2.29}$$

A comutação para bloqueio de S_1 finaliza quando a tensão sobre C_{S_2} atinge valor nulo. A partir deste momento, o interruptor S_2 pode ser comandado a conduzir.

2.1.4.2 Comutação de bloqueio de S_2

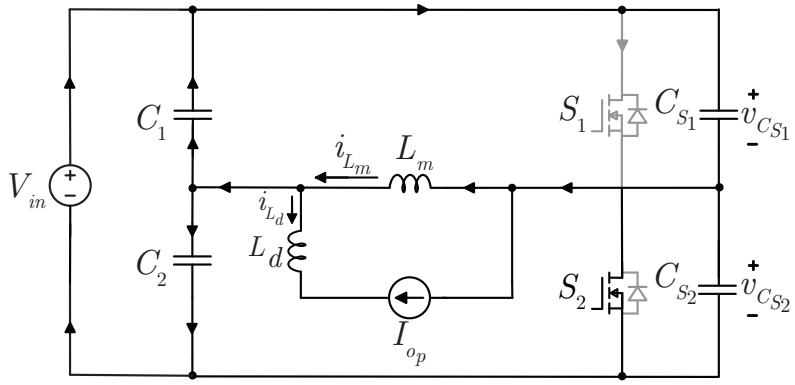
Similar à comutação para bloqueio de S_1, a saída de condução do interruptor S_2 também ocorre em duas etapas, linear e ressonante. Na primeira, o capacitor C_{S_2} é carregado linearmente e C_{S_1} é descarregado maneira linear. A corrente disponível para a comutação nessa etapa é o somatório entre a corrente de saída refletida ao primário e a corrente de pico na indutância magnetizante. Porém, devido à assimetria do conversor, o valor de corrente disponível para essa comutação é diferente da presente no bloqueio de S_1.

Os valores iniciais tensão sobre C_{S_1} e C_{S_2}, bem como para em L_d, são definidos pela análise da Figura 2.7. Assim, as condições iniciais de tensão e corrente são definidas como:

$$v_{C_{S1}}(t) = V_{in} \tag{2.30}$$

$$v_{C_{S2}}(t) = 0 \tag{2.31}$$

Figura 2.7 – Estado topológico para o conversor instantes antes da comutação para bloqueio de S_2.



Fonte: Autor.

$$i_{L_c}(t) = 2I_{o_p}(1-D) - \frac{D(1-D)V_{in}}{2L_m f_s}. \tag{2.32}$$

Quando a tensão sobre L_m atinge valor nulo, inicia a etapa ressonante da comutação, portanto os capacitores e indutância de comutação são envolvidos de forma ressonante. Essa etapa termina quando C_{S_1} é totalmente descarregado.

Para a etapa ressonante as condições iniciais de tensão são definidas como:

$$v_{C_{S1}}(t) = v_{C_1}(t) = (1-D)V_{in} \tag{2.33}$$

$$v_{C_{S2}}(t) = v_{C_2}(t) = DV_{in}. \tag{2.34}$$

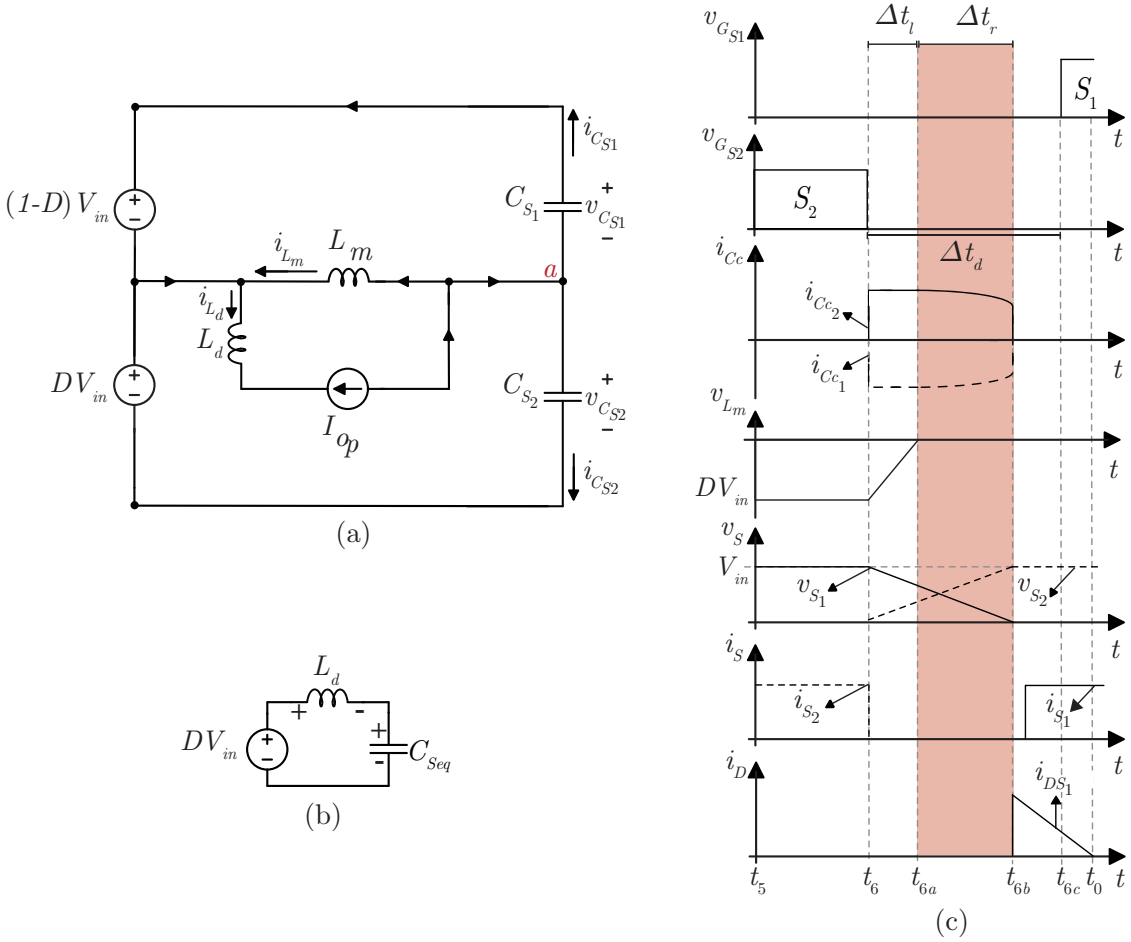
Comparando as equações (2.27) e (2.32), observa-se que a corrente disponível para a comutação de bloqueio de S_2 é menor que a disponível para o bloqueio de S_1. Portanto, a saída de comutação do interruptor S_2 é mais crítica que a de S_1.

Visto que ambas as comutações ocorrem de forma similar, apresenta-se apenas a análise para a comutação crítica, a qual pode ser estendida à comutação para bloqueio de S_1. Mais detalhes sobre a comutação do conversor meia ponte assimétrico podem ser obtidos em (BARBI; PÖTTKER, 2019).

1. **Etapa linear para o bloqueio de S_2:** A duração do intervalo de tempo linear para a comutação de bloqueio do interruptor S_2 é determinada pelo estudo do circuito equivalente do estado topológico para essa comutação.

   Na Figura 2.8a, está representado o estado topológico para o instante após o interruptor S_2 receber o comando de bloqueio. Na Figura 2.8c, são representadas as principais formas de onda para a comutação de bloqueio do interruptor S_2.

Figura 2.8 – (a) Circuito equivalente para o estado topológico do conversor durante o tempo morto. (b) Circuito equivalente para o conversor durante a etapa ressonante da comutação. (c) Principais formas de onda.



Fonte: Autor.

Equacionando o nó a apresentado na Figura 2.8a e considerando C_{S_1} e C_{S_2} iguais, a duração da etapa linear de comutação é definida por:

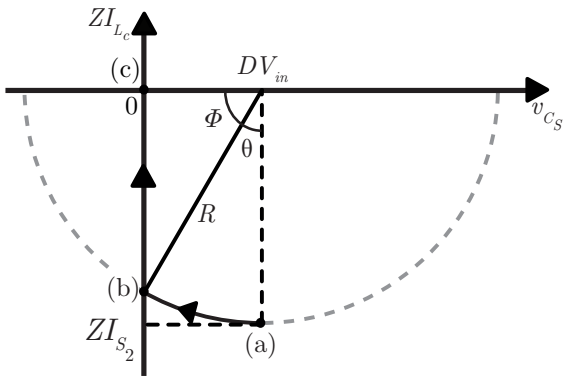
$$\Delta t_l = \frac{2C_S(1-D)V_{in}}{i_{S_2}}. \tag{2.35}$$

2. **Etapa ressonante para o bloqueio de S_2:** Como já descrito, a etapa ressonante tem início no momento em que a tensão sobre L_m atinge valor nulo, portanto a comutação depende apenas da energia armazenada em L_d.

   O equacionamento dessa etapa de operação será realizado por meio da análise do circuito equivalente simplificado, mostrado na Figura 2.8b, a partir do qual é desenvolvido o plano de fase apresentado na Figura 2.9.

   Conforme o sugerido em (BARBI; PÖTTKER, 2019), a duração da desmagnetização de L_d é definida pela multiplicação entre o inverso da frequência de ressonância angular, apresentada em (2.36), e o ângulo θ. Assim, duração do intervalo de tempo

Figura 2.9 – Plano de fases para a comutação de bloqueio de S_2.



Fonte: Adaptado de (BARBI; PÖTTKER, 2019).

ressonante da comutação para bloqueio de S_3 é apresentada em (2.37).

$$\omega = \frac{1}{\sqrt{2C_S L_d}} \tag{2.36}$$

$$\Delta t_r = \frac{1}{\omega}\left(\frac{\pi}{2} - \phi\right) \tag{2.37}$$

A duração da transição ressonante para esse intervalo de tempo é definido como:

$$\phi = acos\left(\frac{DV_{in}}{R}\right). \tag{2.38}$$

Definindo o raio R em (2.39) e a substituindo em (2.37), a duração do intervalo de tempo ressonante é definido por (2.40).

$$R = \sqrt{DV_{in}^2 + Zi_{L_d}^2} \tag{2.39}$$

$$\Delta t_r = \frac{1}{\omega}\left[\frac{\pi}{2} - acos\left(\frac{DV_{in}}{\sqrt{DV_{in}^2 + (Zi_{L_d})^2}}\right)\right] \tag{2.40}$$

Onde Z representa a impedância característica do circuito e é definida em (2.41).

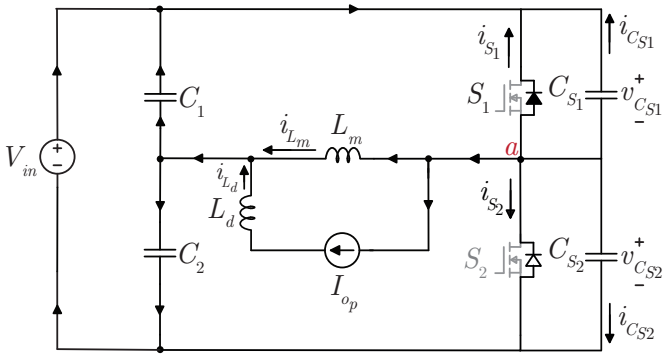
$$Z = \sqrt{\frac{L_d}{2C_S}} \tag{2.41}$$

A etapa ressonante finaliza no momento em que $v_{C_{S1}}$ atinge valor nulo. Então, o diodo de corpo do interruptor S_1 passa a conduzir, como apresentado na Figura 2.10. No plano de fase, essa etapa é representada pela reta entre os pontos (b) e (c).

Para que a comutação do tipo ZVS possa ocorrer, S_1 deve receber o sinal de comando para conduzir antes que esta etapa finalize. Assim, o período de tempo morto a ser aplicado para a comutação em questão deve respeitar a equação (2.42).

$$\Delta t_l + \Delta t_r < td \tag{2.42}$$

Figura 2.10 – Estado topológico do conversor no instante logo após o término da comutação.



Fonte: Autor.

2.1.4.3 Considerações finais sobre o conversor meia ponte assimétrico

Por meio da análise do conversor meia ponte assimétrico, pode ser observado que:

- Os esforços de tensão sobre os interruptores são iguais a tensão sobre o barramento CC, o que dificulta sua implementação em aplicações que requerem alta tensão de entrada;
- O fato do conversor possuir isolamento galvânico, saída em corrente e alto ganho de tensão o torna uma boa opção para aplicação em carregamento de baterias;
- Ao operar com comutação suave nos interruptores do lado de alta tensão, as perdas são reduzidas.

2.2 CONVERSORES A CAPACITOR CHAVEADO

Os conversores a capacitor chaveando possuem como principal característica a ausência de elementos indutivos em sua estrutura, sendo esta formada principalmente por capacitores e interruptores (TANZAWA, 2016).

O primeiro circuito a capacitor chaveado que se tem registro foi desenvolvido por Greinacher em 1914, com o intuito de obter 200 V em corrente contínua a partir de 110 V em corrente alternada. O conversor em questão foi constituído por um capacitor e dois diodos. Em 1932, Cockcroft e Walton expandiram o conceito para os vários estágios multiplicadores de tensão, o que os possibilitou produzir uma fonte de alimentação capaz

fornecer 1 MV para uso em um acelerador de partículas. Posteriormente, o conversor desenvolvido foi utilizado em equipamentos médicos como o raio X (TANZAWA, 2016).

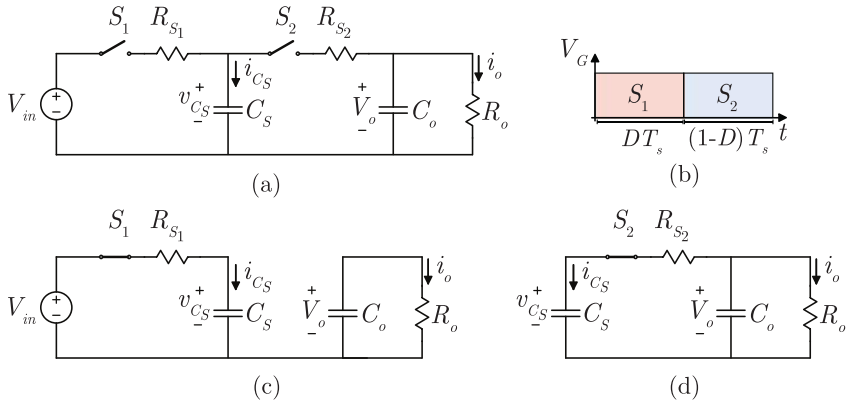
Em 1998, (Hara; Oota; Ueno, 1998) propõem uma estrutura de conversor a capacitor chaveado que possibilitava a redução do número de interruptores utilizados, baixa geração de campo eletromagnético e baixa ondulação de corrente de entrada. Atualmente, essa estrutura é conhecida como o conversor *Ladder* do tipo abaixador. A mesma foi desenvolvida para aplicações em sistemas de processamentos de sinais. Porém, com o aprimoramento das tecnologias aplicadas aos semicondutores de potência, o uso da topologia *Ladder* foi expandida aos conversores de potência.

No tópico seguinte são apresentadas as principais características da célula unitária, a qual é uma das estruturas mais básicas de conversores CC-CC a capacitor chaveado. Desta forma, o estudo dessa é fundamental para a descrição do princípio de funcionamento e para a análise matemática dos conversores a capacitor chaveado.

2.2.1 Célula unitária

Para a melhor compreensão dos conversores a capacitor chaveado, é inicialmente realizada uma pequena revisão bibliográfica sobre a célula unitária, apresentada na Figura 2.11a. Sua estrutura é composta por um capacitor chaveado, dois interruptores, um capacitor de saída e uma carga resistiva. Os resistores R_{S_1} e R_{S_2} modelam as resistências internas de condução dos interruptores S_1 e S_2.

Figura 2.11 – (a) Célula unitária a capacitor chaveado. (b) Sinais de comando. (c) Circuito equivalente para primeira etapa de operação. (d) Circuito equivalente para segunda etapa de operação.



Fonte: Autor.

Quando submetida à modulação apresentada na Figura 2.11b, a célula unitária opera em duas etapas, descritas a seguir.

Primeira etapa: Quando o interruptor S_1 é comandado a conduzir, o capacitor chaveado (C_s) é carregado pela fonte de entrada. O interruptor S_2 encontra-se bloqueado.

E o capacitor de saída (C_o) fornece energia para a carga. Na Figura 2.11c é apresentado o circuito equivalente para essa etapa de operação.

Segunda etapa: Quando S_2 é comandado a conduzir, a fonte de alimentação é desconectada e o capacitor C_s fornece energia para o capacitor de saída e para a carga. O circuito equivalente referente a essa etapa de operação é apresentado na Figura 2.11d.

Definidas as etapas de operação, os possíveis modos de carga para a célula unitária são apresentados no próximo tópico.

2.2.1.1 Modo de carga

Os modos de carga da célula unitária são classificados em função da constante de tempo de carga do capacitor chaveado (C_s) (Ben-Yaakov, 2012):

Carga completa (cc): Ocorre quando o tempo de carga T_c é muito maior que o intervalo de tempo necessário para a carga e descarga do capacitor representado pela constante de tempo τ_c ($T_c >> \tau_c$). O modo de carga completa é descrito na Figura 2.12a.

Para a célula de comutação unitária a constante de tempo τ_c é definida por:

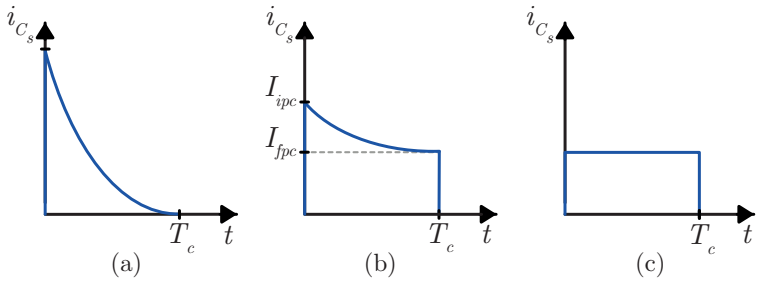
$$\tau_c = R_S C_s. \tag{2.43}$$

Onde R_S representa a resistência de condução dos interruptores.

Carga parcial (pc): Ocorre quando o tempo de carga T_c tem valor próximo a τ_c ($T_c \approx \tau_c$), como apresentado na Figura 2.12b.

Carga constante (nc): Ocorre quando T_c é muito menor que a constante de tempo τ_c ($T_c << \tau_c$). Nesse modo de carga, a corrente em C_s é praticamente constante, como mostrado na Figura 2.12c.

Figura 2.12 – Modo de carga baseado nas formas de onda de corrente(a) Carga Completa. (b) Carga parcial. (c) Carga constante.



Fonte: Autor.

Analisando as formas de onda da corrente no capacitor chaveado, observa-se que no modo de carga completa os picos de corrente no capacitor são maiores, resultando em valores elevados de corrente eficaz, o que aumenta as perdas do conversor.

De acordo com o estudo apresentado em (SILVA, 2018), as fronteiras entre os modos de operação do capacitor chaveado são definidos em relação à frequência de comutação e a τ_c, como apresentado da Tabela 2.1.

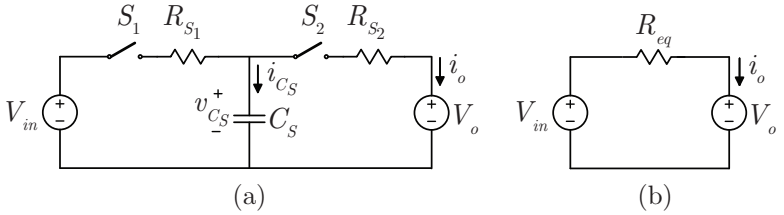
Tabela 2.1 – Fronteira entre os modos de operação do capacitor chaveado.

Modo de operação	**Intervalo $f_s\tau_c$**
Carga completa (cc)	$0 < f_s\tau_c \leq 0,1$
Carga parcial (pc)	$0,1 < f_s\tau_c \leq 1,44$
Carga constante (nc)	$1,44 < f_s\tau_c < \infty$

2.2.1.2 Resistência equivalente

O processo de carga e descarga do capacitor chaveado pode ser avaliado pelo método da resistência equivalente dos interruptores e capacitores. Esse método consiste em desprezar as ondulações de tensão sobre o capacitor de saída, assim sendo, o capacitor de saída bem como a resistência de carga podem ser modelados por uma fonte de tensão, como apresentado na Figura 2.13a. Os interruptores, suas resistências intrínsecas (R_{S_1} e R_{S_2}) e o capacitor C_s são modelados por uma resistência equivalente como é descrito na Figura 2.13b (SILVA, 2018).

Figura 2.13 – (a) Célula unitária. (b) Modelo médio por resistência equivalente.



Fonte: Autor.

Considerando o capacitor ideal e operando com razão cíclica igual a 0,5, sua carga e descarga ocorrem em meio período de comutação e possuem característica exponencial. Em regime permanente, a tensão sobre C_s no inicio de sua carga ($v_{C_{Sc}}$) é igual a tensão no final de sua descarga ($v_{C_{Sd}}$) e a tensão no inicio da etapa de descarga é igual a apresentada no final da etapa de carga do capacitor (Kimball; Krein, 2005). Assim, pode ser escrito:

$$v_{C_{Sc}} - v_{C_{Sd}} = (V_{in} - V_o)\frac{e^{\left(\frac{1}{f_s\tau}\right)} - 1}{\left[e^{\left(\frac{D}{f_s\tau}\right)} - 1\right]\left[e^{\left(\frac{1-D}{f_s\tau}\right)} - 1\right]}. \tag{2.44}$$

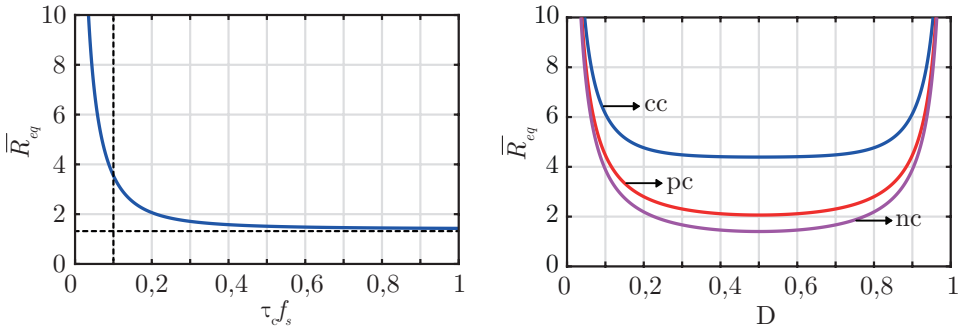
Ainda de acordo com o equacionamento apresentado em (Kimball; Krein, 2005), a resistência equivalente para a célula unitária é definida em (2.45).

$$R_{eq} = \frac{R_S}{f_s \tau_c} \frac{\left[e^{\left(\frac{D}{f_s \tau_c}\right)} - 1\right]\left[e^{\left(\frac{1-D}{f_s \tau_c}\right)} - 1\right]}{e^{\left(\frac{1}{f_s \tau_c}\right)} - 1} \tag{2.45}$$

Definida a equação para resistência equivalente, essa é parametrizada em relação a R_S em (2.46) e representada graficamente em função da constante de tempo τ_c parametrizada em relação a T_s, na Figura 2.14a, e da razão cíclica, na Figura 2.14b.

$$\bar{R}_{eq} = \frac{1}{f_s \tau_c} \frac{\left[e^{\left(\frac{D}{f_s \tau_c}\right)} - 1\right]\left[e^{\left(\frac{1-D}{f_s \tau_c}\right)} - 1\right]}{e^{\left(\frac{1}{f_s \tau_c}\right)} - 1} \tag{2.46}$$

Figura 2.14 – Representação gráfica da resistência equivalente parametrizada ($\bar{R}_{eq}$). (a) Em função de τ_c parametrizado ($\tau_c f_s$). (b) Em função da razão cíclica (D).



Fonte: Autor.

Analisando a representação gráfica de $\overline{R}_{eq}$, conclui-se que:

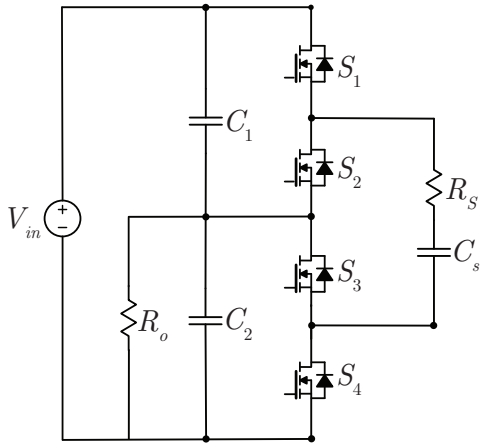
- O modo de operação em carga completa apresenta valor maior de $\bar{R}_{eq}$, quando comparado aos demais, consequentemente, elevando as perdas do conversor;
- O menor valor para $\overline{R}_{eq}$ é encontrado quando o conversor opera com razão cíclica de 0,5;
- O ponto de operação ideal é com carga constante (nc), porém requer elevação da frequência de comutação, capacitâncias ou resistências. Ao comparar o valor da resistência equivalente para o modo de operação em carga completa com a apresentada para o modo de operação em carga parcial, observa-se que os valores de $\overline{R}_{eq}$ para ambos os pontos de operação são próximos, logo nota-se que esse é o mais indicado a ser implementado.

A análise desenvolvida para a célula de comutação unitária pode ser expandida para outros conversores a capacitor chaveado, desta maneira, o próximo tópico a ser analisado é a célula de comutação *Ladder*.

2.2.2 Célula de comutação Ladder

A partir da célula de comutação *Ladder* são originados conversores do tipo abaixador, elevador e abaixador-elevador. Como a topologia proposta possui o intuito de reduzir a tensão, apenas o conversor *Ladder* do tipo abaixador será analisado. Esse é apresentado na Figura 2.15.

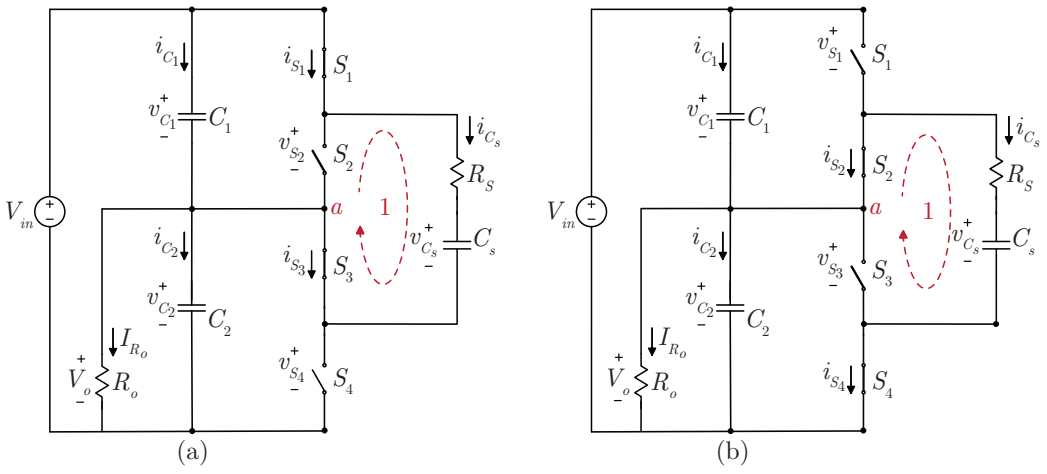
Figura 2.15 – Conversor *Ladder* do tipo *Buck*.



Fonte: Autor.

Quando submetido à modulação *PWM* (*Pulse-Width Modulation*), o conversor *Ladder* do tipo abaixador opera em duas etapas, as quais são apresentadas na Figura 2.16.

Figura 2.16 – Etapas de operação conversor *Ladder* do tipo *Buck*. (a) Primeira etapa de operação. (b) Segunda etapa de operação.



Fonte: Autor.

Primeira etapa: Durante esta etapa, os interruptores S_1 e S_3 conduzem e o capacitor C_s se carrega em paralelo com C_1. O capacitor C_2 fornece energia para a carga.

Segunda etapa: Os interruptores S_2 e S_4 conduzem. O capacitor C_s é conectado em paralelo com C_2 e com a carga. Nessa etapa C_2 é carregado e C_s é descarregado.

Como C_s é conectado em paralelo com C_1 na primeira etapa de operação e com C_2 durante a segunda etapa de operação, considerando baixa ondulação de tensão, as tensões sobre os capacitores de barramento CC sempre são iguais.

2.2.3 Equação do ganho

A equação que define o ganho do conversor *Ladder* do tipo abaixador é obtida por meio da análise de suas etapas de operação, apresentadas na Figura 2.16. Equacionado uma malha de tensão entre a fonte de entrada e os capacitores de barramento, o nó a e a malha 1, para a primeira etapa de operação, as equações que definem as correntes nos capacitores C_s e C_1 são apresentadas em (2.47) e (2.48) respectivamente.

$$i_{C_s}(t) = \frac{V_{in} - v_{C_2} - v_{C_s}}{R_s} \tag{2.47}$$

$$i_{C_2}(t) = \frac{V_{in} - v_{C_2} - v_{C_s}}{2R_s} - \frac{I_{R_o}}{2} \tag{2.48}$$

Realizando o equacionamento da malha entre a fonte de entrada e C_1 e C_2, o nó a e a malha 1, para a segunda etapa de operação, apresentada na Figura 3.12b, os valores $i_{C_s}(t)$ e $i_{C_2}(t)$ para essa etapa são definidos como:

$$i_{C_s}(t) = \frac{v_{C_2} - v_{C_s}}{R_s} \tag{2.49}$$

$$i_{C_2}(t) = \frac{v_{C_s} - v_{C_2}}{2R_s} - \frac{I_{R_o}}{2}. \tag{2.50}$$

Aplicando o método de valores médios quase instantâneos em (2.47), (2.48), (2.49) e (2.50), o valor médio da tensão sobre C_2 é definido por (2.51).

$$V_{C_{2,med}} = \frac{2DV_{in}(1-D)R_o}{4R_oD(1-D) + (1-2D)R_s}. \tag{2.51}$$

Dividindo ambos os lados de (2.51) por V_{in}, o ganho para o conversor *Ladder* do

tipo abaixador é apresentado por (2.52).

$$q = \frac{\frac{1}{2}R_o}{R_o + \frac{R_s}{4D(1-D)}}. \tag{2.52}$$

Desconsiderando as resistências intrínsecas aos interruptores e capacitores, modeladas por R_s, o ganho ideal do conversor é representado por:

$$q = \frac{1}{2}. \tag{2.53}$$

2.2.3.1 Considerações finais sobre a célula de comutação *Ladder*

Analisando a célula de comutação *Ladder*, observa-se que os valores de tensão sobre seus interruptores são metade da tensão de barramento e as tensões sobre os capacitores de barramento são equalizadas naturalmente. Entretanto, seu ganho não varia com a razão cíclica, sendo este fixado em 0,5[1].

Quanto ao modo de operação, um conversor do tipo abaixador, baseado na célula de comutação *Ladder*, possui resistência equivalente menor ao operar no modo de carga constante. Entretanto, para atingir esse ponto de operação, as capacitâncias, resistências e/ou a frequência de comutação precisam ser elevadas. Quando esse é comparado ao modo de operação em carga parcial, os valores de $\overline{R}_{eq}$ para ambos são próximos, desta forma, o modo parcial é o mais indicado a ser implementado.

[1] Considerando que o conversor opere em condições ideais, onde as resistências de comudação dos componentes e das trilhas da placa de circuito impresso são desconsideradas.

3 CONVERSOR CC-CC MEIA PONTE HÍBRIDO A CAPACITOR CHAVEADO

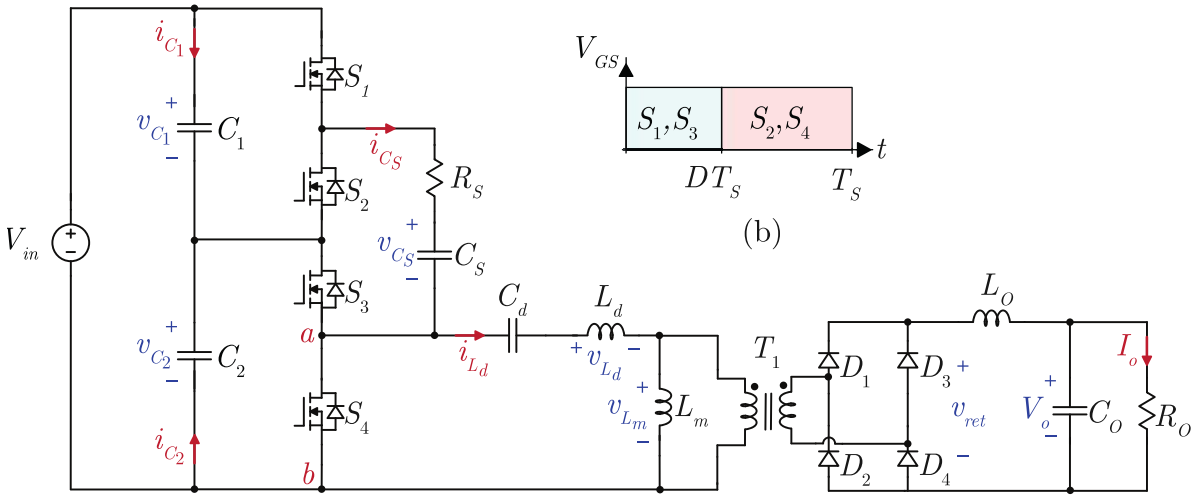
No presente capítulo é realizada a análise estática do conversor CC-CC híbrido meia ponte, apresentado na Figura 3.1a. O estágio de potência desse conversor é composto por quatro semicondutores de potência S_1, S_2, S_3 e S_4, dois capacitores fixos C_1 e C_2, um capacitor flutuante C_S, um transformador de alta frequência T_1, um retificador dr saída formado pelos diodos D_1, D_2 , D_3 e D_4, e um filtro da saída composto por L_O e C_O. A carga é representada por R_O. As indutâncias L_m e L_c representam, respectivamente, a indutância magnetizante e de dispersão do transformador. O capacitor C_d é usado para bloquear a componente CC da tensão V_{ab}, gerada devido a assimetria do conversor, tal como ocorre no conversor meia ponte.

Inicialmente, analisa-se as etapas de operação do conversor proposto e em seguida, obtém-se as principais formas de onda teóricas para o mesmo. A partir dessas, equaciona-se a característica externa do conversor, bem como os esforços de corrente e tensão sobre os componentes. Por último, o circuito equivalente do conversor proposto e a resistência equivalente do seu estágio a capacitor chaveado são apresentadas.

3.1 ANÁLISE ESTÁTICA

Uma vez que a topologia em estudo é obtida por meio da integração do conversor meia ponte assimétrico e a célula de comutação *Ladder*, o conversor CC-CC híbrido meia ponte a capacitor chaveado possui características predominantes da célula de comutação *Ladder* em seu estágio entrada e do conversor meia ponte assimétrico em sua saída.

Figura 3.1 – Conversor CC-CC meia ponte híbrido a capacitor chaveado. (a) Estágio de potência. (b) Sinais de comando.



Fonte: Autor.

A análise do conversor em estudo é realizada em duas partes. Inicialmente, as etapas de operação do conversor são analisadas. Subsequentemente, são definidas as formas de onda teóricas do conversor, bem como suas características de saída e os esforços de tensão e corrente nos indutores, transformador e capacitores. Em seguida, o circuito é simplificado de forma que se mantenham apenas os componentes referentes à célula de comutação *Ladder*, sendo o restante do circuito modelado como uma fonte de corrente, a qual representa a corrente entre os pontos a e b. É importante ressaltar que, para simplificar a análise, as seguintes considerações são feitas:

1. Os valores das capacitâncias são grandes o suficiente de forma que as ondulações de tensão sobre os capacitores são desprezíveis;
2. O valor da indutância de saída é grande o suficiente para que as ondulações da corrente de saída possam ser desprezadas;
3. Todos os semicondutores são ideais;
4. Todos os capacitores pertencentes a célula de comutação *Ladder* (C_1, C_2 e C_s) possuem capacitâncias idênticas representadas por C.
5. O modelo do transformador não leva em consideração suas perdas, apenas as indutâncias magnetizante e de dispersão.

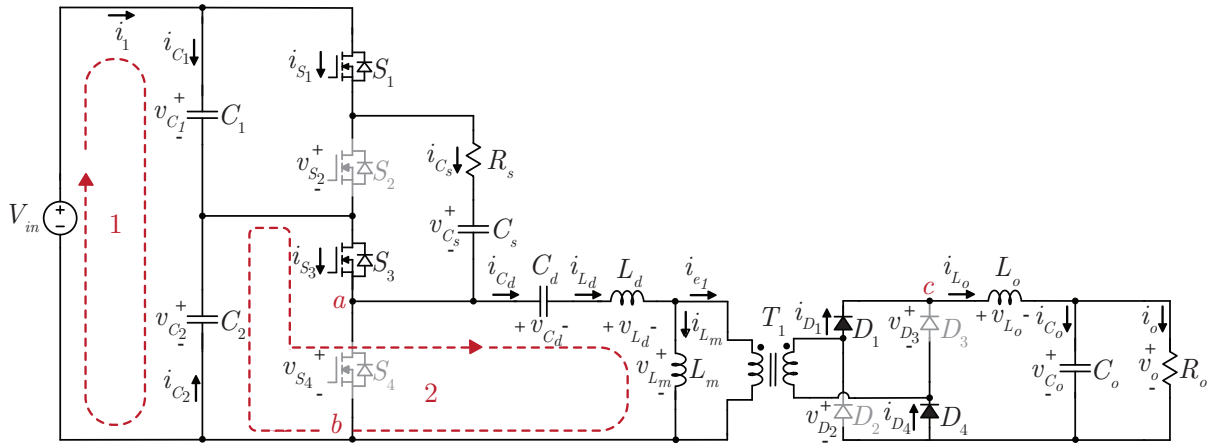
3.1.1 Etapas de operação

O conversor CC-CC híbrido meia ponte opera em seis etapas, como está demonstrado nas Figuras 3.2 e 3.3. A **primeira etapa de operação** (t_2-t_3), apresentada na Figura 3.2a, tem início no momento em a corrente na indutância de dispersão (i_{L_d}) atinge valor igual ao somatório entre a corrente de saída refletida ao primário do transformador (I_{o_p}) e a corrente presente na indutância magnetizante (i_{L_m}). Nessa etapa de operação, o barramento CC, formado pelos capacitores C_1 e C_2, fornece energia à carga. C_1 e C_s se carregam em paralelo.

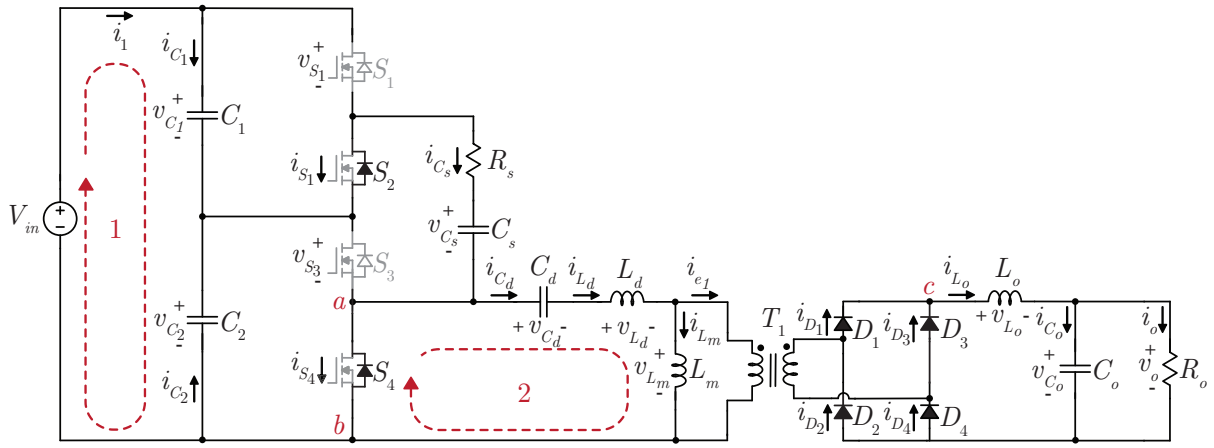
Ao comandar os interruptores S_1 e S_3 a bloquear e S_2 e S_4 a conduzir, dá-se início a **segunda etapa de operação** (t_3-t_4), demostrada na Figura 3.2b. Durante esse período de comutação, a corrente é conduzida pelos diodos de corpo dos interruptores S_2 e S_4, pois a corrente na indutância de dispersão do transformador (i_{L_d}) não inverte seu sentido instantaneamente. No entanto, i_{L_d} passa a reduzir seu valor em módulo, desta forma, todos os diodos da ponte retificadora (D_1, D_2, D_3 e D_4) passam a conduzir, provocando tensão nula no secundário do transformador.

A **terceira etapa de operação** (t_4-t_5) inicia no instante em que i_{L_d} inverte seu sentido, como está representado na Figura 3.2c, nesta etapa a corrente flui através dos canais de S_2 e S_4. Todos os diodos da ponte retificadora permanecem conduzindo, colocando o secundário do transformador em curto circuito.

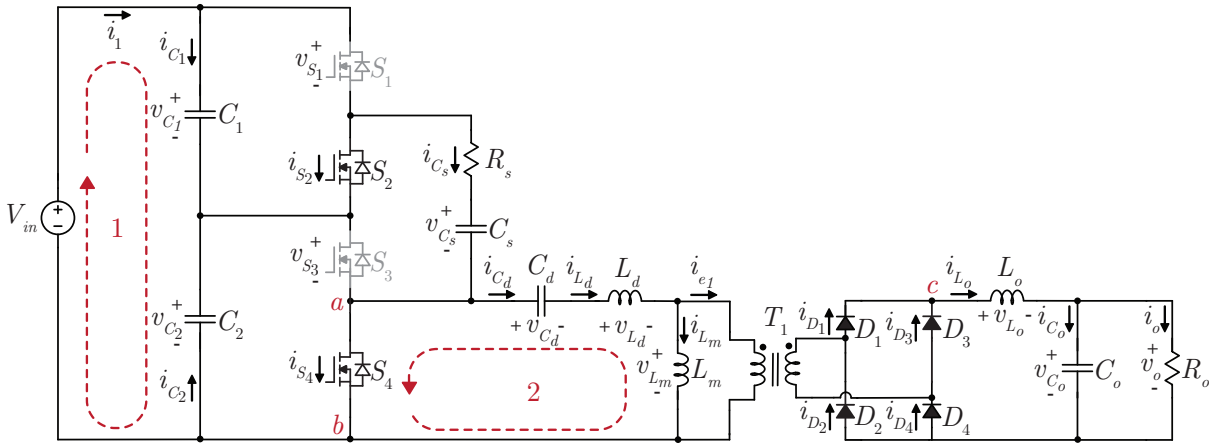
Figura 3.2 – Etapas de operação do conversor CC-CC híbrido meia ponte. (a) Primeira etapa de operação. (b) Segunda etapa de operação. (c) Terceira etapa de operação.



(a)



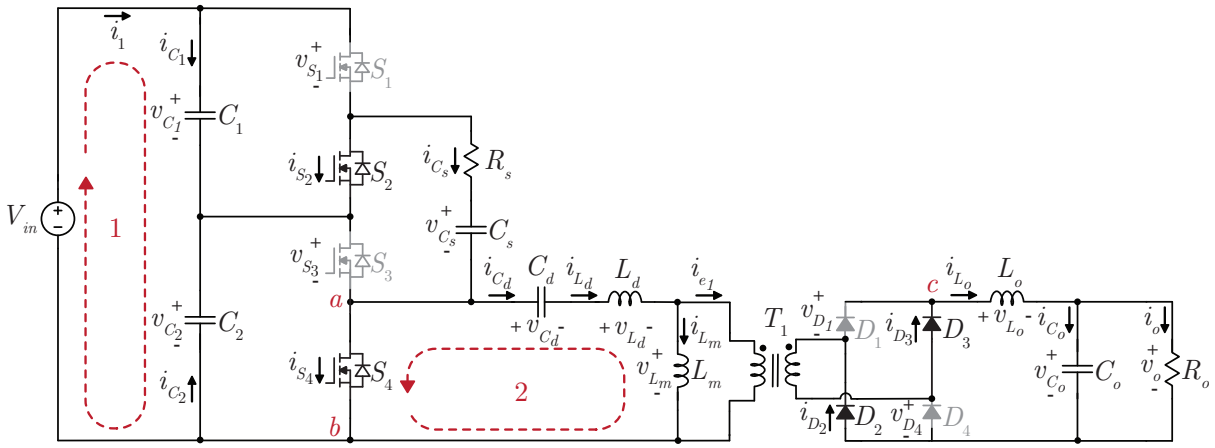
(b)



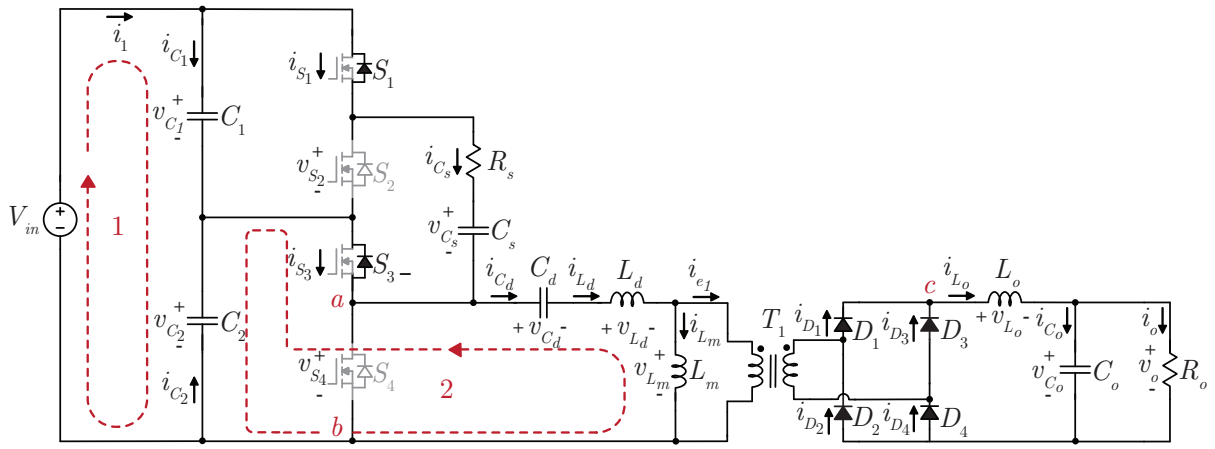
(c)

Fonte: Autor.

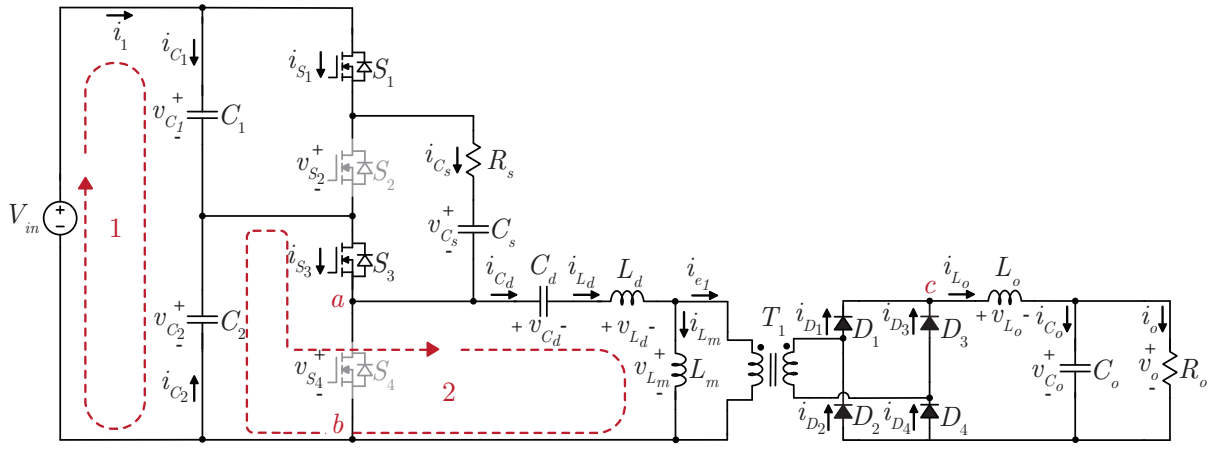
Figura 3.3 – Etapas de operação do conversor CC-CC híbrido meia ponte. (a) Quarta etapa de operação. (b) Quinta etapa de operação. (c) Sexta etapa de operação..



(a)



(b)



(c)

Fonte: Autor.

No instante em que i_{L_d} atinge valor igual a $i_{L_m} - I_{o_p}$, é iniciada a **quarta etapa de operação** (t_5-t_0), ilustrada na Figura 3.3a. Nesse intervalo de tempo, o capacitor de desacoplamento CC (C_d) fornece energia para a carga. C_2 e C_s são conectados em paralelo permitindo a descarga de C_s. Essa etapa é finalizada no momento em que os interruptores S_2 e S_4 são comandados a bloquear e S_1 e S_3 a conduzir.

A **quinta etapa de operação** (t_0-t_1), descrita na Figura 3.3b, tem início no momento em que os interruptores S_1 e S_3 são comandados a conduzir. Esses não entram em condução imediatamente, portanto a corrente é conduzida pelos diodos de corpo dos interruptores, uma vez que, i_{L_d} não se inverte instantaneamente.

De forma análoga a segunda etapa de operação, o valor de i_{L_d} passa a se elevar neste período, no entanto, em módulo, possui valor menor que o somatório entre I_{o_p} e i_{L_m}. Assim, todos os diodos da ponte retificadora passam a conduzir, colocando o secundário do transformador em curto circuito.

Ao ocorrer a passagem de i_{L_d} por zero e, consequentemente, a inversão de seu sentido, como está representado na Figura 3.3c, é iniciada a **sexta etapa de operação** (t_1 a t_2). Os interruptores S_1 e S_3 conduzem toda a corrente pelos seus canais, porém, todos os diodos da ponte retificadora permanecem conduzindo, uma vez que i_{L_d} ainda é menor em módulo que a somatória entre I_{o_p} e i_{L_m}.

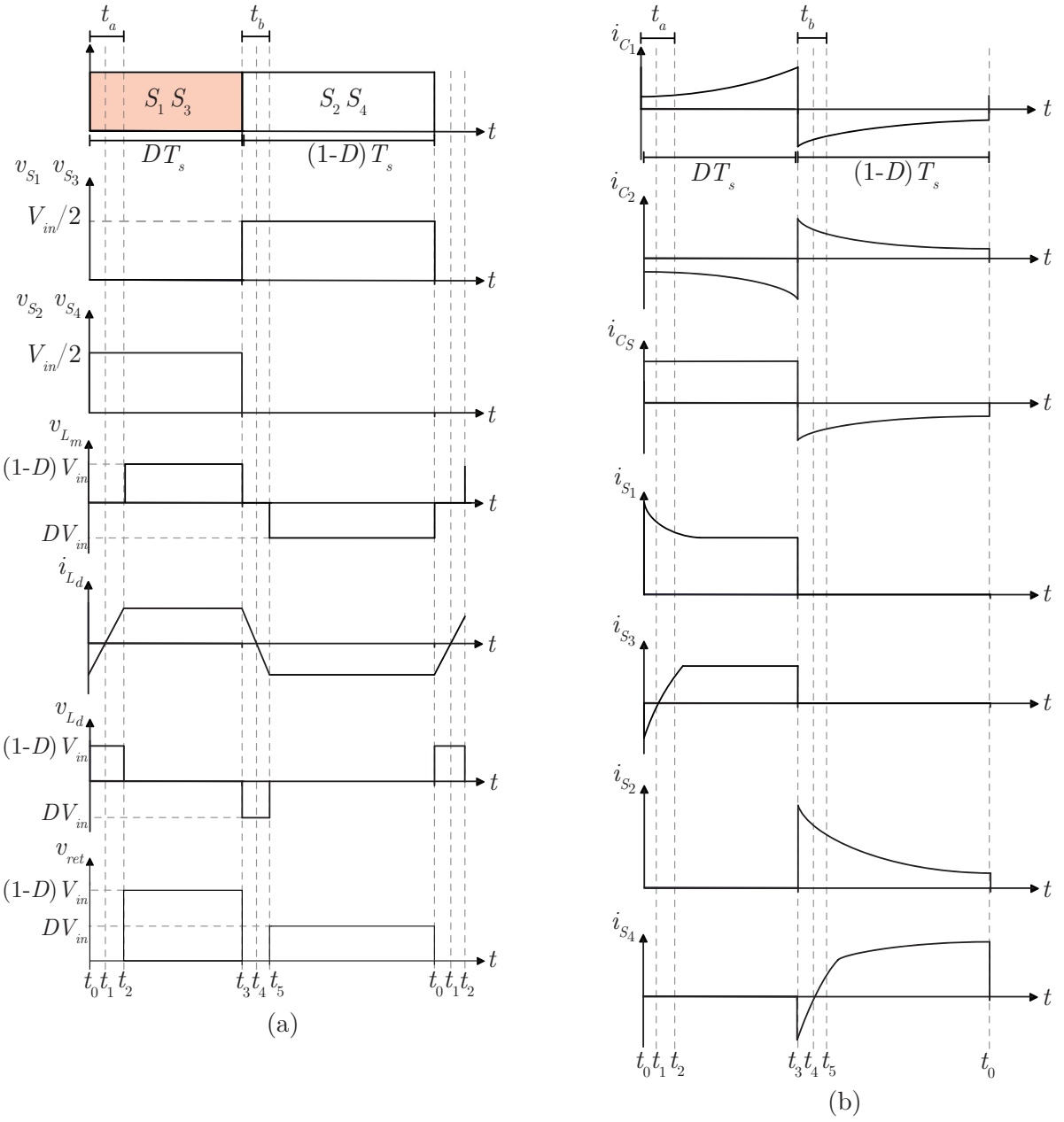
Por meio da análise das etapas de operação, podem ser definidas as principais formas de onda para o conversor em estudo, e que são representadas na Figura 3.4. Analisando a Figura 3.4a, é possível notar a influência da indutância de dispersão nas formas de ondas da tensão sobre a magnetizante do transformador (v_{L_m}) e da tensão nos terminais da ponte retificadora (v_{ret}). Na Figura 3.4, estão apresentadas as formas de onda para as correntes nos interruptores e capacitores da célula de comutação *Ladder*, as quais são equacionadas a seguir.

3.1.2 Característica de saída do conversor CC-CC meia ponte híbrido a capacitor chaveado

Analisando as etapas de operação do conversor proposto, nota-se que, na primeira, quinta e sexta etapas de operação C_s é conectado em paralelo com C_1, desta forma, a tensão entre os dois são iguais ($v_{C_s} = v_{C_1}$). Durante a segunda, terceira e quarta etapas de operação, C_s é conectado em paralelo ao capacitor C_2, assim as tensões sobre eles são iguais durante esta etapa de operação ($v_{C_s} = v_{C_2}$).

Desprezando os efeitos das resistência internas dos interruptores e capacitores (R_s), aplicando a lei de Kirchhoff das tensões e desenvolvendo a malha 1, apresentada nas Figuras 3.2 e 3.3, são definidos os valores médios das tensões sobre C_1 e C_2, como descrito

Figura 3.4 – Principais formas de onda para o conversor CC-CC híbrido meia ponte. (a) Tensão sobre os interruptores, indutância de dispersão, primário do transformador, e terminais da ponte retificadora e corrente em L_d. (b) Correntes nos interruptores e capacitores pertencentes à célula de comutação *Ladder*.



Fonte: Autor.

em (3.1). Esta é valida para todas as etapas de operação.

$$V_{in} = V_{C_1} + V_{C_2} = V_{C_s} + V_{C_s} \tag{3.1}$$

Organizando (3.1), tem-se:

$$V_{C_s} = V_{C_1} = V_{C_2} = \frac{V_{in}}{2}. \tag{3.2}$$

Devido ao fato de C_s estar conectado em paralelo com C_1 durante a primeira parte do período de comutação (DT_s) e com C_2 durante a segunda parte do período de comutação ($(1-D)T_s$), as tensões médias sobre os três capacitores são iguais. Portanto, desconsiderando as ondulações de tensão, o valor médio de tensão sobre cada um dos capacitores é igual a metade da tensão presente na fonte de entrada.

Ainda por meio da análise das etapas de operação, determina-se a tensão sobre os interruptores no momento em que estão bloqueados. Quando S_1 e S_3 estão bloqueados, S_1 é conectado em paralelo com C_1 e S_3 é conectado em paralelo com C_2 e C_s. Consequentemente, a tensão nos terminais de S_1 e de S_3 são iguais a metade da tensão presente na fonte de alimentação. No intervalo de tempo em que S_2 e S_4 estão bloqueados, S_2 está conectado em paralelo com C_1 e C_s, e S_4 é conectado em paralelo com C_2. Portanto, a tensão sobre os interruptores é igual a metade do valor da tensão de entrada.

$$v_{S_{1,max}} = v_{S_{2,max}} = v_{S_{3,max}} = v_{S_{4,max}} = \frac{V_{in}}{2} \tag{3.3}$$

Definidos os valores de tensão sobre os capacitores e interruptores pertencentes à célula de comutação *Ladder*, a tensão sobre o capacitor de desacoplamento CC (C_d) pode ser obtida. Observando as etapas de operação do conversor, nota-se que C_d se carrega durante a primeira etapa de operação e fornece energia para a carga durante a quarta etapa de operação. A tensão sobre C_d é determinada por meio do equacionamento da malha de tensão 2 para a primeira e quarta etapas de operação. As equações obtidas por meio desta análise são descritas em (3.4) e (3.5).

$$-v_{S_4}(t) + v_{C_d}(t) + v_{L_m}(t) + v_{L_d}(t) = 0 \tag{3.4}$$

$$v_{C_d}(t) + v_{L_m}(t) + v_{L_d}(t) = 0 \tag{3.5}$$

Considerando a operação em regime permanente, o valor médio da tensão sobre um indutor ao final do período de comutação é nulo. Portanto, valor médio de tensão sobre

C_d é definido em (3.6).

$$V_{C_d,med} = V_{S_{4,med}} \tag{3.6}$$

A tensão média sobre o interruptor S_4 é definida por meio do equacionamento de sua forma de onda da tensão nos interruptores pares apresentados na Figura 3.4a, assim, $V_{S_4,med}$ é dado por:

$$V_{S_{4,med}} = D \cdot \frac{V_{in}}{2}. \tag{3.7}$$

Conhecendo o valor médio da tensão sobre C_d e desprezando as ondulações de tensão sobre o mesmo, define-se a tensão sobre a indutância magnetizante durante a primeira etapa de operação. Essa pode ser definida por meio do equacionamento da malha 2, como apresentado em (3.8).

$$-v_{S_4}(t) + v_{C_d}(t) + v_{L_m}(t) = 0 \tag{3.8}$$

Realizando as substituições necessárias e organizando (3.8), $v_{L_m}(t)$ é definido em (3.9).

$$v_{L_m}(t) = (1 - D)\frac{V_{in}}{2} \tag{3.9}$$

Desenvolvendo a malha de tensão 2 para a quarta etapa de operação, a tensão sobre o lado primário do transformador é definida em (3.10).

$$v_{L_m}(t) = -v_{C_d}(t) = -D\left(\frac{DV_{in}}{2}\right) \tag{3.10}$$

Nos intervalos de tempo pertencentes a segunda, terceira, quinta e sexta etapas de operação, a tensão sobre a indutância magnetizante é nula, por consequência, a tensão sobre o enrolamento secundário do transformador possui valor nulo. A forma de onda que descreve v_{L_m} está representada na Figura 3.4a.

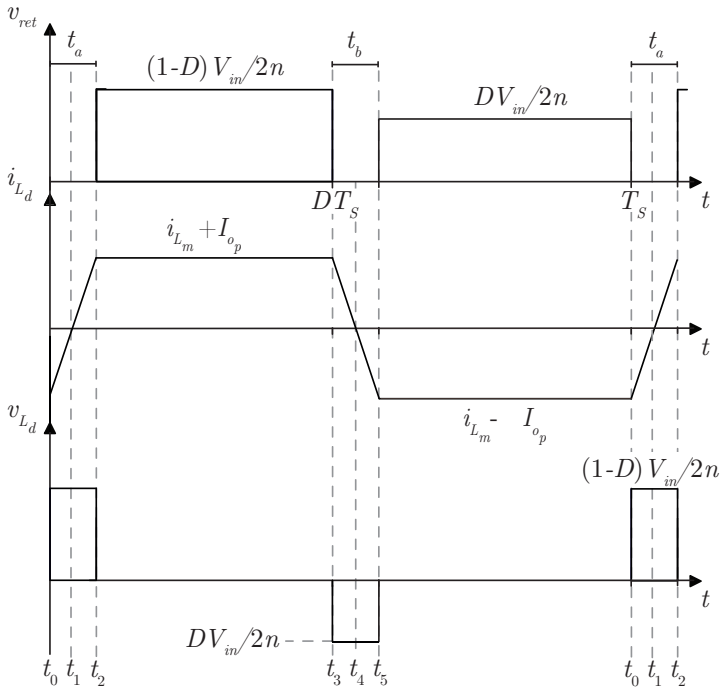
Conhecendo os valores de patamar para v_{L_m} em cada etapa de operação, a tensão no lado secundário do transformador (v_s) é definida como a razão entre v_{L_m} e a relação de espiras (n), assim:

$$v_s = \frac{v_{L_m}}{n}. \tag{3.11}$$

A partir dos valores de v_s para cada etapa de operação, descreve-se a forma de

onda da tensão nos terminais da ponte retificadora (v_{ret}) na Figura 3.5.

Figura 3.5 – Formas de onda da tensão nos terminais da ponte retificadora, tensão e corrente sobre a indutância de dispersão.



Fonte: Autor.

O valor médio da tensão de saída pode ser definido pelo equacionamento da forma de onda para v_{ret}, como apresentado em (3.12), porém é necessário primeiramente definir os intervalos de tempo onde v_{ret} possui valor nulo.

$$V_{o,med} = \frac{1}{T_s}\left[\int_{t_a}^{DT_s}(1-D)\frac{V_{in}}{2n}dt + \int_{DT_s+t_b}^{T_s} D\frac{V_{in}}{2n}dt\right] \tag{3.12}$$

Analisando as formas de onda apresentadas na Figura 3.5, percebe-se que no intervalo de tempo em que v_{ret} é nula (t_0-t_2 e t_3-t_5) ocorre variação de corrente na indutância de dispersão, resultando em v_{L_d} não nula.

O valor de patamar para a tensão sobre L_d no intervalo de tempo entre t_3 e t_5 pode ser definido pela análise da malha de tensão 2 para a segunda etapa de operação do conversor, apresentada na Figura 3.2b. Desta análise é escrita (3.13).

$$v_{C_d}(t) + v_{L_d}(t) = 0 \tag{3.13}$$

Isolando $v_{L_d}(t)$ e realizando as substituições necessárias, obtém-se:

$$v_{L_d}(t) = D \cdot \frac{V_{in}}{2n}. \tag{3.14}$$

Similarmente, é definido o valor de patamar de v_{L_d} durante o período de tempo entre t_0 e t_2. O equacionamento da malha 2 para a quinta etapa de operação é apresentada em (3.15).

$$-v_{S_4}(t) + v_{C_d}(t) + v_{L_d}(t) = 0 \tag{3.15}$$

Isolando $v_{L_d}(t)$ e realizando as substituições necessárias, define-se(3.16).

$$v_{L_d}(t) = (1-D) \cdot \frac{V_{in}}{2n} \tag{3.16}$$

Conhecendo os valores de v_{L_c} durante os intervalos de tempo t_a e t_b e sabendo que esses têm início no momento em que a corrente na indutância de dispersão i_{L_d} se torna menor em módulo que o valor de I_{o_p} e finalizam no instante em que i_{L_d} atinge valor igual a I_{o_p} em módulo, a duração dos intervalos de tempo t_a e t_b podem ser definidas através da relação volt-ampére para o indutor apresentada em (3.17).

$$v_L = L\frac{di_L}{dt} \tag{3.17}$$

Substituindo v_L pela tensão sobre L_d durante o intervalo de tempo t_a e a variação de corrente durante esse intervalo de tempo, a qual é dada por $2I_{o_p}$, define-se a duração de t_a em (3.18).

$$t_a = \frac{4I_{o_p}L_d}{(1-D)V_{in}} \tag{3.18}$$

Da mesma forma, substituindo v_L pela tensão sobre L_d durante o intervalo de tempo t_b e a variação de corrente durante esse intervalo de tempo em (3.17), t_b é definida em (3.19).

$$t_b = \frac{4I_{o_p}L_d}{DV_{in}} \tag{3.19}$$

Definidos os intervalos de tempo t_a e t_b, bem como os valores para a tensão presente nos terminais da ponte retificadora para cada etapa de operação e desprezando a queda de tensão sobre L_o, o valor médio da tensão de saída do conversor (V_o) é definido em (3.20).

$$V_o = \frac{D\,(1-D)\,V_{in}}{n} - \frac{4f_sL_dI_{o_p}}{n} \tag{3.20}$$

Dividindo ambos os lados de (3.20) por V_{in}, o ganho estático de tensão para o

conversor (q) é definido em (3.21).

$$q = \frac{D(1-D)}{n} - \frac{4 f_s L_d I_{o_p}}{n V_{in}} \tag{3.21}$$

Como pode ser visualizado em (3.21), a perda de razão cíclica é proporcional à corrente de saída. Assim, I_{o_p} pode ser parametrizada como apresentado em (3.22).

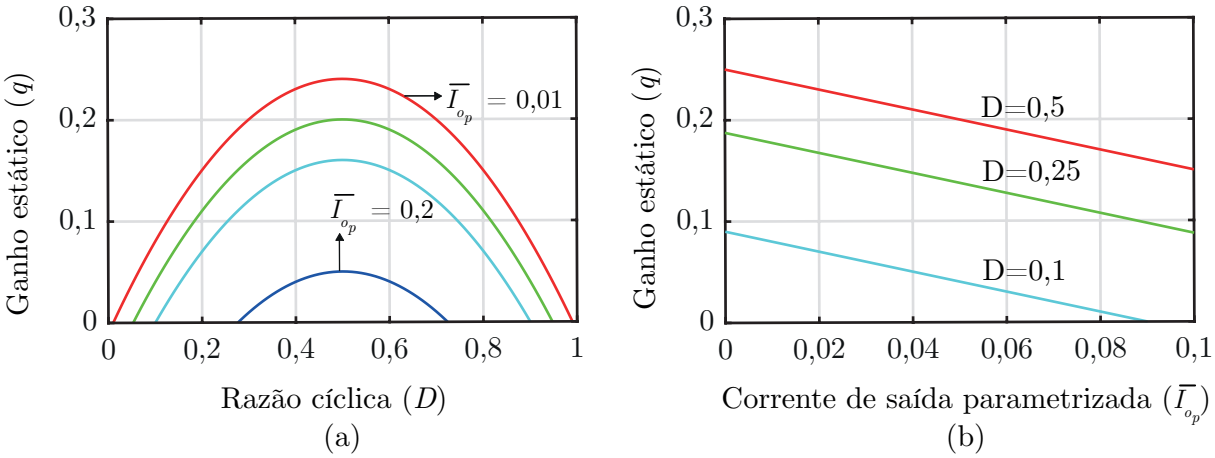
$$\bar{I}_{o_p} = \frac{4 f_s L_d I_{o_p}}{n V_{in}} \tag{3.22}$$

Substituindo (3.22) em (3.21), define-se o ganho estático do conversor por:

$$q = \frac{D(1-D)}{n} - \bar{I}_{o_p} \tag{3.23}$$

Definido o equacionamento para o ganho estático do conversor, são traçadas as curvas que o relacionam com a razão cíclica para diferentes valores de $\bar{I}_{o_p}$, bem como com $\bar{I}_{o_p}$ para diferentes valores de D, as quais são apresentadas, respectivamente, nas Figuras 3.6a e 3.6b.

Figura 3.6 – Representação gráfica do ganho estático para o conversor proposto. (a) Em relação a razão cíclica para diferentes valores de corrente de saída parametrizada.(b) Em relação a corrente de saída parametrizada para diferentes valores de razão cíclica.



Fonte: Autor.

Observado a Figura 3.6a, percebe-se que o valor do ganho estático reduz a medida que $\bar{I}_{o_p}$ aumenta, pois a queda de tensão sobre L_d é diretamente proporcional à frequência de comutação, indutância de dispersão e corrente de saída. Observa-se que, independente do valor de $\bar{I}_o$, o ganho máximo do conversor ocorre em razão cíclica igual a 0,5.

Analisando a Figura 3.6b, nota-se que o ganho estático reduz de maneira proporcional ao aumento do valor da corrente de saída parametrizada, uma vez que o aumento desse parâmetro eleva a queda de tensão sobre L_d. Como já observado na Figura 3.6a, o

ganho do conversor aumenta à medida que a razão cíclica é elevada, tendo como limite o valor igual a 0,5 e atingindo ganho máximo de 0,25, no momento em que o conversor opera a vazio.

3.1.3 Esforços de corrente e tensão

O estudo dos esforços de tensão e corrente nos componentes do conversor proposto é realizado por meio da análise das suas formas de onda e etapas de operação.

Primeiramente, são avaliados os esforços de corrente na indutância de dispersão e o capacitor de desacoplamento CC. Na sequência, equaciona-se os esforços de tensão e corrente nos diodos da ponte retificadora e nos componentes pertencentes à célula de comutação *Ladder*.

3.1.3.1 Esforços de corrente no primário do transformador

Observando a estrutura do conversor, apresentado na Figura 3.1, nota-se que L_d e C_d estão conectados em série. Assim, analisando a forma de onda apresentada para i_{L_d} na Figura 3.5, o seu valor eficaz e, consequentemente, o valor eficaz da corrente em C_d ($I_{C_{d,ef}}$), podem ser definidos por (3.24).

$$\begin{aligned} I_{L_{d,ef}} = I_{C_{d,ef}} = \Bigg\{ \frac{1}{T_s} \Bigg[\int_0^{t_a} \left[I_{L_m} - I_{o_p} + \left(\frac{2I_{o_p}}{t_a} \right) t \right]^2 dt + \int_{t_a}^{DT_s} \left(I_{L_m} + I_{o_p} \right)^2 dt + \\ \int_0^{t_b} \left[I_{L_m} + I_{o_p} - \left(\frac{2I_{o_p}}{t_b} \right) t \right]^2 dt + \int_{DT_s+t_b}^{T_s} \left(I_{L_m} - I_{o_p} \right)^2 dt \Bigg] \Bigg\}^{\frac{1}{2}} \end{aligned} \tag{3.24}$$

Realizando as substituições necessárias e organizando (3.24), $I_{L_{d,ef}}$ e $I_{C_{d,ef}}$ são definidas em (3.25).

$$\begin{aligned} I_{L_{d,ef}} = I_{C_{d,ef}} = \frac{1}{\sqrt{1-D}} \Big\{ -4I_{o_p} I_{L_m} D^2 - D \left[I_{o_p} \left(I_{o_p} - 6I_{L_m} \right) + I_{L_m}^2 \right] \\ - \left[\frac{16 L_d f_s I_{L_m} I_{o_p}^2}{V_{in}} + \left(I_{o_p} - I_{L_m} \right)^2 \right] + \frac{8 f_s L_d I_{o_p}^2}{3DV_{in}} \left(I_{o_p} + 3I_{L_m} \right) \Big\}^{\frac{1}{2}} \end{aligned} \tag{3.25}$$

3.1.3.2 Esforços de tensão e corrente nos diodos retificadores

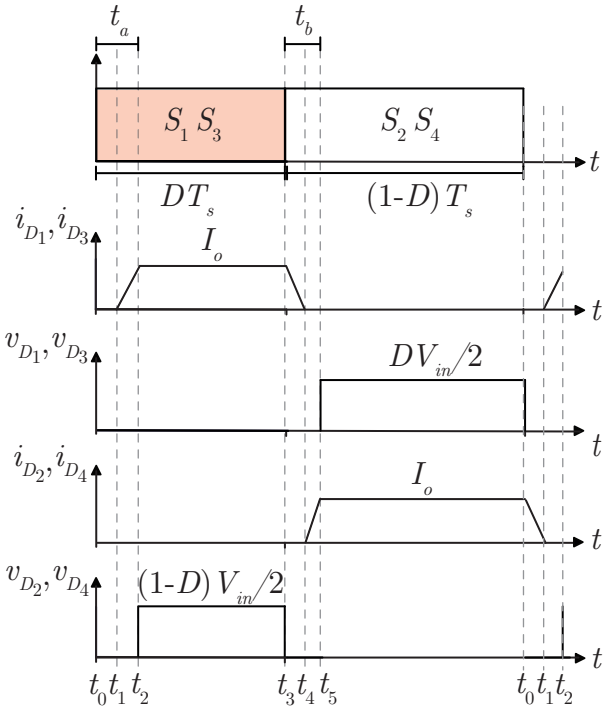
Analisando a primeira etapa de operação, apresentada na Figura 3.2, e aplicando a LKC (Lei de kirchhoff das correntes) ao nó c, as correntes nos diodos D_1 e D_4 nessa etapa de operação são definidas em (3.26). Equacionando o nó c para a quarta etapa de

operação, as correntes nos diodos D_2 e D_3 são definidas como mostrado em (3.27).

$$i_{D_1}(t) = i_{D_4}(t) = I_o \tag{3.26}$$

$$i_{D_2}(t) = i_{D_3}(t) = I_o \tag{3.27}$$

Figura 3.7 – Formas de onda das tensões e correntes nos diodos.



Fonte: Autor.

A equação que define a corrente média em D_1 e D_4 é apresentada por (3.28). Realizando o mesmo procedimento, determina-se a equação que rege o valor da corrente média em D_2 e D_3 em (3.29). Para este equacionamento as etapas de roda livre nos diodos são desprezadas.

$$I_{D_{1,med}} = I_{D_{4,med}} = DI_o \tag{3.28}$$

$$I_{D_{2,med}} = I_{D_{3,med}} = (1-D)\,I_o \tag{3.29}$$

Ainda com base no estudo das etapas de operação do conversor, desenvolvendo uma malha de tensão entre a ponte retificadora e o lado secundário do transformador, para a quarta etapa de operação, a tensões de patamar sobre D_1 e D_4 são definidas em (3.30). Realizando a análise da mesma malha para a primeira etapa de operação, a tensão

de patamar para D_2 e D_3 é descrita em (3.31).

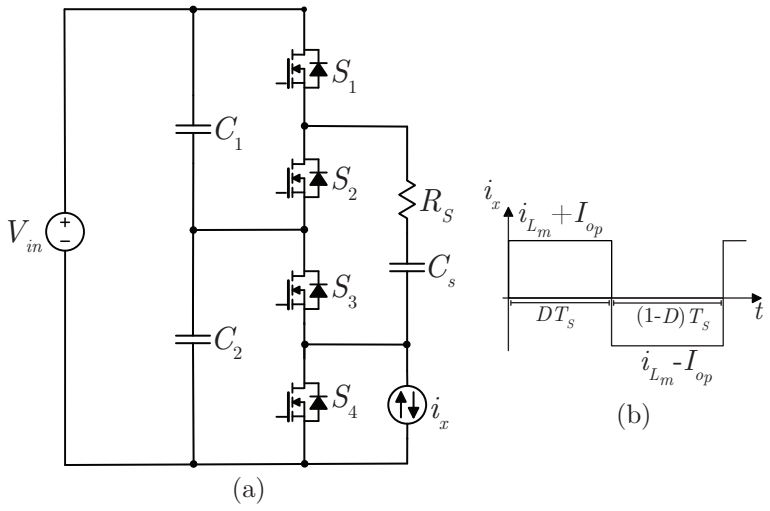
$$v_{D_1}(t) = v_{D_4}(t) = D\frac{V_{in}}{2n} \tag{3.30}$$

$$v_{D_2}(t) = v_{D_3}(t) = (1-D)\frac{V_{in}}{2n} \tag{3.31}$$

3.1.3.3 Esforços de corrente nos capacitores referentes à célula de comutação *Ladder*

Considerando que o valor da indutância de dispersão presente no transformador seja pequena o suficiente de maneira que o tempo necessário para a inversão de sua direção possa ser desprezado, a forma de onda da corrente sobre L_d pode ser simplificada como mostrado na Fig. 3.8b. No entanto, os valores de patamar para i_{L_d} não são alterados. Assim, a fonte de corrente I_x apresenta valores diferentes para cada uma das etapas de operação do circuito. Os valores de I_x sempre serão resultado da soma entre I_{op} e i_{L_m}. Na Figura 3.8a, é apresentado a estrutura simplificada do conversor proposto.

Figura 3.8 – (a) Estrutura simplificada do conversor proposto. (b) Forma de onda para I_x.



Fonte: Autor.

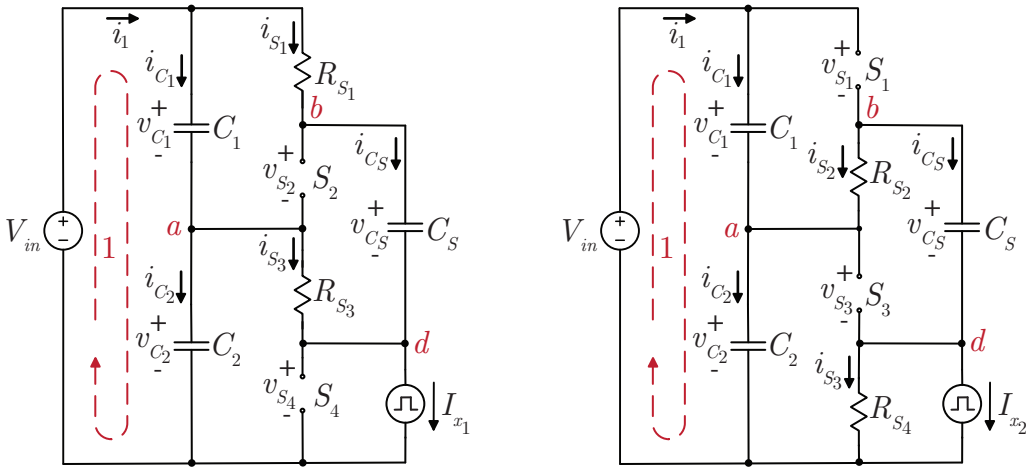
A simplificação realizada na forma de onda da i_{L_c} reduz o número de etapas de operação do circuito para duas, as quais são representadas nas Figuras 3.9a e 3.9b. A redução do número de etapas de operação simplifica o equacionamento dos valores das correntes em C_1, C_2 e C_s.

Observando a Figura 3.9a e equacionando o nó a para a primeira etapa de operação tem-se:

$$i_{c_2}(t) - i_{c_1}(t) - i_{c_s}(t) + I_{x_1}(t) = 0. \tag{3.32}$$

Isolando $i_{c_s}(t)$, define-se a equação que rege a corrente em C_s durante a primeira

Figura 3.9 – Etapas de operação para o circuito equivalente do conversor CC-CC híbrido meia ponte. (a) Primeira etapa de operação. (b) Segunda etapa de operação.



Fonte: Autor.

etapa de operação, a qual é apresentada em (3.33).

$$i_{cs}(t) = i_{c2}(t) - i_{c1}(t) + I_{x1}(t) \tag{3.33}$$

A partir do equacionamento uma malha de tensão entre os capacitores C_1, C_2 e a fonte de tensão V_{in}, determina-se (3.34). Essa é válida para ambas as etapas de operação.

$$V_{in} = v_{C_1}(t) + v_{C_2}(t) \tag{3.34}$$

Derivando ambos os lados de (3.34), tem-se:

$$\frac{dv_{C_1}(t)}{dt} + \frac{dv_{C_2}(t)}{dt} = 0. \tag{3.35}$$

Desta forma é definida em (3.36) a relação entre as correntes em C_1 e C_2, que é válida para ambas as etapas de operação do conversor.

$$i_{C_2}(t) = -\frac{C_2}{C_1} i_{C_1}(t) \tag{3.36}$$

Substituindo (3.36) em (3.33), a corrente sobre o capacitor flutuante é descrita como segue.

$$i_{C_s}(t) = I_{x_1}(t) - \left(\frac{C_1 + C_2}{C_1}\right) i_{C_1}(t) \tag{3.37}$$

Equacionando a malha de tensão entre C_1, C_s, R_{S_1} e R_{S_3}, tem-se:

$$-R_{S_1} i_{C_s}(t) + R_{S_3}\left[i_{C_s}(t) - I_{x_1}(t)\right] + v_{C_s}(t) - v_{C_2}(t) = 0. \tag{3.38}$$

Considerando que as resistências de condução dos interruptores são idênticas, R_{S_1} e R_{S_3} podem ser substituídas por R_{on}. Substituindo as tensões sobre os capacitores pela relação entre a variação de sua carga e sua capacitância, (3.38) é reescrita em (3.39).

$$2R_{on}\left[I_{x_1}(t) - \left(\frac{C_1 + C_2}{C_1}\right) i_{C_1}(t)\right] - R_{on} I_{x_1}(t) + \frac{q_{C_s}}{C_s} - \frac{q_{C_1}}{C_1} = 0 \tag{3.39}$$

Derivando ambos os lados de (3.39), é definida (3.40).

$$\frac{d}{dt}\left[2R_{on}\left(\frac{C_1 + C_2}{C_1}\right) i_{C_1}(t)\right] + \left(\frac{C_1 + C_2}{C_1 C_s}\right) i_{C_1}(t) + \frac{i_{C_1}(t)}{C_1} = \frac{d}{dt}\left(R_{on} I_{x_1}(t)\right) + \frac{I_{x_1}(t)}{C_s} \tag{3.40}$$

A Equação (3.40) pode ser tratada como uma equação diferencial ordinária (EDO), desta forma define-se inicialmente a solução homogênea e em seguida, determina-se a solução particular da mesma.

Para a solução homogênea as variáveis que independem de $i_{C_1}(t)$ são anuladas, assim:

$$\frac{d}{dt}\left[2R_{on}\left(\frac{C_1 + C_2}{C_1}\right) i_{C_1}(t)\right] + \left(\frac{C_1 + C_1}{C_s C_s}\right) i_{C_1}(t) + \frac{i_{C_1}(t)}{C_1} = 0. \tag{3.41}$$

Organizando (3.41), nota-se que essa é uma EDO separável. Portanto, essa é organizada como mostrado em (3.42), assim sua resolução é realizada pela integração de ambos os lados da equação.

$$\frac{di_{C_1}(t)}{i_{C_1}(t)} = -\left[\frac{C_1 + C_2 + C_s}{2C_s R_s (C_1 + C_2)}\right] dt \tag{3.42}$$

Desta forma, o lado esquerdo de (3.42) é integrado em função da corrente em C_1 e seu lado direito em função do tempo, como descrito em (3.43).

$$\int_{i_{C_1}(0)}^{i_{C_1}(t)} \frac{di_{C_1}(t)}{i_{C_1}(t)\, dt} = -\int_{t(0)}^{t} \left[\frac{C_1 + C_2 + C_s}{2C_s R_{on}(C_1 + C_2)\, dt}\right]. \tag{3.43}$$

Resolvendo (3.43), a solução homogênea da EDO é dada por:

$$i_{C_1 h}(t) = K_1 e^{-\left(\frac{t - t(0)}{\tau_1}\right)}. \tag{3.44}$$

Onde:

$$\tau_1 = \frac{2R_{on}C_s\left(C_1+C_2\right)}{C_1+C_2+C_s}. \tag{3.45}$$

Considerando a fonte de corrente I_{x_1} constante dentro do período de tempo referente a primeira etapa de operação, (3.40) é reescrita em (3.46).

$$\frac{d}{dt}\left[2R_{on}\left(\frac{C_1+C_2}{C_1}\right)i_{C_1}(t)\right]+\left(\frac{C_1+C_2}{C_1C_s}\right)i_{C_1}(t)+\frac{i_{C_1}(t)}{C_1}=\frac{I_{x_1}}{C_s} \tag{3.46}$$

Como observado, a condição inicial dada a EDO é constante, assim pode ser escrito:

$$i_{C_1}(t) = A. \tag{3.47}$$

Substituindo (3.47) em (3.46), a solução particular é definida em (3.48).

$$i_{C_1p}(t) = \frac{I_{x_1}C_1}{C_1+C_2+C_s}. \tag{3.48}$$

Somando as soluções homogênea e particular, define-se em (3.49) a equação que rege o comportamento da corrente em C_1 para a primeira etapa de operação.

$$i_{C_1}(t) = K_1e^{-\left(\frac{t-t(0)}{\tau_1}\right)}+\frac{I_{x_1}C_1}{C_1+C_2+C_ts} \tag{3.49}$$

Para determinar por completo a equação que define a corrente em C_1 durante a primeira etapa de operação, é necessário equacionar o valor da constante K_1. Esta é definida por meio da análise de variação da carga sobre todos os componentes do circuito equivalente. Na Figura 3.10, estão representadas as convenções adotadas para o conversor.

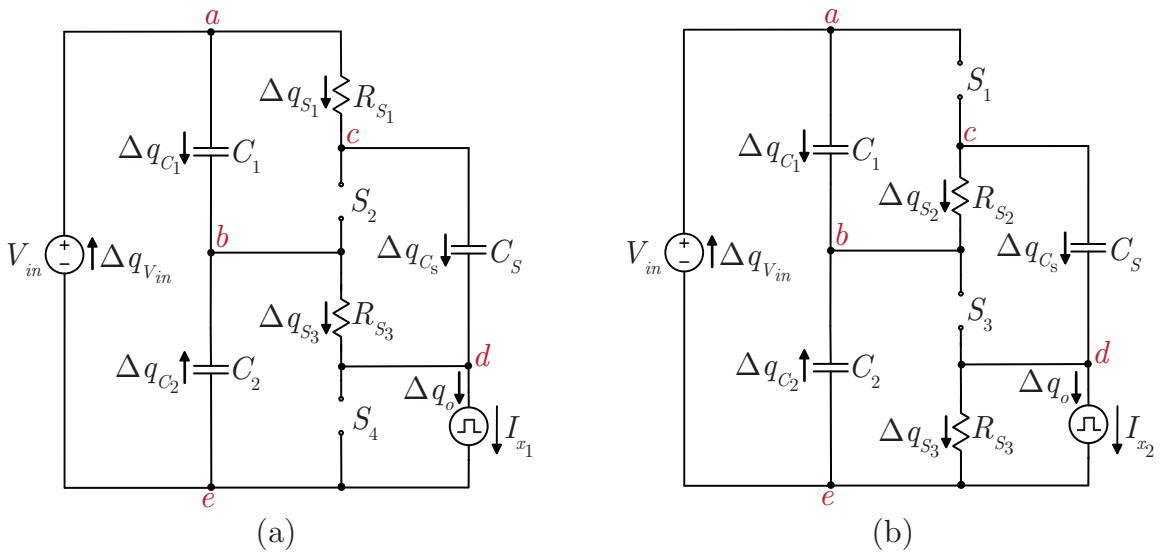
Para a análise da variação de carga sobre os componentes são realizadas as seguintes considerações:

1. Toda a variação de corrente e consequentemente de carga nos interruptores se dá em uma única etapa de operação, uma vez que os interruptores conduzem em apenas uma etapa;
2. Toda a variação de carga nos interruptores S_1 e S_3 ocorre na primeira etapa de comutação, de maneira similar toda a variação de carga sobre S_2 e S_4 ocorre durante o segunda etapa de operação;
3. A variação de carga nos interruptores S_1 e S_3 bem como em S_2 e S_4 são iguais.

Equacionando o nó c para a primeira etapa de operação (Figura 3.10a), pode ser escrito:

$$\Delta q_{S_1}(t) = \Delta q_{C_s}(t). \tag{3.50}$$

Figura 3.10 – Etapas de operação para o circuito equivalente do conversor CC-CC híbrido meia ponte redesenhadas para o cálculo das condições iniciais de corrente nos capacitores. (a) Primeira etapa de operação. (b) Segunda etapa de operação.



Fonte: Autor.

Como o interruptor S_1 conduz apenas durante a primeira etapa de operação, toda a variação de carga (Δq_i) sobre o mesmo deve ocorrer neste intervalo de tempo. Portanto:

$$\Delta q_{S_1}(t) = \Delta q_{C_s}(t) = \Delta q_i. \tag{3.51}$$

Do nó d tem-se:

$$\Delta q_o(t) - \Delta q_{C_s}(t) - \Delta q_{S_3} = 0. \tag{3.52}$$

Substituindo (3.51) em (3.52), a variação de carga sobre a fonte de corrente I_x (Δq_o) é definida em (3.53).

$$\Delta q_o(t) = 2\Delta q_i(t) \tag{3.53}$$

O fluxo de carga é proporcional a corrente aplicada em um condutor durante determinado intervalo de tempo, portanto pode ser escrito que

$$\Delta q_i = \int_t^{t_0} i\,(t)\,dt, \tag{3.54}$$

desta forma, o valor de Δq_i pode ser definido por meio da integração de I_{x_1} em função do tempo. Portanto:

$$\Delta q_i = \frac{I_{x_1} D T_s}{2}. \tag{3.55}$$

Como já descrito, a variação de carga em C_1 ocorre metade em cada etapa de

operação, assim:

$$\Delta q_{i_{C_1}} = \frac{\Delta q_i}{2} = \frac{I_{x_1} DT_s}{4} \tag{3.56}$$

Substituindo (3.51) e (3.56) em (3.54) descreve-se (3.57).

$$\Delta q_i = \int_t^{t_0} I_{C_1}(0) e^{-\frac{t}{\tau_1}} dt + \frac{I_{x_1} C_1}{C_1 + C_2 + C_s} = \frac{I_{x_1}}{4} DT_s \tag{3.57}$$

Resolvendo (3.57), K_1 é definido como apresentado em (3.58).

$$K_1 = \frac{\frac{DT_s I_{x_1}}{4} - \frac{C_1 I_{x_1} DT_s}{C_1 + C_2 + C_s}}{\tau_1 \left[1 - e^{-(\frac{DT_s}{\tau_1})}\right]} \tag{3.58}$$

Substituindo (3.58) em (3.49), é determinada em (3.59) a equação que rege a corrente em C_1 durante a primeira etapa de operação.

$$i_{C_1}(t) = \frac{I_{x_1} C_1}{C_1 + C_2 + C_s} + \left[\left(\frac{I_{x_1} DT_s}{4} - \frac{C_1 I_{x_1} DT_s}{C_1 + C_2 + C_s} \right) \frac{1}{\tau_1 \left(1 - e^{-\frac{t}{\tau_1}}\right)} \right] e^{-\frac{t}{\tau_1}} \tag{3.59}$$

Considerando que todos os capacitores possuem capacitâncias idênticas e substituindo (3.59) em (3.36) e (3.37), define-se as equações que regem a corrente em C_2 e C_s durante a primeira etapa de operação, apresentadas, respectivamente, em (3.60), (3.61) e (3.62).

$$i_{C_2}(t) = \frac{I_{x_1} DT_s}{12} \frac{1}{\tau \left(1 - e^{-\frac{DT_s}{\tau}}\right)} e^{-\frac{t}{\tau}} + \frac{I_{x_1}}{3} \tag{3.60}$$

$$i_{C_2}(t) = -\frac{I_{x_1} DT_s}{12} \frac{1}{\tau \left(1 - e^{-\frac{DT_s}{\tau}}\right)} e^{-\frac{t}{\tau}} + \frac{I_{x_1}}{3} \tag{3.61}$$

$$i_{C_s}(t) = \frac{I_{x_1} DT_s}{6} \frac{1}{\tau \left(1 - e^{-\frac{DT_s}{\tau}}\right)} e^{-\frac{t}{\tau}} + \frac{I_{x_1}}{3} \tag{3.62}$$

Analisando a segunda etapa de operação, apresentada na Figura 3.9b, e equacionando o nó b pode ser escrito:

$$i_{C_s}(t) + i_{C_2}(t) - i_{C_1}(t) = 0 \tag{3.63}$$

Sendo (3.36) válida para ambas as etapas, essa é substituída em (3.63), assim, a

relação entre $i_{C_1}(t)$ e $i_{C_s}(t)$ é definida em (3.64).

$$i_{C_s}(t) = \left(\frac{C_1 + C_2}{C_1}\right) i_{C_1}(t) \tag{3.64}$$

Equacionando a malha entre C_2, C_s, R_{S_2} e R_{S_4}, escreve-se (3.65).

$$-v_{C_2}(t) + v_{C_s}(t) + 2R_{on}\left(\frac{C_1 + C_2}{C_1}\right) i_{C_1}(t) - R_{on} I_{x_2} = 0 \tag{3.65}$$

Como definido, $R_{S_2} = R_{S_4} = R_{on}$ e o valor da tensão sobre um capacitor pode ser dado pela relação entre sua capacitância e a variação de carga sobre mesmo, então:

$$\frac{d}{dt}\left[R_{on}\left(\frac{C_1 + C_2}{C_1}\right) i_{C_1}(t)\right] + \left(\frac{C_s + C_1 + C_2}{C_1 C_s}\right) i_{C_1}(t) = \frac{d}{dt} R_{on} I_{x_2}. \tag{3.66}$$

De forma análoga a primeira etapa de operação, (3.66) é tratada como uma EDO separável, desta forma, sua resolução é idêntica a realizada para (3.41). O equacionamento de (3.66) resulta na equação que rege o comportamento de $i_{C_1}(t)$ durante a segunda etapa de operação, a qual é apresentada em (3.67).

$$i_{C_1}(t) = K_2 e^{-\left(\frac{t - t_{(0)}}{\tau_2}\right)} \tag{3.67}$$

Onde:

$$\tau_2 = \frac{2R_{on}C_s(C_1 + C_2)}{C_1 + C_2 + C_s}. \tag{3.68}$$

Observando (3.45) e (3.68), nota-se que ambas são idênticas. Portanto, considerando que todos os capacitores são iguais, o valor de τ pode ser definido por:

$$\tau = \frac{4CR_{on}}{3}. \tag{3.69}$$

De forma similar ao realizado para a primeira etapa de operação, a constante K_2 durante a segunda etapa é definida pela a análise da Figura 3.10b. Primeiramente, é equacionado o nó d como apresentado em (3.70).

$$\Delta q_{i_{S_3}} - \Delta q_{i_{C_s}} + \Delta q_{i_o} = 0 \tag{3.70}$$

Como definido, toda a variação de carga sobre S_2 e S_4 ocorre durante a segunda etapa de operação, desta maneira, a equação que define a variação de carga sobre a fonte

de corrente I_{x_2} durante a segunda etapa de operação é definida em (3.71).

$$\Delta q_o = -2\Delta q_i \tag{3.71}$$

Realizando as mesmas considerações que para a primeira etapa de operação, a variação de carga sobre C_1 é definido em (3.70).

$$\Delta q_{C_1} = -\frac{I_{x_2}(1-D)T_s}{4}. \tag{3.72}$$

Realizando a integração de (3.67) em relação ao tempo e igualando a (3.72), o valor da constante K_2 é definido como:

$$K_2 = -\frac{I_{x_2}(1-D)T_s}{4\tau\left(1-e^{-\frac{(1-D)T_s}{\tau}}\right)}, \tag{3.73}$$

assim, a equação que rege o comportamento da corrente em C_1 durante a segunda etapa de operação é representada em (3.74).

$$i_{C_1}(t) = -\frac{I_{x_2}(1-D)T_s}{4\tau\left[1-e^{-\frac{(1-D)T_s}{\tau}}\right]}e^{-\frac{t}{\tau}} \tag{3.74}$$

A equação que relaciona o valor da corrente na indutância de dispersão durante a primeira etapa de operação (I_{x_1}) com o seu valor durante a segunda etapa de operação (I_{x_2}) é definida por meio da igualdade entre as áreas da forma de onda da corrente em L_d. Assim:

$$I_{x_2} = \frac{I_{x_1}D}{(1-D)}. \tag{3.75}$$

Substituindo (3.75) em (3.74) tem-se:

$$i_{C_1}(t) = -\frac{I_{x_1}DT_s}{4\tau\left[1-e^{-\frac{(1-D)T_s}{\tau}}\right]}e^{-\frac{t}{\tau}} \tag{3.76}$$

Substituindo (3.76) em (3.64) e (3.36) e considerando todos os capacitores com capacitância idênticas, as equações que regem o comportamento de i_{C_2} e i_{C_s} durante a segunda etapa de operação são definidas em (3.77) e (3.78), respectivamente.

$$i_{C_2}(t) = \frac{I_{x_1}DT_s}{4\tau\left[1-e^{-\frac{(1-D)T_s}{\tau}}\right]}e^{-\frac{t}{\tau}} \tag{3.77}$$

$$i_{C_s}(t) = -\frac{I_{x_1} DT_s}{2\tau\left[1 - e^{-\frac{(1-D)T_s}{\tau}}\right]} e^{-\frac{t}{\tau}} \tag{3.78}$$

Conhecendo as equações que regem a corrente sobre C_1 em cada etapa de operação, define-se o valor eficaz da mesma como:

$$I_{C_{1,ef}} = \sqrt{\frac{1}{T_s}\left[\int_0^{DT_s} \left[i_{C_1}(t)\right]^2 dt + \int_{DT_s}^{T_s} \left[i_{C_1}(t)\right]^2 dt\right]}. \tag{3.79}$$

Resolvendo (3.79):

$$I_{C_{1,ef}} = DI_{x_1}\sqrt{\frac{1}{32\alpha}\left[\frac{1 - e^{-\frac{2(1-D)}{\alpha}}}{1 - 2e^{-\frac{(1-D)}{\alpha}} + e^{-\frac{2(1-D)}{\alpha}}} + \frac{senh\frac{D}{\alpha} - \frac{16\alpha}{D}\left(1 - cosh\frac{D}{\alpha}\right)}{18senh\left(\frac{D}{2\alpha}\right)^2}\right]}, \tag{3.80}$$

onde:

$$\alpha = f_s\tau. \tag{3.81}$$

Da mesma forma, o valor eficaz para a corrente em C_2, é definida em (3.82).

$$I_{C_{2,ef}} = \sqrt{\frac{1}{T_s}\left[\int_0^{DT_s} \left[i_{C_2}(t)\right]^2 dt + \int_{DT_s}^{T_s} \left[i_{C_2}(t)\right]^2 dt\right]} \tag{3.82}$$

Resolvendo (3.82), determina-se (3.83). Comparando (3.83) com (3.80), nota-se que ambas são idênticas uma vez que as correntes em C_1 e C_2 são iguais, em módulo.

$$I_{C_{2,ef}} = DI_{x_1}\sqrt{\frac{1}{32\alpha}\left[\frac{1 - e^{-\frac{2(1-D)}{\alpha}}}{1 - 2e^{-\frac{(1-D)}{\alpha}} + e^{-\frac{2(1-D)}{\alpha}}} + \frac{senh\frac{D}{\alpha} - \frac{16\alpha}{D}\left(1 - cosh\frac{D}{\alpha}\right)}{18senh\left(\frac{D}{2\alpha}\right)^2}\right]} \tag{3.83}$$

Conhecendo as equações que regem i_{C_s} em cada uma das etapas de operação, seu valor eficaz é equacionado por meio de (3.84).

$$I_{C_{s,ef}} = \sqrt{\frac{1}{T_s}\left[\int_0^{DT_s} \left[i_{C_s}(t)\right]^2 dt + \int_{DT_s}^{T_s} \left[i_{C_s}(t)\right]^2 dt\right]} \tag{3.84}$$

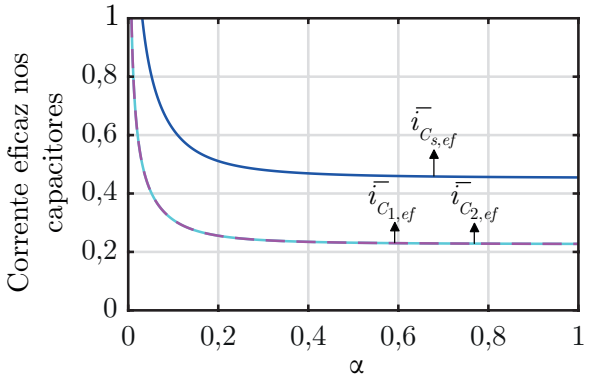
Desenvolvendo (3.84), a equação que determina o valor eficaz para i_{C_s} é descrita

em (3.85).

$$I_{C_{s,ef}} = DI_{x_1}\sqrt{\frac{1}{8\alpha}\left[\frac{1-e^{-\frac{2(1-D)}{\alpha}}}{1-2e^{-\frac{(1-D)}{\alpha}}+e^{-\frac{2(1-D)}{\alpha}}}+\frac{senh\frac{D}{\alpha}-\frac{16\alpha}{D}\left(1-cosh\frac{D}{\alpha}\right)}{18senh\left(\frac{D}{2\alpha}\right)^2}\right]}, \tag{3.85}$$

Definidas as equações que determinam o valor eficaz para a corrente em cada capacitor, seu comportamento em relação a variação do parâmetro α é representado graficamente na Figura 3.11.

Figura 3.11 – Representação gráfica da corrente eficaz em C_1, C_2 e C_s, parametrizada em relação a I_x em relação ao parâmetro α para $D = 0,45$.



(a)

Analisando a curva apresentada na Figura 3.11, nota-se que a corrente eficaz em C_s possui valor maior que a presente em C_1 e C_2, independente do valor de α. Observa-se também que, para valores de α maiores que 0,2, o valor da corrente eficaz nos capacitores se mantem praticamente constante, entretanto, para valores de α menores que 0,1 os valores eficazes das correntes nos capacitores se elevam exponecialmente, fazendo com que ocorram valores maiores de perdas nesses componentes, como discutido no Capítulo 2. Como os valores de corrente nos interruptores estão diretamente relacionados às correntes em C_1, C_2 e C_s, as perdas nesses também aumentam.

3.1.3.4 Esforços de tensão sobre capacitores do pertencentes à célula de comutação *Ladder*

Uma característica importante do conversor proposto é a equalização natural das tensões nos capacitores do barramento CC, bem como no capacitor flutuante C_s. Considerando que as capacitâncias de C_1, C_2 e C_s são grandes suficientes para que as ondulações de tensão sobre os mesmos possam ser desprezadas, os esforços de tensão sobre C_1, C_2 e C_s são definidos por meio do método de análise de circuitos por espaço de estados. Portanto, é necessário primeiramente definir as equações de estado para cada

uma das etapas de operação. Aplicando a LKT na malha 1 (Figura 3.9), a tensão sobre C_1 é definida em (3.86), a qual é valida para ambas as etapa de operação.

$$v_{C_2} = V_{in} - v_{C_1} \tag{3.86}$$

Equacionando uma malha entre C_1, C_s, R_{S_1} e R_{S_3} para a primeira etapa de operação (Figura 3.9a), é escrita (3.87).

$$v_{C_s} - v_{C_1} - R_{S_3} I_{x_1} + (R_{S_1} + R_{S_3}) i_{C_s} = 0 \tag{3.87}$$

Realizando o equacionamento da malha entre V_{in}, C_2, C_s, R_{S_1} e R_{S_3} para a primeira etapa de operação pode ser escrita (3.88).

$$-V_{in} + (R_{S_1} + R_{S_3}) i_{C_s} + v_{C_s} - R_{S_3} I_{x_1} + v_{C_2} = 0 \tag{3.88}$$

Analisando a segunda etapa de operação, é equacionada uma malha entre C_2, C_s, R_{S_2} e R_{S_4} para qual é escrita em (3.89). Também é realizado o equacionamento da malha externa, apresentadas, em (3.90).

$$v_{C_s} - v_{C_2} + (R_{S_2} + R_{S_4}) i_{C_s} - R_{S_4} I_{x_2} = 0 \tag{3.89}$$

$$-V_{in} + v_{C_1} + v_{C_s} + (R_{S_2} + R_{S_4}) i_{C_s} - R_{S_4} I_{x_2} = 0 \tag{3.90}$$

R_{S_1}, R_{S_2}, R_{S_3} e R_{S_4} representam a resistência interna de condução dos interruptores. Considerando que todos os interruptores do lado de alta tensão do conversor são idênticos, o valor de suas resistências internas também são iguais. Dessa forma pode ser escrito:

$$R_{S_1} = R_{S_2} = R_{S_3} = R_{S_4} = R_{on}. \tag{3.91}$$

Substituindo (3.64) em (3.90) e (3.88), bem como (3.75) em (3.89) e (3.90), são definidas as equações de estado para C_1 e C_s, apresentadas, respectivamente, em (3.92) e (3.93).

$$\frac{(1-2D)v_{C_1} - (1-D)V_{in} + v_{C_s}}{2Ron} = 0 \tag{3.92}$$

$$\frac{C_1}{C_1 + C_2}\left[\frac{(1-D)V_{in} - (1-2D)v_{C_s} - v_{C_1} + R_{on} D I_{x_1}}{R_{on}}\right] = 0 \tag{3.93}$$

Resolvendo (3.92) e (3.93) define-se as equação que determinam o valor médio de

tensão sobre C_1, C_2 e C_s, as quais são mostradas em (3.94) e (3.95).

$$V_{C_{1,med}} = \frac{V_{in}}{2} - I_{x_1} R_{on} \tag{3.94}$$

$$V_{C_{s,med}} = \frac{V_{in}}{2} + I_{x_1} R_{on} \tag{3.95}$$

Substituindo (3.94) em (3.86), define-se o valor médio da tensão sobre C_2 como segue.

$$V_{C_{2,med}} = \frac{V_{in}}{2} + I_{x_1} R_{on} \tag{3.96}$$

Como pode ser observado em (3.94), (3.96) e (3.95) os valores de tensão sobre C_1, C_2 e C_s são imunes à variação da razão cíclica, bem como à variação dos valores das capacitâncias dos mesmos. Também pode ser observado que o valor médio das tensões sobre as chaves não são exatamente iguais a metade da tensão de entrada devido à queda de tensão sobre a resistência intrínseca aos interruptores, porém como essas resistências são muito pequenas, geralmente na grandeza de mΩ, não há prejuízo ao realizar a análise do conversor desconsiderando seus efeitos.

3.1.3.5 Esforços de corrente nos interruptores ativos

Por meio da análise da primeira etapa de operação (Figura 3.9), são equacionados os nós a e b. Assim as correntes em S_1 e S_3 durante a primeira etapa de operação são definidas em (3.97) e (3.98), respectivamente.

$$i_{S_1}(t) = i_{C_s}(t) \tag{3.97}$$

$$i_{S_3}(t) = i_{C_1}(t) - i_{C_2}(t) \tag{3.98}$$

A equação que define a corrente nos interruptor S_2 durante a segunda etapa de operação é definida pelo equacionamento do nó a. Assim,

$$i_{S_2}(t) = i_{C_2}(t) - i_{C_1}(t). \tag{3.99}$$

A corrente em S_4 durante a segunda etapa de operação, apresentada em (3.100), é definida através do equacionamento do nó d.

$$i_{S_4}(t) = i_{C_s}(t) - I_{x_2}. \tag{3.100}$$

O valor eficaz de corrente nos interruptores é definido substituindo os valores da

corrente e do intervalo de tempo em (3.101). Realizando as substituições necessárias, resolvendo e organizando as equações, os valores eficazes de corrente nos interruptores são apresentados em (3.102) a (3.105).

$$I_{S,ef} = \frac{1}{T_s}\int_{t_0}^{t} i_S(t)^2 dt \tag{3.101}$$

$$I_{S_1,ef} = \frac{I_{x_1}}{12}\sqrt{\frac{D\left[16\tau cosh(\frac{D}{\alpha}) - 16\tau + senh(\frac{D}{\alpha})DT_s\right]}{\tau senh\left(\frac{D}{2\alpha}\right)^2}} \tag{3.102}$$

$$I_{S_2,ef} = DI_{x_1}\sqrt{\frac{1}{8\alpha}\frac{1-e^{-\frac{2(1-D)}{\alpha}}}{1-2e^{-\frac{(1-D)}{\alpha}}+e^{-\frac{2(1-D)}{\alpha}}}} \tag{3.103}$$

$$I_{S_3,ef} = \frac{I_{x_1}}{12}\sqrt{\frac{D\left[16\tau\cdot cosh\left(\frac{D}{\alpha}\right) - 16\tau + senh(\frac{D}{\alpha})DT_s\right]}{\tau senh\left(\frac{DT_s}{2\tau}\right)^2}} \tag{3.104}$$

$$I_{S_4,ef} = \frac{DI_{x_1}}{2}\sqrt{\frac{(1-D)+16\alpha\left[1-e^{-\frac{(1-D)}{\alpha}}\right]+(1-D)e^{-\frac{(1-D)}{\alpha}}}{(1-D)\left[1-e^{-\frac{(1-D)}{\alpha}}\right]}} \tag{3.105}$$

3.1.4 Resistência equivalente do estágio à capacitor chaveado

Devido à influência da resistência equivalente do estágio a capacitor chaveado nas perdas, durante a transferência de energia entre os capacitores do circuito, essa é equacionada como segue.

Observando a primeira etapa de operação do conversor apresentada na Figura 3.12b, equacionando a malha 1, o nó a e a malha entre C_1, C_s e R_s, são definidas as equações que regem as correntes i_{C_s} e i_{C_2}. Apresentadas em (3.106) e (3.107) respectivamente.

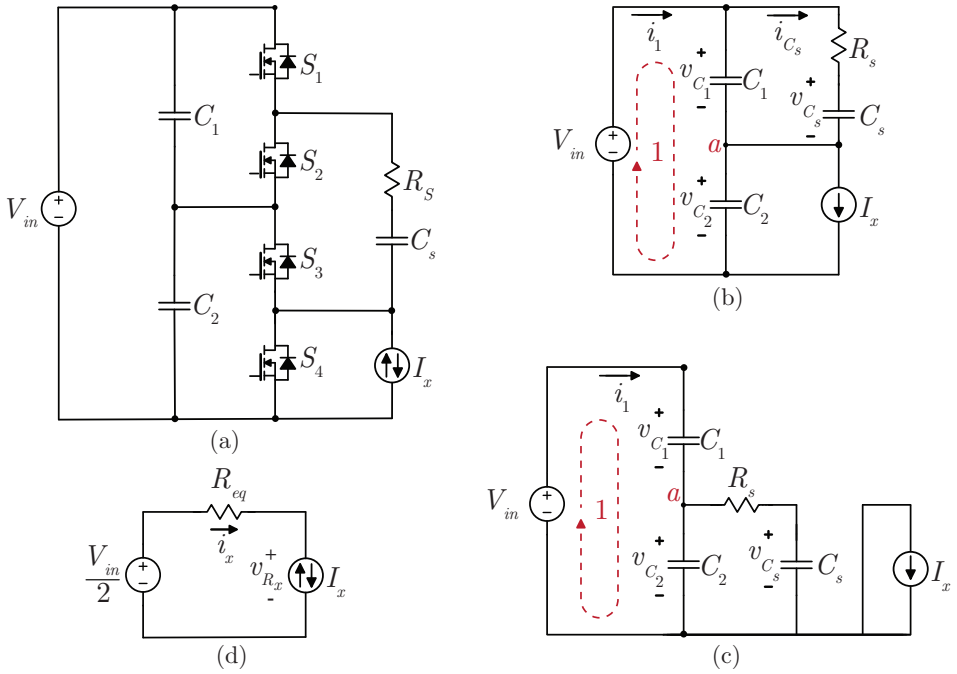
$$i_{C_s} = \frac{V_{in} - v_{C_2} - v_{C_s}}{R_s} \tag{3.106}$$

$$i_{C_2} = \frac{V_{in} - v_{C_2} - v_{C_s}}{2R_s} - \frac{I_{x_1}}{2} \tag{3.107}$$

Equacionando a malha 1, o nó a e a malha entre C_2, C_s e R_s, apresentadas na Figura 3.12c, os valores de $i_{C_s}(t)$ e $i_{C_2}(t)$ para a segunda etapa de operação são definidos como:

$$i_{C_s}(t) = \frac{v_{C_2} - v_{C_s}}{R_s} \tag{3.108}$$

Figura 3.12 – (a) Estrutura simplificada do conversor proposto utilizada para o equacionamento da resistência equivalente. (b) Primeira etapa de operação. (c) Segunda etapa de operação. (d) Circuito equivalente.



$$i_{C_2}(t) = \frac{v_{C_s} - v_{C_2}}{2R_s} \tag{3.109}$$

Aplicando o método de valores médios quase instantâneos em (3.106), (3.107), (3.108) e (3.109), o valor médio da tensão sobre o capacitor C_2 é definido por (3.110).

$$V_{C_2,med} = \frac{V_{in}}{2} - I_{o_p}\frac{R_s}{4D(1-D)} \tag{3.110}$$

Observando (3.110), nota-se que o termo que multiplica a corrente de saída I_{o_p} representa a resistência equivalente desse estágio:

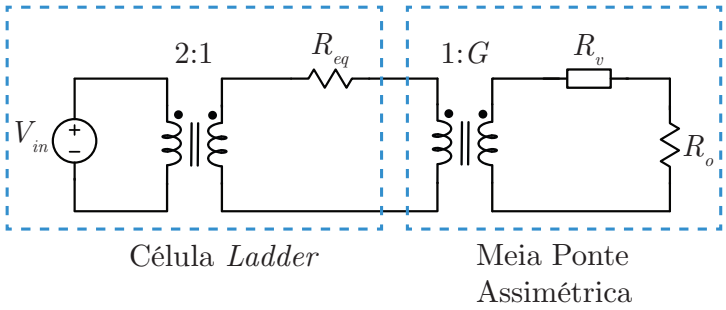
$$R_{eq} = \frac{R_s}{4D(1-D)}. \tag{3.111}$$

Adicionando o ganho do estágio do conversor meia ponte assimétrico, o circuito equivalente do conversor proposto pode ser representado como mostrado na Figura 3.13, onde G representa o ganho do conversor meia ponte assimétrico definido em (3.112) e R_v representa a perda de razão cíclica nos mesmos, a qual é definida por (3.113).

$$G = 2D(1-D) \tag{3.112}$$

$$R_v = \frac{4 f_s L_c}{n^2} \tag{3.113}$$

Figura 3.13 – Circuito equivalente do conversor Híbrido Meia ponte a capacitor chaveado.



Por meio da análise teórica do conversor CC-CC meia ponte híbrido a capacitor chaveado:

1. O conversor proposto apresenta ganho duas vezes maior quando comparado ao meia ponte assimétrico;
2. A característica de saída do conversor proposto é semelhante a obtida para o conversor meia ponte assimétrico;
3. A característica de equalização das tensões sobre os capacitores de barramento CC é preservada;
4. Ao comparar a topologia proposta com o conversor meia ponte, os esforços de tensão sobre os interruptores são reduzidos pela metade.

4 ANÁLISE DA COMUTAÇÃO

Visando analisar a influência que as perdas de comutação exercem sobre o rendimento dos conversores ao se trabalhar com alta frequência de comutação (na grandeza de centenas de quilohertz), realiza-se o estudo da comutação para o conversor proposto.

A topologia proposta, se projetada adequadamente, pode atingir comutação com tensão nula durante a entrada e saída de condução dos interruptores. Para que ocorra comutação ZVS nos interruptores do lado de alta tensão, é necessária a inserção de um capacitor em paralelo com cada um deles (C_{C_1}, C_{C_2}, C_{C_3} e C_{C_4}), os quais devem estar combinados adequadamente aos demais parâmetros que influenciam na comutação. Para o conversor proposto, esses parâmetros são: a corrente de saída, a tensão de entrada, o tempo morto entre os sinais de comando e a indutância de comutação. Como a topologia apresentada possui um transformador, as indutâncias parasitas do mesmo podem ser usadas para substituir ou se somar à indutância de comutação.

Para desenvolver a análise da comutação para a topologia proposta, são realizadas as seguintes considerações:

1. Os valores das capacitâncias dos capacitores referentes à célula *Ladder*, bem como o capacitor de desacoplamento CC, são grandes o suficiente para que as ondulações de tensão sobre esses possam ser desprezadas;
2. Os interruptores são considerados ideais;
3. A corrente na indutância de comutação (L_c) permanece constante durante o intervalo de comutação linear dos interruptores.

4.1 ANÁLISE DA COMUTAÇÃO PARA BLOQUEIO DE S_1 E S_3

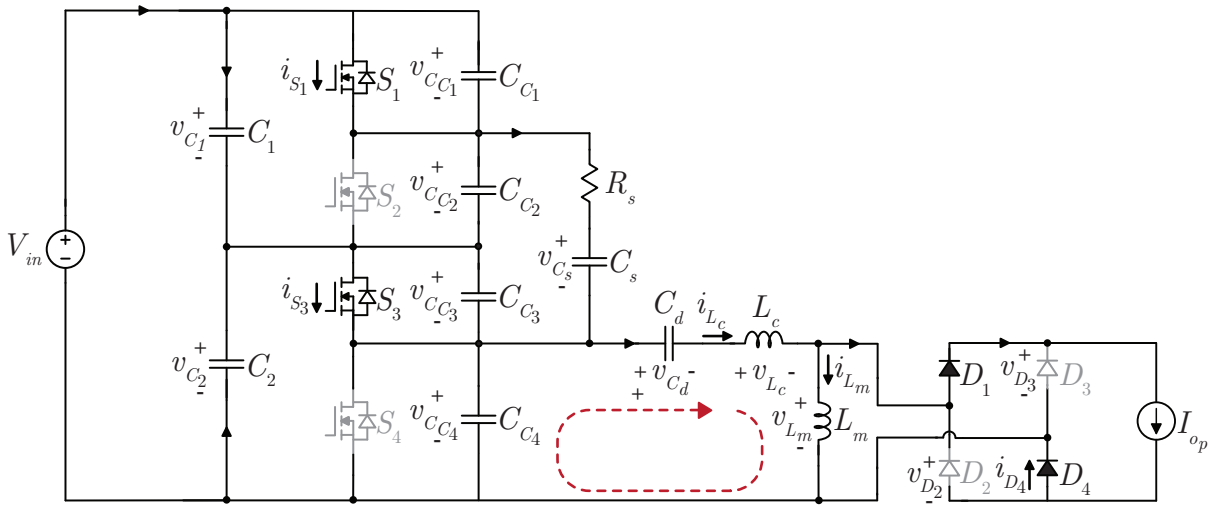
As comutações dos interruptores S_1 e S_3 ocorrem em duas etapas: linear e ressonante. Na etapa linear, os capacitores C_{C_1} e C_{C_3} são carregados de forma linear, e C_{C_2} e C_{C_4} são descarregados de maneira linear. A corrente disponível para a comutação nessa etapa é o somatório da corrente de saída refletida ao primário com a corrente na indutância magnetizante ($i_{Lm}(t)$). No instante de tempo em que a tensão sobre L_m atinge valor nulo, a etapa ressonante da comutação tem início. Portanto, a tensão dos capacitores de comutação e a corrente na indutância de comutação são evolvidas de maneira ressonante. Essa etapa termina quando C_{C_2} e C_{C_4} são totalmente descarregados.

Devido a presença do transformador, a indutância de comutação é constituída pela somatória entre a indutância de dispersão do transformador e a indutância conectada em série a essa ($L_c = L_d + L_s$).

4.1.1 Intervalo de tempo linear

A análise do intervalo de tempo linear da comutação é realizada por meio da observação dos estados topológicos do conversor no momento da comutação. Na Figura 4.1, está representada a operação do conversor no instante de tempo que antecede a comutação para bloqueio de S_1 e S_3.

Figura 4.1 – Estado topológico do conversor no instante de tempo anterior a comutação para bloqueio de S_1 e S_3.



Fonte: Autor.

Observando a Figura 4.1, nota-se que as tensões sobre os capacitores de comutação C_{C_1} e C_{C_3} são nulas, uma vez que os interruptores S_1 e S_3 estão conduzindo. Entretanto, a tensão sobre C_{C_2} é igual a metade da tensão de alimentação, pois, no instante de tempo em questão, esse está conectado em paralelo com C_1. Da mesma forma, C_{C_4} está conectado em paralelo com C_2, por consequência, a tensão sobre esse também é igual a metade de V_{in}.

$$v_{C_{C_1}} = v_{C_{C_3}} = 0 \tag{4.1}$$

$$v_{C_{C_2}} = v_{C_{C_4}} = \frac{V_{in}}{2} \tag{4.2}$$

O valor da corrente na indutância de comutação, instantes antes de S_1 e S_3 receberem o comando para bloqueio, é apresentada em (4.3).

$$i_{Lc1} = I_{o_p} + i_{Lm} \tag{4.3}$$

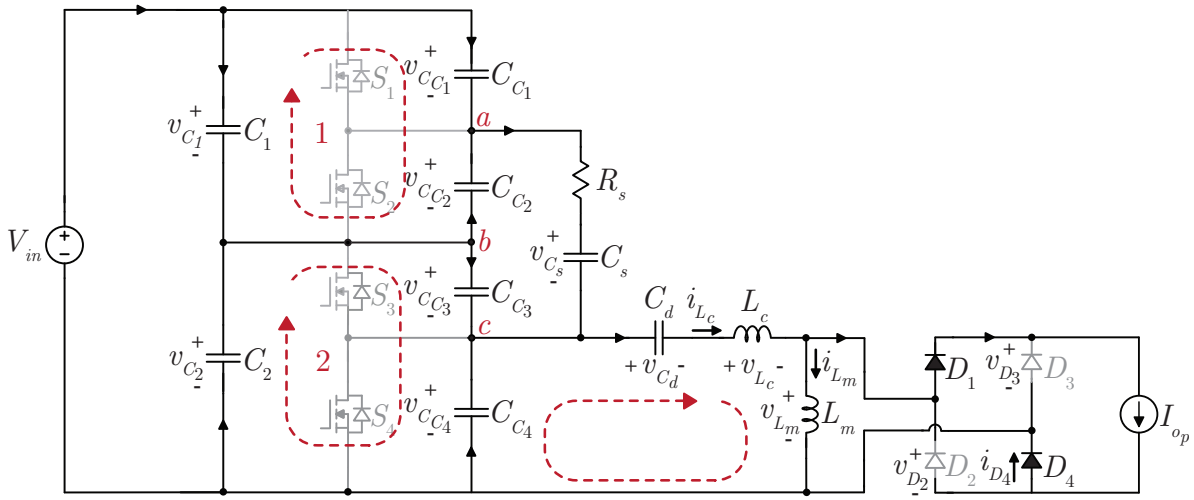
Idealmente, a indutância magnetizante de um transformador é considerada grande o suficiente para que as ondulações de corrente no mesmo possam ser desprezadas. Porém,

no caso da comutação ZVS, valores menores de indutância magnetizante são benéficos, uma vez que elevam o valor da corrente disponível para a comutação. Desta forma, o valor de pico da corrente de magnetização não será aproximada pelo seu valor médio. Substituindo (**??**) em (4.3) e somando a metade do valor da ondulação de corrente em L_m, o qual é definido por meio da relação volt-ampére para o indutor, o valor da corrente em L_c nesse instante de tempo é reescrita em (4.4).

$$i_{Lc1} = I_{o_p} + I_{o_p}(1-2D)\left[1 - \frac{4 f_s L_c I_{o_p}}{D(1-D)V_{in}}\right] + \frac{D(1-D)nV_{in}}{4L_m f_s} \tag{4.4}$$

No instante de tempo em que S_1 e S_3 são comandados a bloquear, i_{L_c} é conduzida através dos capacitores de comutação. Na Figura 4.2, está representado o estado topológico para o intervalo de tempo onde nenhum interruptor está recebendo comando para conduzir (tempo morto).

Figura 4.2 – Estado topológico do conversor durante o tempo morto.



Fonte: Autor.

Para que ocorra comutação do tipo ZVS no bloqueio de S_1 e S_3, é necessário que as tensões sobre C_{C_1} e C_{C_3} elevem seus valores somente após as correntes nos interruptores atingirem valor nulo.

Garante-se comutação do tipo ZVS na entrada de condução de S_2 e S_4, se as tensões sobre C_{C_2} e C_{C_4} possuem valor nulo no momento em que esses interruptores recebem o sinal de comando para conduzir. Desta forma, é importante definir o tempo necessário para que as tensões sobre C_{C_2} e C_{C_4} se anulem (t_{d_1}), o qual é dado pela soma entre o intervalo de tempo linear e ressonante.

Para definir o intervalo de tempo linear, é necessário conhecer a corrente nos capacitores de comutação durante esse intervalo de tempo.

Equacionando o nó a apresentado na Figura 4.2, tem-se:

$$i_{C_s} = i_{C_{C_1}} + i_{C_{C_2}}. \tag{4.5}$$

Equacionando o nó b e substituindo (4.5) na equação, é definida (4.6).

$$i_{L_{c1}} = i_{C_{C_1}} + i_{C_{C_2}} + i_{C_{C_3}} + i_{C_{C_4}} \tag{4.6}$$

Equacionando a malha de tensão entre C_{C_2}, C_{C_3} e C_s, desprezando os efeitos de R_s (o qual representa a resistência equivalente entre os interruptores e C_s) e das ondulações de tensão sobre C_s, é definida (4.7).

$$\frac{V_{in}}{2} - v_{C_{C_2}} - v_{C_{C_3}} = 0 \tag{4.7}$$

Derivando ambos os lados de (4.7) pode ser escrito:

$$\frac{dv_{C_{C_2}}}{dt} + \frac{dv_{C_{C_3}}}{dt} = 0. \tag{4.8}$$

Portanto, como usualmente todas as capacitâncias de comutação possuem o mesmo valor, define-se a relação entre $i_{C_{C_3}}(t)$ e $i_{C_{C_2}}(t)$ em (4.9).

$$i_{C_{C_3}} = i_{C_{C_2}} \tag{4.9}$$

Realizando os mesmos procedimentos para as malhas de tensão 1 e 2, obtém-se as equações que seguem:

$$i_{C_{C_1}} = i_{C_{C_2}} \tag{4.10}$$

$$i_{C_{C_3}} = i_{C_{C_4}}. \tag{4.11}$$

Observa-se que as correntes nos capacitores de comutação são iguais entre si. Assim, substituindo (4.9), (4.10) e (4.11) em (4.6), as correntes nos capacitores são definidas por (4.12).

$$i_{C_{C1}} = i_{C_{C_2}} = i_{C_{C_3}} = i_{C_{C_4}} = \frac{i_{L_{c1}}}{4} \tag{4.12}$$

Conhecidas as tensões e correntes em C_{C_2} e C_{C_4}, a duração do intervalo de tempo

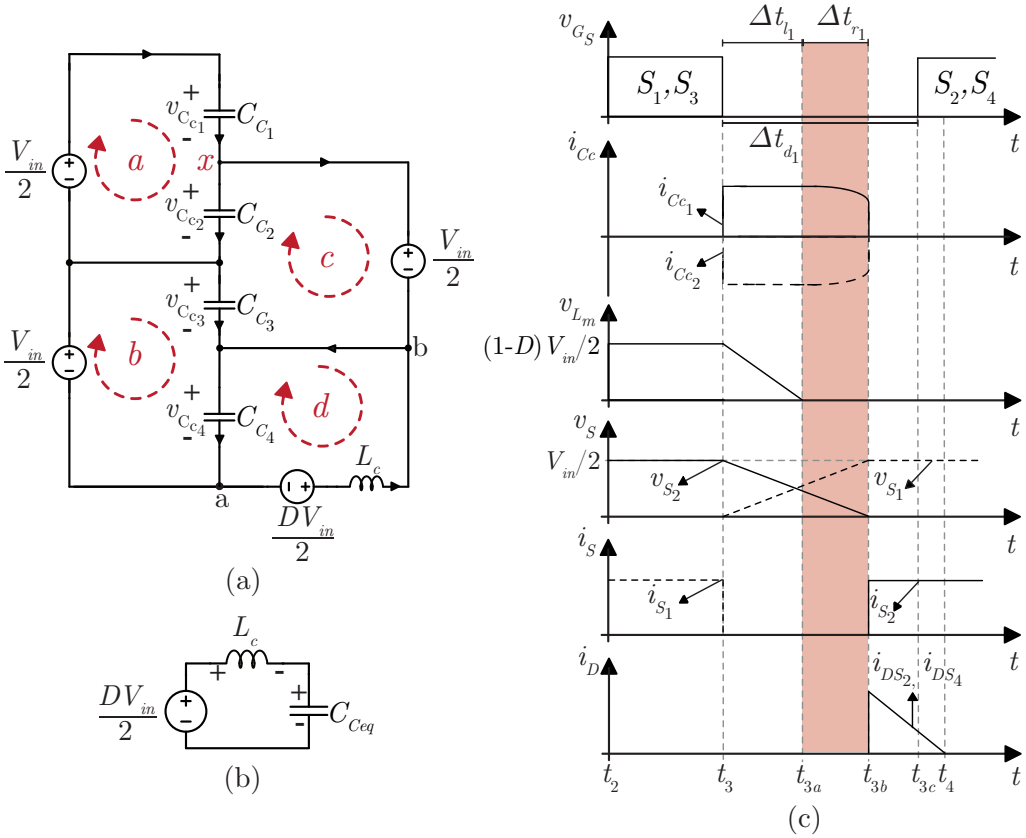
linear pode ser definido pela relação volt-ampére para os capacitores, portanto:

$$\Delta t_{l_1} = \frac{2C_c(1-D)V_{in}}{i_{L_{c1}}}. \tag{4.13}$$

4.1.2 Intervalo de tempo ressonante

Durante o intervalo linear, a comutação dos interruptores é dependente da corrente de saída. Porém, no intervalo de tempo ressonante a comutação depende somente da energia armazenada em L_c. Na Figura 4.3a, está representado o circuito equivalente para o estado topológico referente ao intervalo de tempo ressonante. Os capacitores C_1, C_2 e C_s são substituídos por fontes de tensão com os seus valores médios de tensão, uma vez que, durante o intervalo de tempo da comutação, as tensões sobre os capacitores se mantêm constantes.

Figura 4.3 – (a) Circuito equivalente para o estado topológico do conversor durante o estágio ressonante da comutação. (b) Circuito equivalente simplificado. (c) Principais formas de onda.



Fonte: Autor.

O equacionamento da duração deste intervalo de tempo será realizado por meio da análise do plano de fase. Para defini-lo, é necessário conhecer as equações que determinam a tensão e a corrente na capacitância de comutação, as quais são equacionadas por meio da análise das malhas e nós apresentados na Figura 4.3a.

Aplicando LKT nas malhas a, b e c, são escritas (4.14), (4.15) e (4.16).

$$\frac{V_{in}}{2} = v_{C_{C_1}}(t) + v_{C_{C_2}}(t) \tag{4.14}$$

$$\frac{V_{in}}{2} = v_{C_{C_3}}(t) + v_{C_{C_4}}(t) \tag{4.15}$$

$$\frac{V_{in}}{2} = v_{C_{C_2}}(t) + v_{C_{C_3}}(t) \tag{4.16}$$

Equacionado a malha d tem-se:

$$\frac{DV_{in}}{2} - v_{C_{C_4}(t)} - L_c\frac{di_{L_c}(t)}{dt} = 0. \tag{4.17}$$

Equacionando o nó x, sabendo que a corrente em um capacitor é igual a sua variação de tensão em um período de tempo multiplicada pela sua capacitância, derivando ambos os lados de (4.14), (4.15) e (4.16) e substituindo na equação encontrada, o valor de i_{L_c} para o intervalo de tempo ressonante é descrito por (4.18).

$$i_{L_c}(t) = -4C_C\frac{dv_{C_{C_2}}(t)}{dt} \tag{4.18}$$

Usualmente, $C_{C_1} = C_{C_2} = C_{C_3} = C_{C_4}$, assim esses são representados por C_C.

Derivando ambos os lados de (4.18) e a substituindo em (4.17), define-se (4.19). A partir dessa é obtido o circuito equivalente apresentado na Figura 4.3b.

$$\frac{DV_{in}}{2} = 4C_C L_c\frac{d^2v_{C_C}(t)}{dt} + v_{C_C}(t) \tag{4.19}$$

A equação que rege a tensão sobre C_{C_C} no intervalo de tempo em questão é definida em (4.20).

$$v_{C_c}(t) = I_L(0)\sqrt{\frac{L_c}{4C_C}}sen(\omega t) + \frac{DV_{in}}{2} + \left(V_{C_C}(0) - \frac{DV_{in}}{2}\right)cos(\omega t) \tag{4.20}$$

Onde ω representa a frequência de ressonância angular definida em (4.21).

$$\omega = \frac{1}{\sqrt{4C_C L_c}} \tag{4.21}$$

Por meio da equação 4.20 é obtido o circuito equivalente simplificado apresentado Figura 4.3b, onde C_{Ceq} possui valor igual a $4C_C$.

Analisando (4.20), define-se a impedância característica do circuito por:

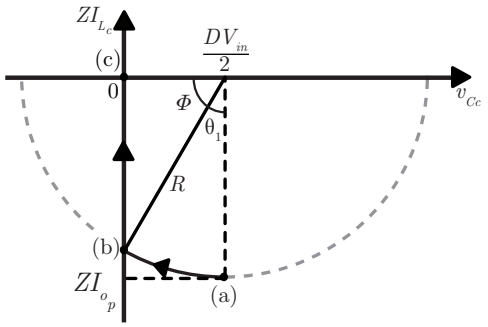
$$Z = \sqrt{\frac{L_c}{4C_C}}. \tag{4.22}$$

Derivando (4.20), é encontrada a equação que representa a corrente em C_{C_C} durante o intervalo de tempo ressonante, a qual é apresentada em (4.23).

$$i_{L_{c,1}}(t) = \frac{I_L(0)\sqrt{\frac{L_c}{C_C}}cos(\omega t) + [DV_{in} - 2V_{C_C}(0)]sen(\omega t)}{\sqrt{\frac{L_c}{C_C}}} \tag{4.23}$$

Definidas as equações para i_{L_c} e v_{L_c}, obtém-se o plano de fase que relaciona estas duas variáveis, o qual é apresentado na Figura 4.4.

Figura 4.4 – Plano de fase para intervalo ressonante da comutação para o acionamento de S_2 e S_4.



Fonte: Autor.

Quando a tensão sobre o primário atinge valor nulo é desencadeada uma ressonância entre o capacitor de desacoplamento dc (C_d) e L_c. O início dessa transição ressonante é representada no plano de fase pelo ponto (a) em que: $v_{C_{C_2}} = v_{C_{C_4}} = DV_{in}/2$ e termina no ponto (b), onde $v_{C_{C_2}} = v_{C_{C_4}} = 0$.

Ademais, pela análise do plano de fase é definida a duração da desmagnetização de L_c, a qual é dada pela multiplicação do ângulo θ_1 com o inverso da frequência de ressonância angular ω. Desta forma, o intervalo de tempo ressonante (Δt_{r_1}) do conversor é definido por:

$$\Delta t_{r_1} = \frac{1}{\omega}\left(\frac{\pi}{2} - \phi\right). \tag{4.24}$$

Sendo:

$$\phi = acos\left(\frac{DV_{in}}{2R}\right). \tag{4.25}$$

Definindo o raio R em (4.26) e o substituindo em (4.24), a duração do intervalo de

tempo ressonante é definido em (4.27).

$$R = \sqrt{\left(\frac{DV_{in}}{2}\right)^2 + [Zi_{L_{c,1}}]^2} \tag{4.26}$$

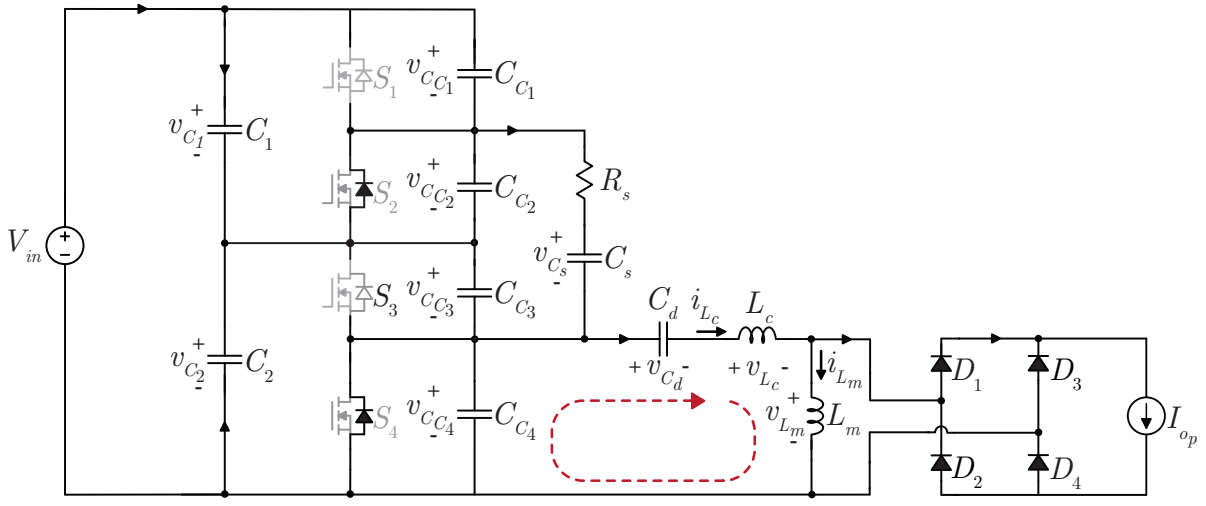
$$\Delta t_{r_1} = \frac{1}{\omega}\left[\frac{\pi}{2} - acos\left(\frac{DV_{in}}{2\sqrt{\left(\frac{DV_{in}}{2}\right)^2 + [Zi_{L_{c,1}}]^2}}\right)\right] \tag{4.27}$$

A etapa ressonante finaliza no momento em que $v_{C_{C_2}}$ e $v_{C_{C_4}}$ atingem valor nulo e os diodos de corpo dos interruptores passam a conduzir. L_c passa a se desmagnetizar através dos capacitores da célula *Ladder*, como apresentado na Figura 4.5. No plano de fase, essa etapa é representada pela reta entre os pontos (b) e (c). Os interruptores S_2 e S_4 devem receber o sinal de comando para conduzir após o termino do intervalo de tempo resinante e antes ocorra a desmagnetização total da indutância L_c, de forma que a comutação do tipo ZVS ocorra.

O período de tempo morto a ser aplicado para a comutação em questão deve respeitar a equação (4.28).

$$\Delta t_{l_1} + \Delta t_{r_1} < td_1 \tag{4.28}$$

Figura 4.5 – Estado topológico do conversor no instante de tempo após a finalização da comutação.



Fonte: Autor.

4.2 ANÁLISE DA COMUTAÇÃO PARA BLOQUEIO DE S_2 E S_4

De forma similar a comutação para bloqueio de S_1 e S_3, esta também ocorre em duas etapas. Na etapa linear, os capacitores C_{C_2} e C_{C_4} são carregados de forma linear e

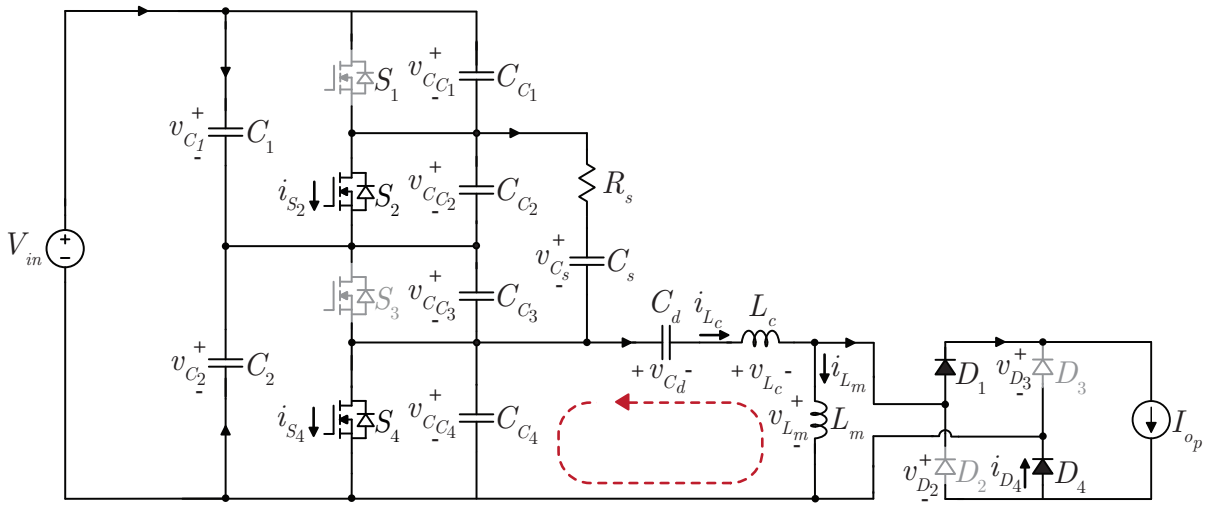
C_{C_1} e C_{C_3} são descarregados de maneira linear. A corrente disponível para comutação é dada pelo somatório entre $i_{L_c}(t)$ e $i_{Lm}(t)$. No instante de tempo em que a tensão sobre L_m atinge valor nulo, inicia a etapa ressonante da comutação. Portanto, a corrente na indutância de comutação e a tensão sobre os capacitores de comutação evoluem de maneira ressonante. Essa etapa termina quando C_{C_2} e C_{C_4} são totalmente descarregados e C_{C_1} e C_{C_3} são carregados com tensão igual a metade do valor presente sobre a fonte de entrada.

4.2.1 Intervalo de tempo linear

Da mesma forma que realizado para a comutação de bloqueio de S_1 e S_3, a duração do intervalo de tempo linear para a comutação de bloqueio dos interruptores S_2 e S_4 é determinada pelo estudo dos estados topológicos do conversor no momento da comutação para bloqueio de S_2 e S_4.

Analisando o estado topológico do conversor nos instantes que antecedem a comutação para bloqueio de S_2 e S_4, apresentado na Figura 4.6, observa-se os valores das tensões sobre os capacitores de comutação, definidos em (4.29) e (4.30).

Figura 4.6 – Estado topológico do conversor no instante de tempo anterior a comutação para bloqueio de S_2 e S_4.



Fonte: Autor.

$$v_{C_{C_2}} = v_{C_{C_4}} = 0 \tag{4.29}$$

$$v_{C_{C_1}} = v_{C_{C_3}} = \frac{V_{in}}{2} \tag{4.30}$$

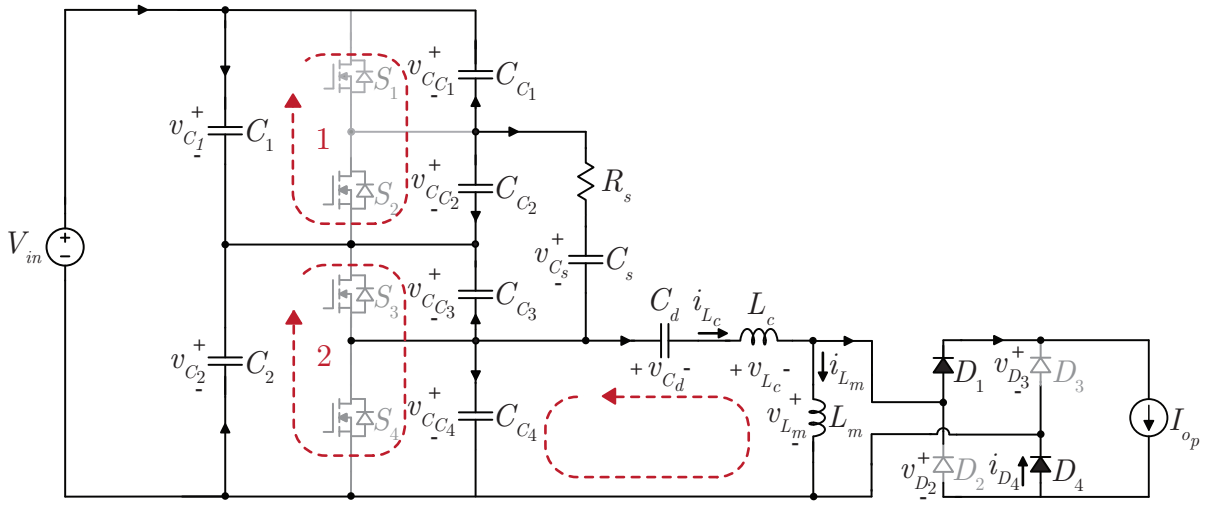
Durante esse estado topológico, a corrente em L_c é dada por:

$$i_{L_{c,2}} = I_{o_p} + I_{o_p}(1-2D)\left[1 - \frac{4 f_s L_c I_{o_p}}{D(1-D)V_{in}}\right] - \frac{D(1-D)nV_{in}}{4L_m f_s}. \tag{4.31}$$

Comparando (4.4) com (4.31), nota-se que, durante a comutação de bloqueio para S_1 e S_3, há mais corrente disponível do que no momento da comutação de bloqueio para S_2 e S_4. Portanto, a comutação para o bloqueio de S_2 e S_4 é considerada a mais crítica.

Na Figura 4.7, está representado o estado topológico para o instante após os interruptores S_2 e S_4 receberem o comando de bloqueio.

Figura 4.7 – Estado topológico do conversor durante o tempo morto.



Fonte: Autor.

Realizando o equacionamento das malhas e nós apresentados na Figura 4.7 e desenvolvendo uma análise matemática similar a apresentada para o estudo S_1 e S_3, a corrente nos capacitores de comutação são definidas em (4.32).

$$i_{C_{C_1}} = i_{C_{C_2}} = i_{C_{C_3}} = i_{C_{C_4}} = \frac{i_{L_{c,2}}}{4} \tag{4.32}$$

Portanto, as tensões $v_{C_{C_2}}$ e $v_{C_{C_4}}$ são incrementadas linearmente durante o intervalo de tempo linear. A duração desta etapa da comutação é definida por:

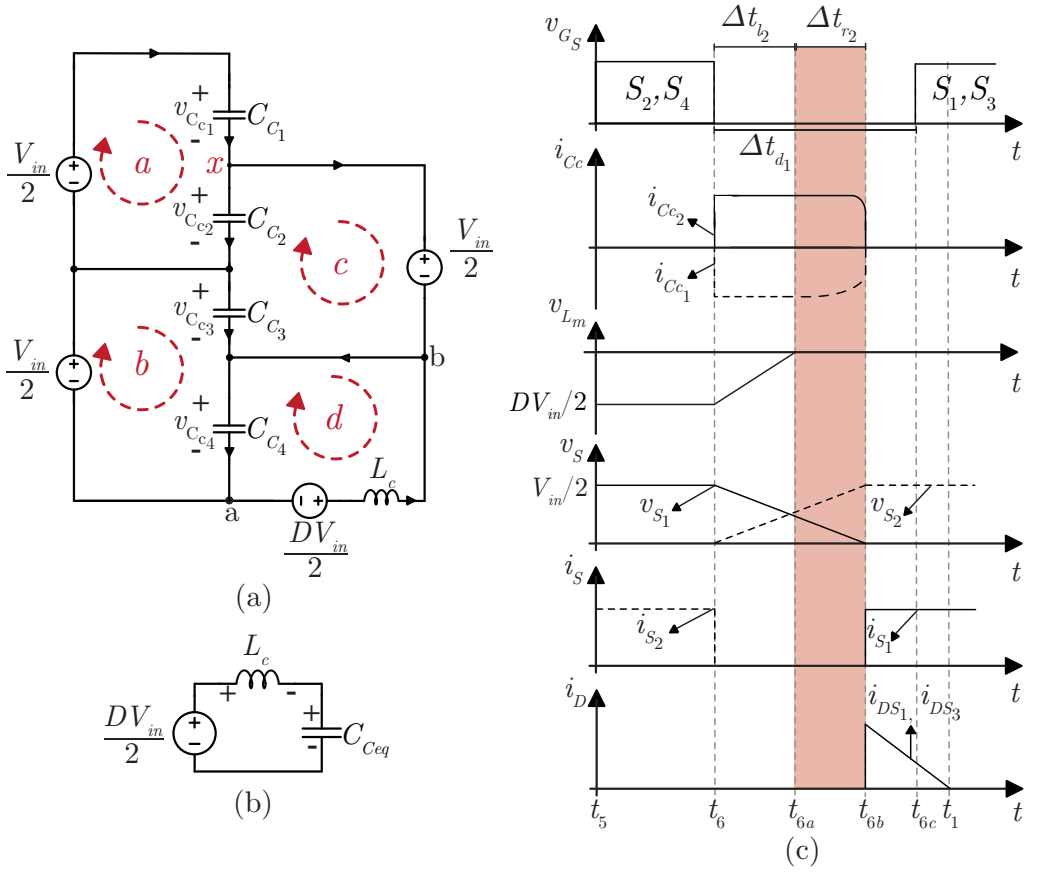
$$\Delta t_{l_2} = \frac{2C_c(1-D)V_{in}}{i_{L_{c,2}}}. \tag{4.33}$$

4.2.2 Intervalo de tempo ressonante

Como discutido, durante o intervalo de tempo ressonante, a comutação dos interruptores depende somente da energia armazenada em L_c. Na Figura 4.8a está representado o circuito equivalente referente ao intervalo de tempo ressonante.

O equacionamento da duração desse intervalo de tempo é realizado por meio da análise do circuito equivalente simplificado, apresentado na Figura 4.3b, e do plano de fase, que são obtidos por meio do equacionamento das malhas e nós apresentados na Figura 4.3a. A análise matemática realizada é similar ao mostrado para intervalo de tempo ressonante

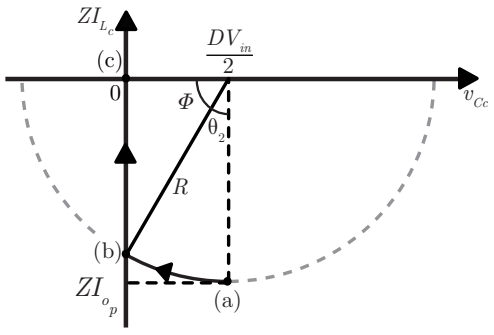
Figura 4.8 – (a) Circuito equivalente para o estado topológico do conversor no período de tempo referente ao estágio ressonante da comutação. (b) Circuito equivalente simplificado. (c) Principais formas de onda.



Fonte: Autor.

da comutação de bloqueio para S_1 e S_3, portanto, não será discutido novamente. O plano de fase para essa etapa de comutação é apresentado na Figura 4.9.

Figura 4.9 – Plano de fase para intervalo ressonante da comutação para o acionamento de S_2 e S_4.



Fonte: Autor.

Quando a tensão sobre o primário atinge valor nulo é desencadeada uma ressonância entre C_d e L_c. O início desta transição ressonante é representada no plano de fase pelo ponto (a) em que: $v_{C_{C_1}} = v_{C_{C_3}} = DVin/2$ e termina no ponto (b) onde $v_{C_{C_1}} = v_{C_{C_3}} = 0$.

Define-se duração da desmagnetização de L_c por meio do valor do ângulo θ_2 multiplicado pelo inverso da frequência de ressonância angular, desta forma, o intervalo de tempo ressonante do conversor (Δt_{r_2}) é definido por:

$$\Delta t_{r_2} = \frac{1}{\omega}\left(\frac{\pi}{2} - \phi\right). \tag{4.34}$$

Onde,

$$\phi = acos\left(\frac{DV_{in}}{2R}\right). \tag{4.35}$$

Definindo o raio R em (4.36) e a substituindo em (4.34), a duração do intervalo de tempo ressonante é definido por (4.37).

$$R = \sqrt{\left(\frac{DV_{in}}{2}\right)^2 + [Zi_{L_{c,2}}]^2} \tag{4.36}$$

$$\Delta t_{r_2} = \frac{1}{\omega}\left[\frac{\pi}{2} - acos\left(\frac{DV_{in}}{2\sqrt{\left(\frac{DV_{in}}{2}\right)^2 + [Zi_{L_{c,2}}]^2}}\right)\right] \tag{4.37}$$

A frequência de ressonância angular, bem como a impedância característica do circuito determinadas para esse período da comutação, são idênticas às apresentadas em (4.21) e (4.22).

Essa etapa finaliza quando $v_{C_{C_1}}$ e $v_{C_{C_3}}$ atingem valor nulo e os diodos de corpo dos interruptores S_1 e S_3 passam a conduzir. Dessa forma, L_c é desmagnetizada através dos capacitores da célula *Ladder*, como apresentado na Figura 4.10. No plano de fase essa etapa é representada pela reta entre os pontos (b) e (c). Para que a comutação do tipo ZVS ocorra, S_1 e S_3 devem ser comandados a conduzir antes que esta etapa finalize.

O período de tempo morto a ser aplicado para a comutação em questão deve respeitar a equação (4.38).

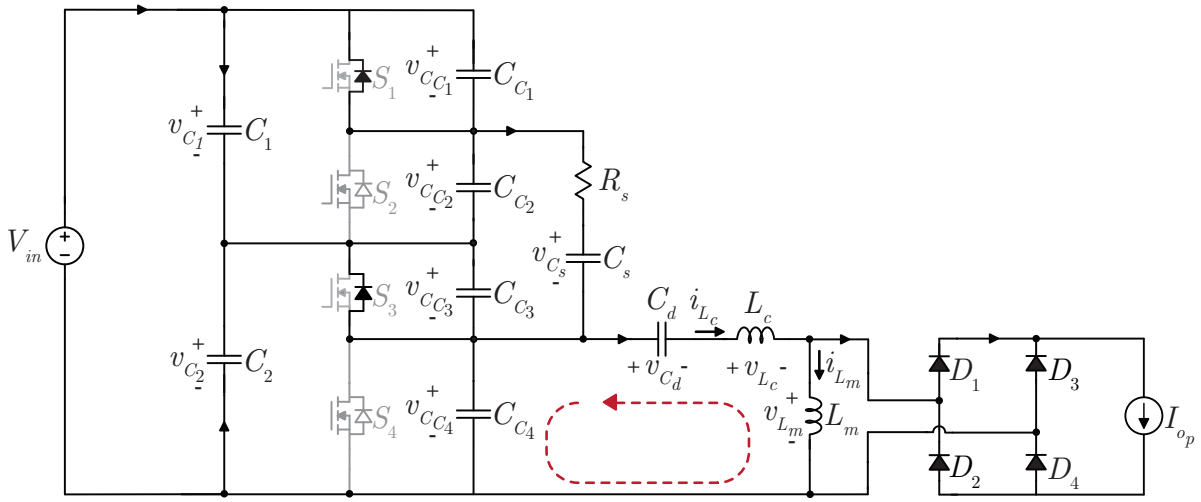
$$\Delta t_{l_2} + \Delta t_{r_2} < \Delta td_2 \tag{4.38}$$

4.2.2.1 Considerações finais sobre o estudo da comutação

Ao analisar as etapas de comutação do conversor, alguns pontos devem ser observados:

- Durante o intervalo de tempo linear, a comutação que se inicia com o bloqueio de S_2 e S_4 apresenta corrente menor em L_c. Portanto, o tempo necessário para que

Figura 4.10 – Estado topológico do conversor no instante de tempo após o término da comutação para bloqueio de S_2 e S_4.



Fonte: Autor.

os capacitores C_{C_2} e C_{C_4} se descarreguem é maior, assim, o valor de tempo morto usado para projeto deve ser definido por (4.38);

- Devido à etapa ressonante iniciar no momento em que a tensão sobre a indutância magnetizante atinge valor nulo, a corrente em L_c disponível para condução passa a reduzir seu valor, em módulo. Desta forma, a entrada em condução dos interruptores é mais crítica que a saída;
- A variação da carga interfere no valor do tempo morto. Desta forma, a medida que a carga é reduzida, td_2 deve ser elevado. Assim, para que o conversor proposto opere de forma otimizada, o ajuste dos valores de td_2 deve ser realizado por meio de um sistema de controle.

Na Tabela 4.1, são apresentadas as equações que definem a duração de cada período de comutação, bem como o tempo morto entre os sinais de comando para cada uma da comutações.

Ao findar a análise da comutação, os conceitos apresentados foram validados por meio de simulação computacional. As principais formas de onda para cada comutação são apresentadas na Figura 4.11.

Analisando as formas de onda apresentadas na Figura 4.11, valida-se que:

- A etapa ressonante da comutação inicia no momento em que a tensão sobre v_{L_m} atinge valor nulo;
- O valor das correntes nas capacitâncias de comutação são iguais a um quarto da corrente presente em L_c, uma vez que esta se divide igualmente entre os capacitores de comutação.

Tabela 4.1 – Equações necessárias para determinar o tempo morto entre os sinais de comando aplicados ao conversor.

Intervalo de tempo	**Equação**
Δt_{l_1}	$\Delta t_{l_1} = \frac{2C_c V_{in}}{i_{L_{c,1}}}$
Δt_{r_1}	$\Delta t_{r_1} = \frac{1}{\omega}\left[\frac{\pi}{2} - acos\left(\frac{DV_{in}}{2\sqrt{\left(\frac{DV_{in}}{2}\right)^2 + (Zi_{L_{c,1}})^2}}\right)\right]$
td_1	$\Delta t_{l_1} + \Delta t_{r_1} < \Delta t_{d_1}$
Δt_{l_2}	$\Delta t_{l_2} = \frac{2C_c V_{in}}{i_{L_{c,2}}}$
Δt_{r_2}	$\Delta t_{r_2} = \frac{1}{\omega}\left[\frac{\pi}{2} - acos\left(\frac{DV_{in}}{2\sqrt{\left(\frac{DV_{in}}{2}\right)^2 + (Zi_{L_{c,2}})^2}}\right)\right]$
td_2	$\Delta t_{l_2} + \Delta t_{r_2} < \Delta t_{d_2}$

Validados os conceitos aplicados para o equacionamento, foram comparados os valores dos intervalos de tempo obtidos por simulação com os calculados, os quais são apresentados na Tabela 4.2[1].

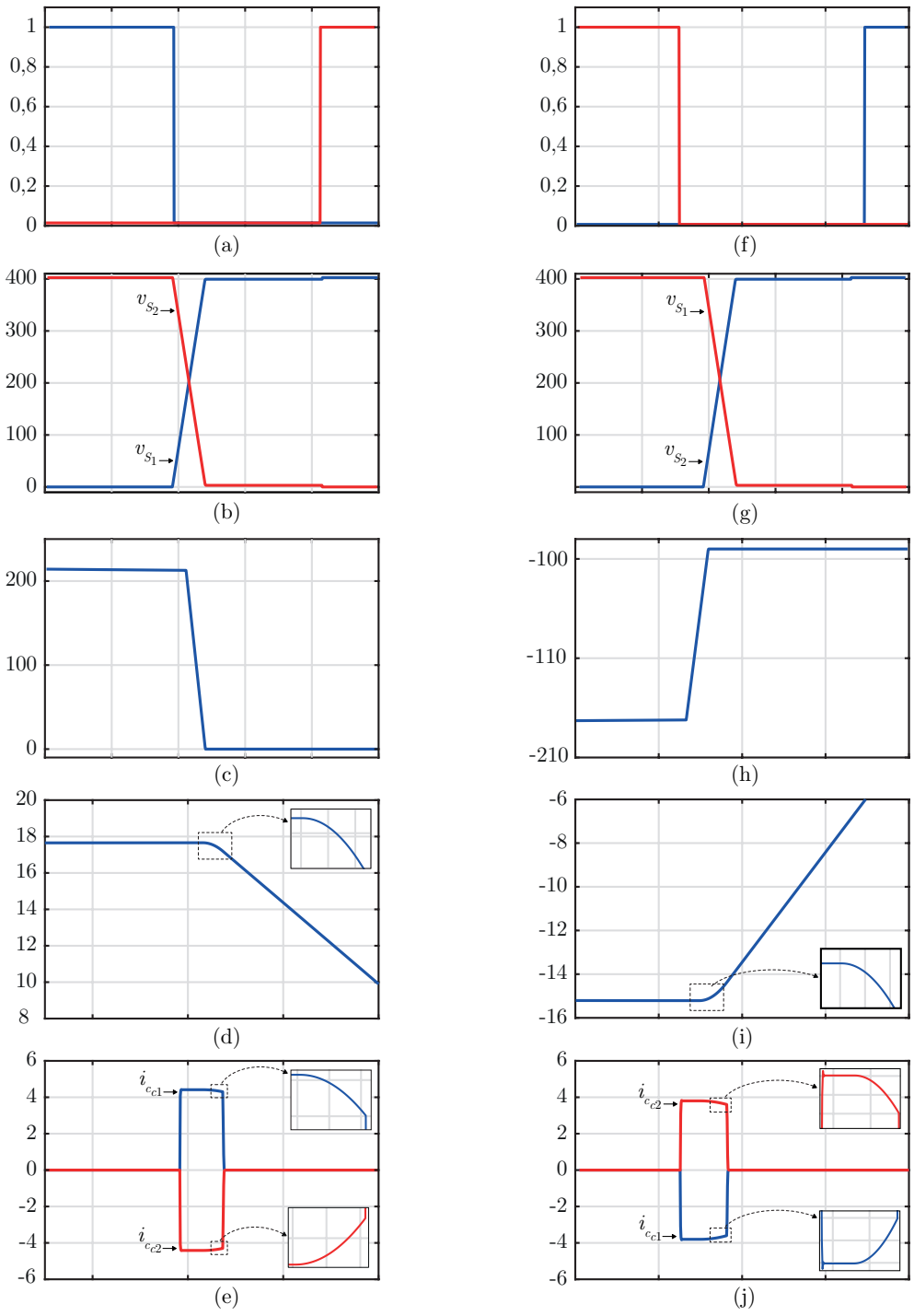
Tabela 4.2 – Comparação entre os valores calculados e simulados para os intervalos de tempo linear e ressonante da comutação.

Parâmetro	**Calculado (ns)**	**Simulado (ns)**	**Erro (%)**
Δtl_1	49,93	47,87	4,25
Δtr_1	40,46	41,21	-1,82
Δtl_2	48,7	46,9	3,83
Δtr_2	49,01	50,6	-3,14

Comparando os valores simulados e calculados para os intervalos de tempo referentes a comutação, conclui-se que a análise matemática apresentada é válida, pois o erro apresentado entre esses é menor que 5%.

[1] Os parâmetros usados na simulação para obter os valores apresentados na Tabela 4.2 e na Figura 4.11 foram: $V_{in} = 800$ V, $C_1 = C_2 = C_s = 20$ μF, $f_s = 100$ kHz, $D = 0,3$ $C_{C_1} = C_{C_2} = C_{C_3} = C_{C_4} = 1$ nF, $C_d = 4,7$ μF, $L_c = 7$ μH, $L_m = 73$ μH, $n = 2,5$, $L_O = 25$ μH, $C_O = 1000$ μF, $R_O = 2$ Ω e passo de calculo igual a $1 \cdot 10^{-9}$.

Figura 4.11 – Principais formas de onda para a análise da comutação do conversor, obtidas por simulação para potência nominal. (a) Sinal de comando para bloqueio de S_1 e S_3. (b) Tensão sobre os interruptores S_1 e S_2 durante td_1. (c) v_{L_m} durante td_1. (d)i_{L_c} durante td_1. (e)i_{c_c1} e i_{c_c2} durante td_1. (f) Sinal de comando para bloqueio de S_2 e S_4. (g) Tensão sobre os interruptores S_1 e S_2 durante td_2. (h) v_{L_m} durante td_2. (i) i_{L_c} durante td_2. (j) i_{c_c1} e i_{c_c2} durante td_2.



Fonte: Autor.

5 PROJETO DO CONVERSOR E RESULTADOS PRÁTICOS

Este capítulo apresenta o projeto do conversor proposto e os resultados práticos obtidos por meio do desenvolvimento de um protótipo, cujas especificações de projeto são mostradas na Tabela 5.1.

Tabela 5.1 – Especificações de projeto.

Parâmetro	**Símbolo**	**Valor**
Tensão de entrada	V_{in}	800 V
Tensão de saída	V_o	48 V
Corrente de saída nominal	$I_{o,nom}$	41,6 A
Potência de saída nominal	P_o	2 kW
Frequência de comutação	f_s	100 kHz
Ondulação da tensão de saída	$\Delta V_{o\%}$	5%
Ondulação de corrente em L_o	$\Delta i_{L_{o\%}}$	20%
Perda máxima de razão cíclica	$\Delta D_{max\%}$	0,05
Modo de operação pc	-	$f_s\tau > 0,4$
Faixa da comutação ZVS	-	$0,25P_o$ - Po

5.1 PROJETO DO CONVERSOR PROPOSTO

Para desenvolver o projeto do conversor utilizou-se os conceitos e equações apresentados no Capítulo 3. Iniciando com o projeto e construção do transformador, seguido pela definição dos componentes que influenciam na comutação e dos demais capacitores, indutor e semicondutores que integram a topologia.

5.1.1 Projeto do transformador

Devido a influência que os elementos parasitas do transformador exercem sobre o conversor proposto, esse foi projetado primeiramente. A relação de espiras do transformador é definida pela equação do ganho de tensão do conversor, reescrita em (5.1).

$$q = \frac{D\,(1-D)}{n} - \frac{4 f_s L_c I_{o,nom}}{n^2 V_{in}} \tag{5.1}$$

Como já discutido, o segundo termo de (5.1) representa a perda de razão cíclica. Portanto, substitui-se esse termo pela máxima perda de razão cíclica (ΔD_{max}) definida para o projeto, como apresentado em (5.2).

$$n \leq \frac{D(1-D)}{0,05 + \frac{V_o}{V_{in}}} \tag{5.2}$$

Para a potência nominal do protótipo, adota-se razão cíclica igual a 0,45, uma vez que, para valores de D próximos a 0,5, o ganho do conversor é maior e a resistência equivalente do estágio a capacitor chaveado é menor, o que reduz as perdas do conversor. Para valores de D maiores que 0,5 o ganho do conversor diminui. Substituindo os valores definidos para projeto em (5.2), encontra-se $n = 2,25$.

De acordo com a metodologia apresentada em (BARBI, 2006), para determinar o número de espiras do transformador, é necessário, primeiramente, definir o núcleo a ser usado no projeto. Portanto, define-se o produto mínimo das áreas da janela e da seção transversal do núcleo em (5.3).

$$AeAw_{(Transformador)} = \frac{1,5P_o}{f_s K_p K_w J_{max} B_{max}} \tag{5.3}$$

Definiu-se o uso de núcleos de ferrite fabricados com material N87 pela EPCOS, com valores de B_{max} em torno de 0,4 T, no projeto utilizou-se o valor para B_{max} igual a 0,2 T, com intuito de evitar a saturação do núcleo. A máxima densidade de corrente (J_{max}) definida para o projeto é igual a 300 A/cm^2. O fator de ocupação do primário K_p e o fator de ocupação da janela K_w foram definidos iguais a 0,5. Desta forma, o produto mínimo das áreas da janela e da seção transversal do núcleo calculado é igual a $12,121$ cm^4.

Verificando os núcleos disponíveis no catálogo da EPCOS, optou-se pelo núcleo E 70/33/32. Suas especificações são apresentadas na Tabela 5.2.

Tabela 5.2 – Parâmetros do núcleo E 70/33/32.

Parâmetro	**Valor**
Área da seção transversal do núcleo (Ae)	683 mm^2
Área da janela (Aw)	389 mm^2
Produto das áreas ($AeAw$)	26,569 mm^2
Caminho magnético médio ($l_{núcleo}$)	249 mm
Volume do núcleo ($V_{núcleo}$)	102000 mm^3
Comprimento médio de uma espira (l_{espira})	230,5 mm
Permeabilidade magnética no vácuo (μ_o)	$4\pi \cdot 10^{-7}$ H/m
Constante de perdas por histerese (K_h)	$4 \cdot 10^{-5}$
Contante de perdas por correntes parasitas(K_f)	$4 \cdot 10^{-10}$

Definido o núcleo a ser utilizado, o número de espiras necessário para o enrolamento primário é definido em (5.4).

$$N_p = \frac{V_{p,ef}}{2A_e B_{max} f_s} \tag{5.4}$$

Onde a tensão eficaz sobre o enrolamento primário do transformador é dada por:

$$V_{p,ef} = \frac{V_{in}}{2}\sqrt{D(1-D) - \frac{4I_o L_c f_s}{nV_{in}}}. \tag{5.5}$$

Por meio do equacionamento, definiu-se 8 espiras para o enrolamento primário.

Determinado o número de espiras para o primário do transformador e a relação de transformação, o número de espiras necessárias para o secundário do transformador é calculado por (5.6).

$$N_s = \frac{N_p}{n} \tag{5.6}$$

Dessa forma, definiu-se 3 espiras para o enrolamento secundário.

Calculado o número de espiras para cada enrolamento do transformador, e utilizando um entreferro com largura 2,5 mm, a indutância magnetizante é definida por:

$$L_m = \frac{Ae\mu_o N_p^2}{2Gap} = 171,65 \quad \mu\text{H}. \tag{5.7}$$

A seção transversal mínima necessária para os condutores no enrolamento primário e secundário são definida, respectivamente, em (5.8) e (5.9).

$$S_{fio,p} = \frac{I_{o,nom}}{n}\frac{1}{J_{max}} = 0,056\ \text{cm}^2 \tag{5.8}$$

$$S_{fio,s} = \frac{I_{o,nom}}{J_{max}} = 0,139\ \text{cm}^2 \tag{5.9}$$

Quando um condutor é exposto a alta frequência, a corrente que flui através dele tende a se distribuir pela periferia, o que é conhecido na literatura como efeito pelicular (BARBI, 2006). Esse efeito reduz a área efetiva do condutor. Consequentemente, o condutor escolhido não deve possuir um diâmetro superior a duas vezes o valor da profundidade de penetração da corrente, qual é definida em (5.10).

$$\Delta = \frac{7,5}{\sqrt{f_s}} = 0,024\ \text{cm} \tag{5.10}$$

Analisando especificações dos fios disponíveis para a construção do transformador, optou-se por utilizar fio AWG38, cujas as características estão apresentadas na Tabela 5.3.

Como as seções transversais calculadas para os condutores são superiores a seção transversal apresentada pelo fio AWG38, é necessário associar condutores em paralelo a fim de que a corrente seja conduzida sem provocar superaquecimento nos fios condutores.

Tabela 5.3 – Especificações para o fio AWG38.

Parâmetro	**Valor**
Seção transversal do fio não isolado ($S_{AWG38,cu}$)	0,000080 cm^2
Seção transversal do fio isolado ($S_{AWG38,iso}$)	0,00013 cm^2
Resistência do fio por cm (ρ_{AWG38})	0,029 Ω/cm

O número de condutores em paralelo para os lados primário e secundário são calculados, respectivamente, em (5.11) e (5.12).

$$N_{paralelo,p} = \frac{S_{fio,p}}{S_{AWG38,cu}} = 694 \tag{5.11}$$

$$N_{paralelo,s} = \frac{S_{fio,s}}{S_{AWG38,cu}} = 1736 \tag{5.12}$$

Desta forma, para a execução do projeto optou-se pelo uso de fio litz. Portanto, para o enrolamento primário foram utilizados 3x220+1x90, totalizando 750 fios em paralelo, e para o enrolamento secundário, utilizou-se 7x220+3x90, totalizando 1.810 fios AWG38 em paralelo.

Definidos os parâmetros construtivos do transformador, suas perdas são calculadas. A perda total no transformador é dada pelo somatório entre as perdas nos enrolamentos primário e secundário, definidas, respectivamente, em (5.13) e (5.15), e a perda no núcleo, apresentada em (5.17).

$$P_{cobre,p} = R_{cobre,p}\left(\frac{I_{o,nom}}{n}\right)^2 = 2,47\ \text{W} \tag{5.13}$$

Onde:

$$R_{cobre,p} = \frac{l_{espira} N_p R_{AWG38}}{N_{paralelo,p}} = 8,913\ \text{m}\Omega \tag{5.14}$$

$$P_{cobre,s} = R_{cobre,s} I_o^2 = 2,565\ \text{W} \tag{5.15}$$

Onde:

$$R_{cobre,s} = \frac{l_{espira} N_s R_{AWG38}}{N_{paralelo,s}} = 1,47\ \text{m}\Omega \tag{5.16}$$

$$P_{núcleo} = \Delta B^{2,4}\left(K_h f_s + K_f f_s^2\right) = 0,168\ \text{W} \tag{5.17}$$

Somando (5.13), (5.15) e (5.17), a potência total dissipada pelo transformador é

apresentada em (5.18).

$$P_{total,trafo} = P_{cobre,p} + P_{cobre,s} + P_{núcleo} = 5,21 \text{ W} \tag{5.18}$$

Para garantir que o núcleo e os enrolamentos do transformador não atinjam temperaturas acima das que podem suportar, a elevação da temperatura sobre o mesmo deve ser analisada. Portanto, está é definida em (5.19).

$$\Delta T = P_{total,trafo} Rt_{núcleo} = 55,7 \text{ K} \tag{5.19}$$

Onde a resistência térmica do núcleo $Rt_{núcleo}$ é definida pelo fabricante como 5,5 K/W.

Assim, considerando a temperatura ambiente 40 °C, a temperatura máxima calculada que o transformador deve atingir é 95,7 °C. O isolamento do condutor pode suportar até 150 °C, e o núcleo escolhido pode trabalhar com temperaturas de até 220 °C, portanto o projeto pode ser executado.

Após a construção do transformador, para definir experimentalmente a indutância magnetizante e de dispersão do transformador, foram realizados os ensaios de circuito aberto (para definir L_m) e de curto-circuito (definindo, assim, L_d). Os valores obtidos através das medições efetuadas com o analisador de impedâncias Keysight E4990A para 100 kHz são apresentadas na Tabela 5.4.

Tabela 5.4 – Valores obtidos para as indutâncias do transformador no ensaio prático.

Parâmetro	**Valor**
Indutância magnetizante vista pelo primário	182,9 μH
Indutância magnetizante vista pelo secundário	33,77 μH
Indutância de dispersão vista pelo primário	1,62 μH
Indutância de dispersão vista pelo secundário	304,55 nH

Conhecendo o valor da indutância de dispersão intrínseca ao lado primário do transformador, pode ser avaliado se essa é suficiente para armazenar a energia necessária à comutação do tipo ZVS nos MOSFETs em toda a faixa de potência definida nos parâmetros de projeto.

5.1.2 Calculo da capacitância e indutância de comutação

Para definir a indutância necessária para obter comutação ZVS nos MOSFETs, é preciso primeiramente definir a corrente mínima disponível para a comutação. Definiu-se como critério de projeto, que o conversor deve operar com comutação ZVS para a faixa de potência entre 25% e 100% do seu valor nominal de saída (P_o). Portanto, a mínima

corrente de saída é dada por:

$$I_{o,min} = \frac{P_o}{4V_o} = \frac{I_{o,nom}}{4}. \tag{5.20}$$

Como definido no Capítulo 4, a corrente disponível para o bloqueio de S_2 e S_4 é menor que a disponível para o bloqueio de S_1 e S_3. Portanto, a corrente mínima é definida substituindo I_o por $I_{o,min}$ em (4.31), a qual define o valor da corrente na indutância de comutação nos instantes anteriores aos interruptores S_2 e S_4 receberem o comando de bloqueio. Em (5.21), determina-se a mínima corrente disponível para comutação.

$$i_{L_{c,min}} = \frac{I_{o,nom}}{4n} + \frac{I_{o,nom}}{4n}(1-2D)\left[1 - \frac{f_s L_c I_{o,nom}}{nD(1-D)V_{in}}\right] - \frac{nD(1-D)V_{in}}{4L_m f_s} = -6,88 \text{ A} \tag{5.21}$$

Definida a mínima corrente na indutância de comutação, a escolha da indutância de comutação L_c é realizada observando dois critérios principais:

- Não deve acarretar em perda de razão cíclica maior que a definida para o projeto ($\Delta D_{max} = 0,05$);
- L_c deve ser grande o suficiente para armazenar a corrente necessária para descarregar completamente os capacitores de comutação.

O valor máximo da indutância de comutação é definido por meio do segundo termo da equação do ganho apresentado em (5.22), o qual representa a perda de razão cíclica.

$$\Delta D_{max} = \frac{4L_c f_s i_{L_{c,min}}}{V_{in}} \tag{5.22}$$

Isolando L_c em (5.22), define-se o valor máximo da indutância de comutação em (5.23).

$$L_{c,max} = \frac{\Delta D_{max} V_{in}}{4 f_s i_{L_c,min}} = 14,5\ \mu\text{H} \tag{5.23}$$

Para garantir que a indutância de comutação possua capacidade de armazenar a corrente necessária para que ocorra comutação do tipo ZVS nos MOSFETs, o valor mínimo para a mesma é definido igualando as equações que determinam a energia armazenada no indutor e no capacitor, como apresentado em (5.24).

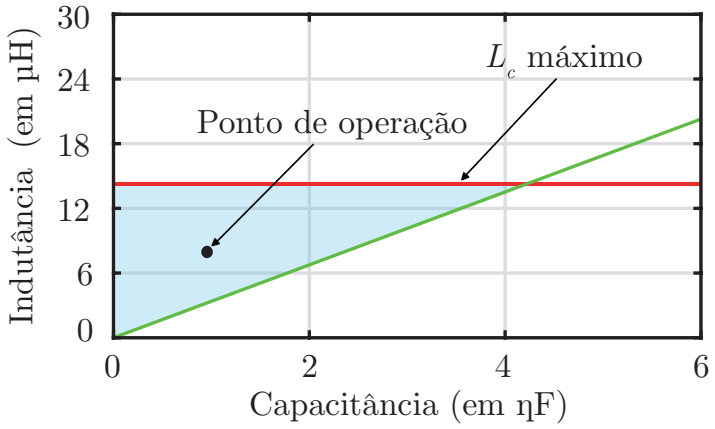
$$\frac{1}{2}LI^2 = \frac{1}{2}CV^2 \tag{5.24}$$

Isolando a indutância L em (5.24), é encontrada a equação que relaciona a indutância com a capacitância de comutação, apresentada em (5.25).

$$L_{c,min} = \left(\frac{nV_{in}}{2I_{o,min}}\right)^2 C_c \tag{5.25}$$

De maneira a facilitar a escolha da indutância e capacitância de comutação, as equações (5.23) e (5.25) são representadas graficamente na Figura 5.1. Desta forma, é inicialmente definido um valor para a capacitância de comutação, e em seguida, esse é relacionado com um valor de indutância de comutação. O valor dessa deve estar entre as curvas que representam o valor máximo e mínimo que deve ser usado para que a comutação suave ocorra com o mínimo de perdas de razão cíclicas. Para o projeto do protótipo em questão, foram definidas $C_c = 1$ nF e $L_c = 8$ μH.

Figura 5.1 – Representação gráfica dos valores máximos e mínimos de L_c em relação ao valor da capacitância de comutação.



Fonte: Autor.

Conhecidos os valores para a capacitância e indutância de comutação, o valor mínimo para o tempo morto é definido pela equação apresentada em (4.38), a qual é rescrita em (5.26).

$$td = \sqrt{4C_C L_c}\left[\frac{\pi}{2} - acos\left(\frac{DV_{in}}{2\sqrt{\left(\frac{DV_{in}}{2}\right)^2 + \left(\frac{L_c}{C_c} I_{o,min}\right)^2}}\right)\right] + \frac{2C_c V_{in}}{I_{o,min}} \tag{5.26}$$

Substituindo os valores de projeto em (5.26), é encontrado o valor de 239,4 ns para o tempo morto mínimo a ser aplicado entre os sinais de comandos dos MOSFETs. Após definido o tempo morto é importante observar o tempo que os interruptores levam para concluir cada comutação. Esse valor pode ser verificado na folha de dados do interruptor selecionado e deve ser menor que o tempo morto aplicado aos sinais de comando.

Devido a indutância de dispersão presente no transformador possuir valor inferior

ao necessário para que ocorra comutação do tipo ZVS nos interruptores, um indutor auxiliar foi projetado para ser conectado em série ao transformador.

O valor da indutância auxiliar, conectada em série com o transformador, é definida por meio da diferença entre a indutância necessária para comutação e a indutância de dispersão do transformador, assim chegou-se ao valor de 6,38 μH.

O projeto do indutor auxiliar de comutação é realizado de acordo com o equacionamento apresentado em (BARBI, 2006). Portanto, adotando o máximo fluxo magnético $B_{max} = 0,3$ T e o fator de ocupação da janela $K_w = 0,7$, define-se o produto mínimo entre as áreas da janela e da seção transversal do núcleo em (5.27).

$$AeAw_{L_s} = \frac{L_s \left(\frac{I_{o,nom}}{n}\right)^2}{K_w J_{max} B_{max}} = 0,294 \text{ cm}^4 \tag{5.27}$$

Para a execução do projeto, são utilizados núcleos de ferrite fabricados pela EPCOS com material N87. Verificando os núcleos disponíveis no catálogo desse fabricante, optou-se pelo núcleo E 32/16/11. Suas especificações são apresentadas na Tabela 5.5.

Tabela 5.5 – Parâmetros do núcleo E 32/16/11.

Parâmetro	**Valor**
Área da seção transversal do núcleo (Ae)	97 mm^2
Área da janela (Aw)	122,55 mm^2
Produto das áreas ($AeAw$)	1.189 mm^4
Caminho magnético médio ($l_{núcleo}$)	74 mm
Volume do núcleo ($V_{núcleo}$)	7187 mm^3
Comprimento médio de uma espira (l_{espira})	41 mm
Permeabilidade magnética no vácuo (μ_o)	$4\pi 10^{-7}$ H/m
Permeabilidade relativa do núcleo ($\mu_{núcleo}$)	1 H/m
Constante de perdas por histerese (K_h)	$4 \cdot 10^{-5}$
Contante de perdas por correntes parasitas(K_f)	$4 \cdot 10^{-10}$

Definido o núcleo a ser utilizado, o número de espiras é definido em (5.28).

$$N = \frac{L_s I_{o,nom}}{n A_e B_{max}} = 5,73 \approx 6 \tag{5.28}$$

Portanto, definiu-se 6 espiras para o projeto de L_s. Determinado o número de espiras, a largura do entreferro para o indutor é dado por (5.29).

$$Gap_{L_s} = \frac{N^2 \mu_o Ae}{L_s} = 0,035 \text{ cm} \tag{5.29}$$

A seção transversal mínima necessária para os condutores é apresentada em (5.30).

$$S_{fio,L_s} = \frac{I_{o,nom}}{nJ_{max}} = 0,037\,\text{cm}^2 \tag{5.30}$$

Devido ao efeito pelicular, é definido em (5.10) que o condutor escolhido não deve possuir diâmetro superior a 0,048 cm, assim, optou-se por utilizar fio AWG38. As especificações do mesmo são apresentadas na Tabela 5.3.

A seção transversal calculada para os condutores é superior a apresentada pelo fio AWG38. Portanto, é necessário associar condutores em paralelo a fim de que a corrente seja conduzida sem superaquecimento dos mesmos. Assim, define-se em (5.31), o número necessário de condutores em paralelo.

$$N_{paralelo,L_s} = \frac{S_{fio,L_s}}{S_{AWG38,cu}} = 463 \tag{5.31}$$

Para a exceção do projeto optou-se pelo uso de fio litz. Assim, utilizou-se 1x400+1x90, totalizando 490 fios AWG38 em paralelo.

As perdas no indutor L_s são definidas pelo somatório das perdas no enrolamento e as perdas no núcleo, apresentadas, respectivamente, em (5.32) e (5.34).

$$P_{cobre,L_s} = R_{cobre,Ls} I^2_{o,nom} = 0,67\,\text{W} \tag{5.32}$$

Onde:

$$R_{cobre,L_s} = \frac{l_{espira} N \rho_{AWG38}}{N_{paralelo,L_s}} = 1,54\,\text{m}\Omega \tag{5.33}$$

$$P_{núcleo,L_s} = \Delta B^{2,4} \left(K_h f_s + K_f f_s^2 \right) = 1,2\,\text{W} \tag{5.34}$$

Somando (5.32) e (5.34), a potência total dissipada em L_s é apresentada em (5.35).

$$P_{total,L_s} = P_{cobre,L_s} + P_{núcleo,L_s} = 1,87\,\text{W} \tag{5.35}$$

A variação da temperatura em L_s é definida por:

$$\Delta T = P_{total,L_s} Rt_{núcleo} = 10,32\,\text{K}. \tag{5.36}$$

Onde: $Rt_{núcleo}$ é definida pelo fabricante como 5.5 K/W

Considerando a temperatura ambiente 40 °C, a máxima temperatura calculada que o indutor deve atingir é 50,32 °C. Sendo que condutor pode operar com até 150 °C e o

núcleo pode atingir até 220 °C, o projeto pode ser desenvolvido.

5.1.3 Projeto dos capacitores referentes ao estágio a capacitor chaveado e desacoplamento cc

De acordo com os estudos apresentados no Capítulo 3, todos os capacitores pertencentes a célula *Ladder* possuem a mesma capacitância. Para a escolha de C_1, C_2 e C_s consideram-se dois critérios: (a) a especificação do modo de operação da célula *Ladder* em carga parcial ($f_s\tau > 0,4$) e (b) a especificação da máxima ondulação de tensão. Assim, isolando a capacitância C em (3.69) e substituindo o valor definido para $f_s\tau$, o valor mínimo para essas capacitâncias é definido em (5.37).

$$C_{min} = \frac{0,4}{2f_sR_{on}} \tag{5.37}$$

Sendo a resistência intrínseca dos MOSFETs selecionados para o projeto $R_{on} =$ 156 mΩ[1]. O valor calculado para os capacitores C_1, C_2 e C_s é igual a 19,31 μF.

Por meio da relação volt-ampére para os capacitores, é definida (5.38).

$$C = i_C\frac{\Delta t}{\Delta V_C} \tag{5.38}$$

Adotando a máxima ondulação de tensão para C_1, C_2 e C_s igual a 1%, as correntes nos capacitores referentes ao estágio a capacitor chaveado são definidas em (3.59), (3.61) e (3.62) e reescritas em (5.39), (5.40) e (5.41). Os valores das capacitâncias são apresentados em (5.44).

$$i_{C_1} = \frac{I_{x_1}C_1DT_s}{C_1+C_2+C_s} + \left[\left(\frac{I_{x_1}DT_s}{4} - \frac{C_1I_{x_1}DT_s}{C_1+C_2+C_s}\right)\frac{1}{\tau_1\left(1-e^{-\frac{t}{\tau_1}}\right)}\right]e^{-\frac{DT_s}{\tau_1}} = 5,261\text{ A} \tag{5.39}$$

$$i_{C_2} = -\frac{I_{x_1}DT_s}{12}\frac{1}{\tau\left(1-e^{-\frac{DT_s}{\tau}}\right)}e^{-\frac{DT_s}{\tau}} + \frac{I_{x_1}}{3} = -5,261\text{ A} \tag{5.40}$$

$$i_{C_s} = \frac{I_{x_1}DT_s}{6}\frac{1}{\tau\left(1-e^{-\frac{DT_s}{\tau}}\right)}e^{-\frac{DT_s}{\tau}} + \frac{I_{x_1}}{3} = 6,195\text{ A} \tag{5.41}$$

onde:

$$\alpha = f_s\tau = 0,4 \tag{5.42}$$

[1] Valor típico apresentado na folha de dados do componente.

$$\tau = \frac{4CR_{on}}{3} = 4\ \mu\text{s}. \tag{5.43}$$

Como a corrente em C_s possui valor maior que a corrente em C_1 e C_2, essa é utilizada para definir o valor das capacitâncias. Assim:

$$C_1 = C_2 = C_s = \frac{2Di_{C_s}}{0,01V_{in}} = 6,345\ \mu F \tag{5.44}$$

Dessa forma, para atender ambos os critérios, são utilizadas capacitâncias de 20 μF. Os valores das correntes eficazes nos capacitores referentes ao estágio a capacitor chaveado são definidas como segue:

$$I_{C_{1,ef}} = DI_{x1}\sqrt{\frac{1}{32\alpha}\left[\frac{1-e^{-\frac{2(1-D)}{\alpha}}}{1-2e^{-\frac{(1-D)}{\alpha}}+e^{-\frac{2(1-D)}{\alpha}}}+\frac{senh\frac{D}{\alpha}-\frac{16\alpha}{D}\left(1-cosh\frac{D}{\alpha}\right)}{18senh\left(\frac{D}{2\alpha}\right)^2}\right]} = 5,28\ A \tag{5.45}$$

$$I_{C_{2,ef}} = I_{C_{1,ef}} \tag{5.46}$$

$$I_{C_{s,ef}} = \sqrt{\frac{1}{T_s}\left[\int_0^{DT_s}\left[i_{C_s}(t)\right]^2 dt + \int_{DT_s}^{T_s}\left[i_{C_s}(t)\right]^2 dt\right]} = 8,10\ A. \tag{5.47}$$

Conhecendo o valor da corrente nos capacitores e sendo a resistência interna dos mesmos $R_c = 0,02\ \Omega$, a potência dissipada, para operação em potência nominal é dado por:

$$P_{C_1} = P_{C_2} = I^2_{C_{1,ef}}R_c = 0,395\ \text{W} \tag{5.48}$$

$$P_{C_s} = I^2_{C_{s,ef}}R_c = 1,405\ \text{W}. \tag{5.49}$$

Devido a componente de corrente contínua presente no conversor proposto, a qual surge em consequência à assimetria entre os sinais de comutação dos interruptores, um capacitor de desacoplamento CC (C_d) é inserido em série ao transformador. Este inibe a circulação das componentes contínuas de tensão no transformador.

A inserção de C_d em série com a indutância L_c forma um circuito de segunda ordem. A frequência de ressonância (f_r) apresentada entre esses componentes é dada por (5.50) (BARBI, 2006).

$$f_r = \frac{1}{2\pi\sqrt{L_cC_d}} \tag{5.50}$$

Em (BARBI, 2006), é recomendado que f_r possua valor quatro vezes menor que a frequência de comutação. Portanto, isolando C_d em (5.50), tem-se:

$$C_d = \frac{4}{\pi^2 L_c f_r} = 4,8\ \mu\text{H} \tag{5.51}$$

Para a escolha do capacitor de desacoplamento CC, deve ser observada também a máxima ondulação de tensão desejada sobre o capacitor. Dessa forma, o valor da capacitância pode ser definido por meio da relação volt-ampere para o capacitor C_d, apresentada em (5.52).

$$i_{C_d} = C_d \frac{\Delta V_{C_d}}{\Delta t} \tag{5.52}$$

Isolando C_d em (5.52), e definindo a máxima ondulação de tensão sobre C_d, $\Delta V_{C_d} = 10\%$, tem-se:

$$C_d = \frac{2I_o(1-D)}{DV_{in}\Delta V_{C_d}} = 4,16\ \mu\text{F}. \tag{5.53}$$

Observando os valores comerciais para capacitores de filme, optou-se por utilizar uma capacitância de 4,7 μF.

A corrente eficaz e a tensão média no capacitor de desacoplamento CC são apresentadas, respectivamente, em (5.54) e (5.55).

$$I_{C_{d,ef}} = \left(I_{o_p} + I_{L_m}\right)\sqrt{1 - \frac{4f_s L_c\left(I_{o_p} + I_{L_m}\right)}{(1-D)\,DV_{in}}} = 16,89\ \text{A} \tag{5.54}$$

$$V_{C_{d,med}} = D\frac{V_{in}}{2} = 180\ \text{V} \tag{5.55}$$

A potência dissipada em C_d no ponto de operação nominal é apresentada em (5.56).

$$P_{C_d} = I^2_{C_{d,ef}} R_c = 4,696\ \text{W} \tag{5.56}$$

5.1.4 Projeto do filtro de saída

O valor da indutância de saída é definido por meio do critério da máxima ondulação de corrente em L_o. Determinando-se a máxima ondulação de corrente em L_o, $\Delta i_{L_{o\%}} = 20\%$ e sabendo que a tensão sobre L_o é dada pela diferença entre a tensão nos terminais da ponte retificadora e a tensão de saída, o valor da indutância de L_o é definida em (5.57).

$$L_o = \frac{(DV_{in} - 2nV_o)(1-D)}{2n\Delta i_{L_{o\%}} I_o f_s} \tag{5.57}$$

Assim define-se uma indutância de 25 μH. O projeto do indutor é apresentado no Apêndice A.

Para determinar o capacitor pertencente ao filtro de saída (C_o), define-se que toda a ondulação de corrente em L_o circula através de C_o. Portanto, o valor da capacitância de saída é determinado pelo critério da máxima ondulação de tensão, como apresentado em (5.58).

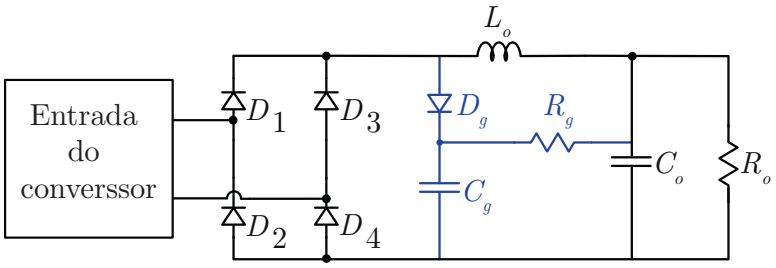
$$C_o = \frac{\Delta i_{L_{o\%}} I_o (1-D)}{\Delta v_{C_{o\%}} V_o f_s} \tag{5.58}$$

Desta forma, o valor de C_o é determinado em 34 μF. Devido à necessidade de um capacitor com maior capacidade de corrente e da disponibilidade de componentes, foi optado pelo uso de um capacitor de 1000 μF.

5.1.5 Projeto para o circuito grampeador de tensão

Devido ao conversor apresentar saída em corrente, é necessário inserir um circuito grampeador de tensão sobre os diodos da ponte retificadora, uma vez que os altos picos de tensão sobre esses componentes podem danificá-los. Assim, insere-se ao protótipo a topologia de grampeador apresentada em (Prado, 1994), uma vez que possibilita que uma parte da energia seja direcionada ao capacitor de filtro (C_o), reduzindo, assim, os impactos do grampeamento no rendimento do conversor. O circuito do grampeador é composto por um diodo rápido, um capacitor e um resistor. A Fig. 5.2 mostra o circuito empregado para o grampeamento da tensão sobre os diodos. A equação que define o valor a resistência é apresentada em (5.59).

Figura 5.2 – Circuíto grampeador de tensão.



Fonte: Autor

$$R_g = \frac{V_g^2}{P_g} \tag{5.59}$$

A capacitância usada deve ser suficientemente grande para ser aproximado por uma fonte de tensão continua. Assim, de acordo com (Prado, 1994) $R_g C_g = 400 T_s$ sendo

T_s o período de comutação, tem-se:

$$C_g = \frac{400}{R_g f_s}. \tag{5.60}$$

Onde, P_g é a potência máxima que se deseja dissipar na resistência do grampeador R_g e V_g é a tensão sobre R_g. Adotando V_g igual a 40 V e $P_g = 800$ mW, define-se R_g como 2,2 kΩ e C_g igual a 2 μF.

5.1.6 Dimensionamento dos semicondutores de potência

A escolha dos semicondutores deve observar as seguintes especificações: (a) tensão máxima, (b) valor médio e eficaz de corrente e (c) frequência de comutação.

Os valores de corrente eficaz nos MOSFETs são definidos em (5.61) a (5.64).

$$I_{S_1,ef} = \frac{I_{x_1}}{12}\sqrt{\frac{D\left[16\tau cosh(\frac{D}{\alpha}) - 16\tau + senh(\frac{D}{\alpha})DT_s\right]}{\tau senh\left(\frac{D}{2\alpha}\right)^2}} = 6{,}91 \text{ A} \tag{5.61}$$

$$I_{S_2,ef} = DI_{x_1}\sqrt{\frac{1}{8\alpha}\frac{1-e^{-\frac{2(1-D)}{\alpha}}}{1-2e^{-\frac{(1-D)}{\alpha}}+e^{-\frac{2(1-D)}{\alpha}}}} = 6{,}38 \text{ A} \tag{5.62}$$

$$I_{S_3,ef} = \frac{I_{x_1}}{12}\sqrt{\frac{D\left[16\tau \cdot cosh\left(\frac{D}{\alpha}\right) - 16\tau + senh(\frac{D}{\alpha})DT_s\right]}{\tau senh\left(\frac{DT_s}{2\tau}\right)^2}} = 8{,}92 \text{ A} \tag{5.63}$$

$$I_{S_4,ef} = \frac{DI_{x_1}}{2}\sqrt{\frac{(1-D)+16\alpha\left[1-e^{-\frac{(1-D)}{\alpha}}\right]+(1-D)e^{-\frac{(1-D)}{\alpha}}}{(1-D)\left[1-e^{-\frac{(1-D)}{\alpha}}\right]}} = 9{,}81 \text{ A} \tag{5.64}$$

A potência dissipada nos MOSFETs é dada pelo produto entre o quadrado da corrente eficaz que flui nos mesmos e sua resistência intrínseca. Portanto:

$$P_{S_1} = I^2_{S_1,ef} R_{on} = 5{,}88 \text{ W} \tag{5.65}$$

$$P_{S_2} = I^2_{S_2,ef} R_{on} = 6{,}43 \text{ W} \tag{5.66}$$

$$P_{S_3} = I^2_{S_3,ef} R_{on} = 5{,}88 \text{ W} \tag{5.67}$$

$$P_{S_4} = I^2_{S_4,ef} R_{on} = 6{,}43 \text{ W}. \tag{5.68}$$

Como definido no Capítulo 3, a tensão de patamar sobre os interruptores é igual a metade da tensão de barramento. Assim:

$$v_{S_1} = v_{S_2} = v_{S_3} = v_{S_4} = \frac{V_{in}}{2} = 400\text{ V} \tag{5.69}$$

Os valores médios das correntes e os valores de pico das tensões nos diodos são definidas como segue:

$$I_{D_{1,med}} = I_{D_{4,med}} = DI_o = 20,81\text{ A} \tag{5.70}$$

$$I_{D_{2,med}} = I_{D_{3,med}} = (1-D)\,I_o = 23,5\text{ A} \tag{5.71}$$

$$v_{D_1}(t) = v_{D_4}(t) = D\frac{V_{in}}{2n} = 72\text{ V} \tag{5.72}$$

$$v_{D_2}(t) = v_{D_3}(t) = (1-D)\frac{V_{in}}{2n} = 88\text{ V} \tag{5.73}$$

A equação que define a potência dissipada nos diodos é apresentada em (5.74).

$$P_D = R_D I_{D_{ef}}^2 + I_{D_{med}} VTO \tag{5.74}$$

Onde a resistência interna do diodo $R_D = 5\text{m}\Omega$ e a tensão limiar do semicondutor $VTO = 0,6$ V são obtidos através da folha de dados do fabricante. Assim, a potência dissipada nos diodos da ponte retificadora são apresentadas em (5.75) e (5.76).

$$P_{D_1} = P_{D_4} = R_D I_{D_{1ef}}^2 + I_{D_{1med}} VTO = 15,156\text{ W} \tag{5.75}$$

$$P_{D_2} = P_{D_3} = R_D I_{D_{2ef}}^2 + I_{D_{2med}} VTO = 18,524\text{ W} \tag{5.76}$$

Definidos os esforços de tensão e corrente, são escolhidos os componentes usados para a montagem do protótipo, os quais são apresentados na Tabela 5.6.

5.1.7 Condicionamento de sinais

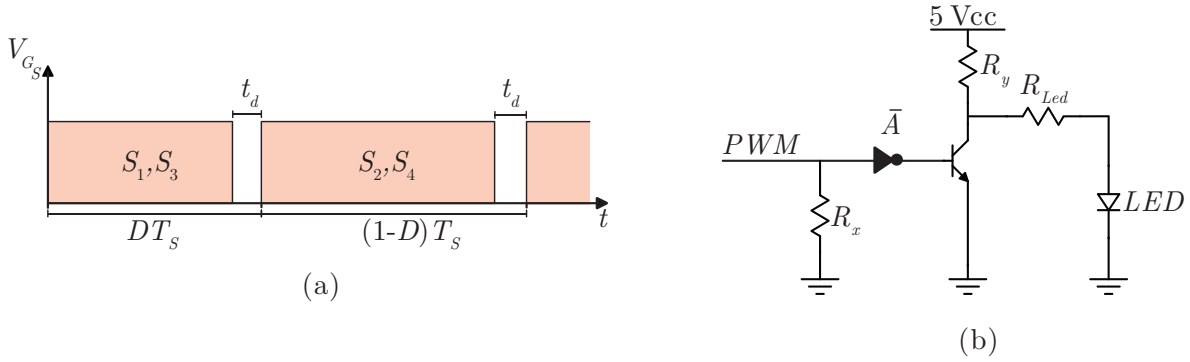
Fixado o tempo morto em 320 ns e a razão cíclica ideal em 0,45, é desenvolvido o projeto para o acionamento dos interruptores. Os sinais de comando, apresentados na Figura 5.3a, são gerados por meio da função PWM do DSP TMS320F28069, porém esse não possui capacidade para gerar sinais com o nível de tensão e corrente necessário para o acionamento dos MOSFETs. Portanto, é acoplado um *Gate Driver* no mesmo. Como

Tabela 5.6 – Lista de componentes.

Componente	**Descrição**	**Quantidade**
C_1, C_2, C_s	25 μF/600 V	3
C_d	4,7 μF/400 V	1
D_1, D_2, D_3, D_4	MBR40250G	4
S_1, S_2, S_3, S_4	SCT3120AL	4
D_g	MUR4100	1
R_g	2,2 kΩ/5 W	1
C_g	4,5 μF/250 V	1
C_o	1000 μF/100 V	1
$C_{C_1}, C_{C_2}, C_{C_3}, C_{C_4}$	1 nF/1000 V	4
L_o	E55/28/21	2
T_1	E70/33/32	2
L_s	E32/16/11	2

o *Gate Driver* em questão possui um optoacoplador em sua entrada e o sinal do DSP utilizado não possui corrente o suficiente para acioná-lo, o *buffer* apresentado na Figura 5.3b é implementado.

Figura 5.3 – (a) Sinais teóricos a serem implementados. (b) Circuito de Buffer implementado.



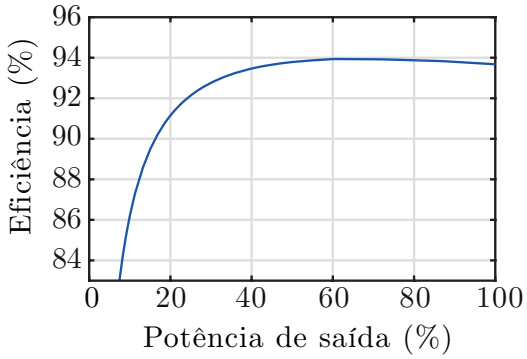
Fonte: Autor.

O funcionamento deste circuíto é bem conhecido: quando o sinal possuir nível lógico baixo, a porta lógica inversora $\bar{A}$ faz com que transistor conduza, e a corrente proveniente da fonte de alimentação flui através do canal do transistor. Desta forma, o resistor R_y deve ser grande o suficiente para que, essa corrente não seja maior do que o transistor pode suportar. Quando o sinal estiver em nível lógico alto, o inversor bloqueia o transistor e a corrente da fonte é conduzida para o LED (*light emitting diode*) do optoacoplador. Assim, R_{Led} é projetado para que juntamente com R_y, limite a corrente enviada ao LED do optoacoplador. O código implementado no DSP TMS320F28069 é apresentado no Apêndice B.

5.1.8 Análise teórica da eficiência do conversor

A eficiência dos conversores a capacitor chaveado depende de alguns parâmetros, entre os quais podem ser citadas a frequência de comutação, a resistência interna dos componentes, a razão cíclica e a variação da carga. Portanto, escolhidos os componentes a serem usados, obtém-se a curva de eficiência teórica do conversor em relação a sua carga, mostrada na Figura 5.4.

Figura 5.4 – Curva de eficiência teórica do conversor.

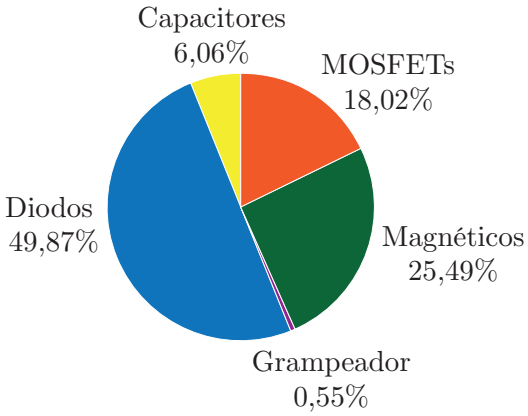


Fonte: Autor.

Analisando a curva de eficiência apresentada, nota-se que para potências menores a eficiência do conversor é menor devido às perdas de comutação e magnéticas. O conversor atinge sua máxima eficiência ao operar com cerca da metade de sua carga nominal, e em seguida a mesma reduz devido ao aumento da corrente de saída.

As perdas são distribuídas no conversor como apresentado na Figura 5.5, observa-se que os diodos são responsáveis por cerca de metade das perdas, isso ocorre devido à alta corrente presente na saída do conversor.

Figura 5.5 – Distribuição das perdas no conversor.

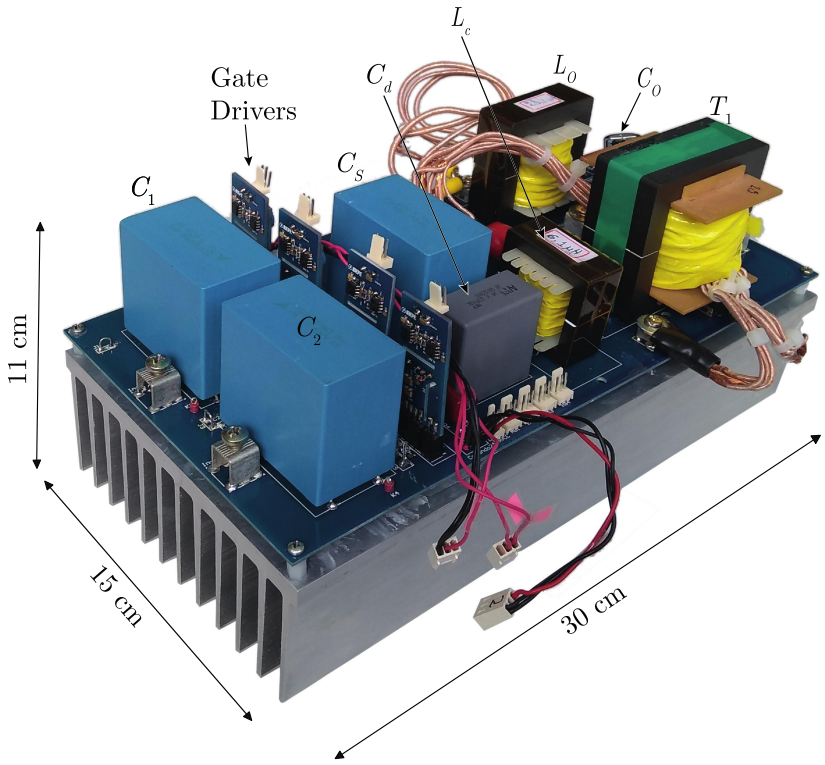


Fonte: Autor.

5.2 RESULTADOS EXPERIMENTAIS

O protótipo construído com o intuito de validar a topologia proposta é apresentado na Figura 5.6. O esquemático desenhado no Altium designer bem como o projeto da placa de circuito impresso são apresentados no Apêndice C. A alimentação do conversor foi realizada por uma fonte com capacidade de 2 kW, assim, foi possível atingir potência de saída máxima de 1723 W. As formas de onda apresentadas no decorrer do texto foram obtidas através de um osciloscópio do modelo MDO3012 da Tektronix, e as informações utilizadas para desenvolver a curva de rendimento para o conversor foram obtidas pelo analisador de potências PA3000 da Tektronix.

Figura 5.6 – Protótipo do conversor.



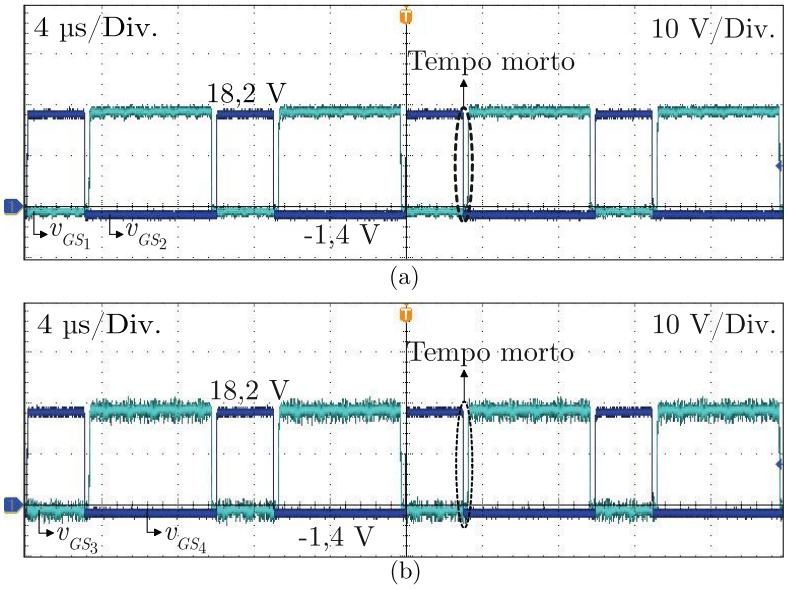
Fonte: Autor.

5.2.1 Principais formas de onda experimentais

Para validar o estudo da análise estática do conversor proposto, apresentadas no Capítulo 3, as formas de onda obtidas experimentalmente para potência de saída de 1720 W são apresentadas juntamente com as adquiridas no software PSIM para o mesmo valor de potência.

Desenvolvido o código para o DSP, foram inicialmente testados os sinais de comando, apresentados na Figura 5.7, com o intuito de verificar a recepção dos mesmos pelos MOFESTs e seus corretos níveis de tensão. Ainda observando a forma de onda dos sinais de comando, é possível analisar a presença do tempo morto, sendo o valor medido para esse igual a 322 ns.

Figura 5.7 – Sinais de comando aplicados ao conversor.



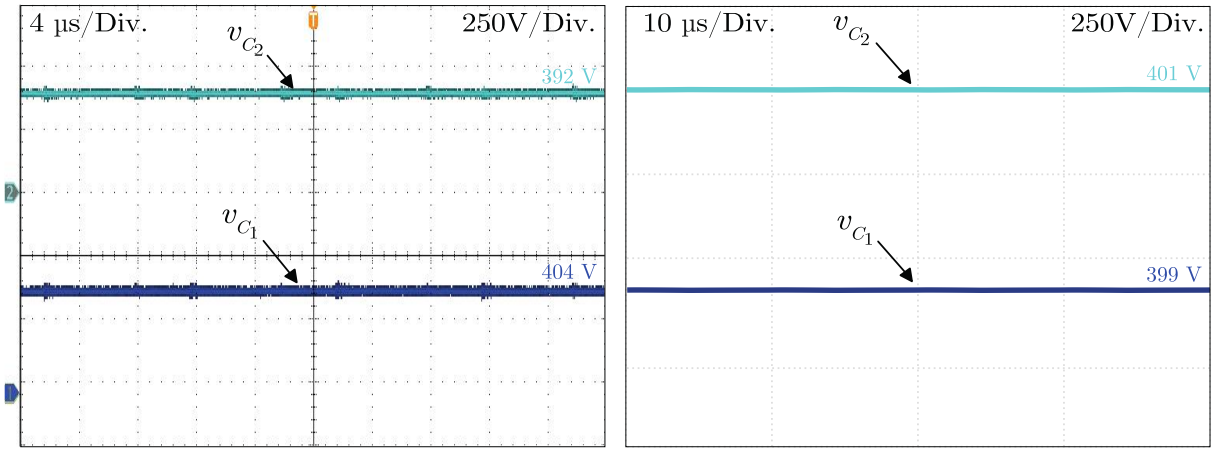
Fonte: Autor.

As topologias de conversores híbridos a capacitor chaveado possuem como característica a equalização das tensões sobre os capacitores de barramento CC. Portanto, a tensão sobre cada um desses capacitores deve ser igual a metade a tensão de alimentação. Observado as formas de onda obtidas por simulação, mostradas na Figura 5.8b, nota-se que há uma diferença de 2 V entre as tensões sobre C_1 e C_2. Isso ocorre devido as resistências internas dos MOSFETs as quais foram consideradas durante a simulação. Ao analisar as formas de onda experimentais da tensão sobre C_1 e C_2, apresentada na Figura 5.8a, observa-se uma diferença um pouco maior entre os dois valores de tensão, devido a resistência interna dos capacitores e das trilhas presentes na placa de circuito impresso (PCB), não consideradas no simulador. Entretanto, essa variação de 8 V (2%) não é grande o suficiente para interferir na equalização de tensão entre os capacitores.

Uma das vantagens do uso de conversores híbridos a capacitor chaveado é a redução dos esforços de tensão sobre os interruptores, quando comparado aos conversores clássicos. Na Figura 5.9a, são apresentadas formas de onda experimentais da tensão sobre os interruptores superiores (S_1 e S_2). A Figura 5.9c mostra as formas de onda experimentais obtidas para os interruptores inferiores. Observando as formas de onda, percebe-se que o valor da tensão de bloqueio sobre os interruptores são próximas a metade da tensão de alimentação. Analisando as Figuras 5.9a e 5.9c, nota-se que picos de tensão sobre os interruptores são praticamente inexistentes, sendo o valor máximo de sobre tensão encontrado durante os testes cerca de 5% do valor da tensão de bloqueio sobre o interruptor.

Comparando os resultados obtidos experimentalmente com os simulados, apresentados na Figura 5.9b e 5.9d, nota-se a similaridade entre os mesmos, havendo apenas uma pequena diferença nos valores de patamar da tensão sobre os interruptores, o que ocorre

Figura 5.8 – Formas de onda da tensão sobre os capacitores de barramento CC. (a) Experimental. (b) Simulado.



(a) (b)

Fonte: Autor.

devido às resistências internas dos mesmos, as quais não são necessariamente iguais entre si. Além disso, no protótipo existem resistências, capacitâncias e indutâncias parasitas, não modeladas, que causam essa pequena diferença entre as tensões nos interruptores.

Na Figura 5.10a, são apresentadas as formas de onda adquiridas experimentalmente para a tensão sobre os enrolamentos primário (v_p) e secundário (v_s) do transformador e, na Figura 5.10b, são apresentados os resultados obtidos por simulação para as mesmas. Em ambas podem ser observados os efeitos da indutância de dispersão sobre o ganho do conversor.

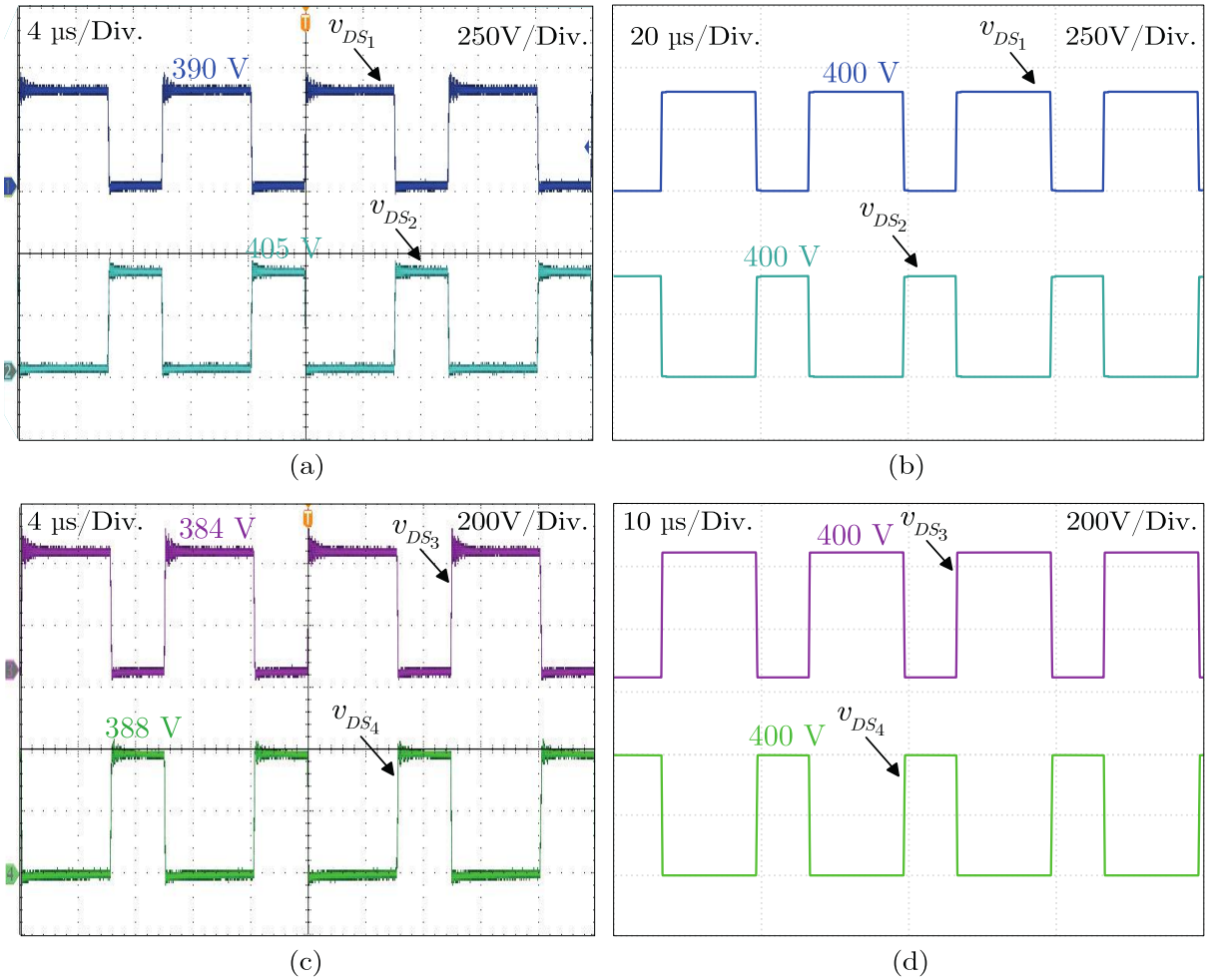
Ao comparar a forma de onda obtida experimentalmente para a corrente presente nos enrolamentos primários (i_1) e secundário (i_2) do transformador, apresentadas na Figura 5.11a, com as simuladas, mostradas na Figura 5.11b, nota-se a similaridade entre ambas, bem como os efeitos do baixo valor da indutância magnetizante.

As formas de onda experimentais e simuladas da tensão sobre os terminais da ponte retificadora são apresentadas nas Figuras 5.12a e 5.12b, respectivamente. Devido às limitações da versão do simulador utilizado, os picos de sobretensão nos diodos não são representados na Figura 5.12b, porém os valores de patamar para a tensão são similares entre si, bem como o formato da forma de onda. Observando a Figura 5.12a, pode ser observada a influência da indutância de dispersão no ganho estático de tensão do conversor e a ação do grampeador de tensão sobre os diodos.

5.2.1.1 Formas de onda referentes a comutação do conversor

Para a análise da comutação foram realizados testes com o conversor operando em um quarto de sua carga nominal (500 W), pois se deseja obter comutação suave do tipo ZVS para uma faixa de 25% a 100% de sua carga nominal .

Figura 5.9 – Formas de onda da tensão sobre os interruptores. (a) e (c) Experimental. (b) e (d) Simulado.

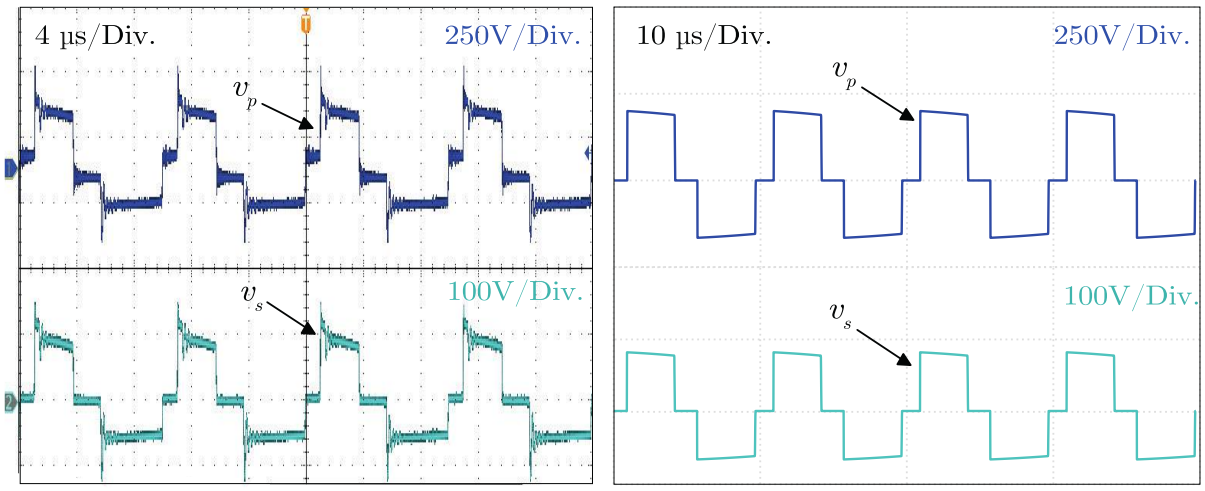


Fonte: Autor.

Analisando as formas de onda apresentadas na Figura 5.13, verifica-se que no momento em que o interruptor S_1 é comandado a conduzir, a tensão sobre o mesmo (v_{DS_1}) possui valor nulo, caracterizando a comutação ZVS na entrada em condução de S_1. No instante de tempo em que ocorre o comando de bloqueio de S_1, a tensão sobre o mesmo é nula, passando a elevar seu valor exclusivamente após o sinal de comando ser retirado do *gate* no MOSFET ($v_{GS_1} = -1,4V$), o que caracteriza comutação do tipo ZVS em S_1 na saída de condução. Observando a Figura 5.13, também são avaliadas as comutações do interruptor S_2, portanto, nota-se que de maneira similar ao que ocorre com S_1, o interruptor S_2 é comandado a conduzir após a tensão sobre o mesmo (v_{DS_2}) atingir valor nulo. Na comutação de bloqueio, a tensão sobre S_2 ainda possui valor nulo no momento em que esse interruptor é comandado a bloquear, elevando seu valor somente após a conclusão da comutação. Assim, é confirmada a comutação do tipo ZVS na entrada e saída de condução do interruptor S_2.

Na Figura 5.14, são apresentadas as formas de onda referentes comutações dos

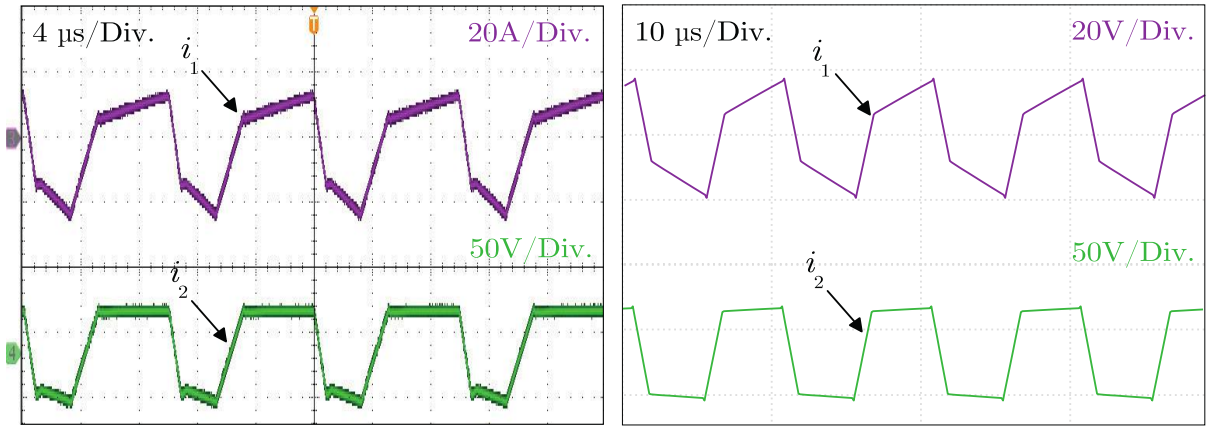
Figura 5.10 – Forma de onda da tensão sobre o lado primário e secundário do transformador. (a) Experimental. (b) Simulado.



(a) (b)

Fonte: Autor.

Figura 5.11 – Forma de onda da corrente no lado primário e secundário do transformador. (a) Experimental. (b) Simulado.



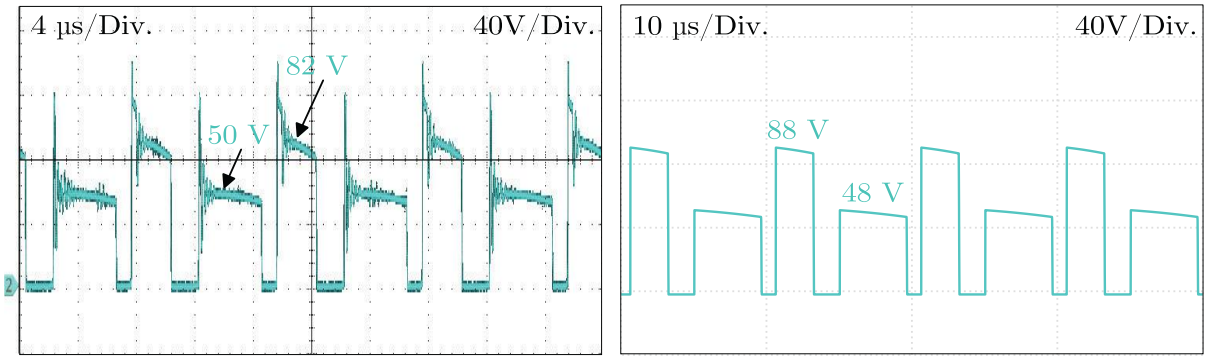
(a) (b)

Fonte: Autor.

interruptores inferiores (S_3 e S_4). Observando a forma de onda da tensão sobre S_3 (v_{DS_3}), nota-se que durante o momento da comutação, v_{DS_3} possui valor nulo, elevando seu valor apenas depois que o sinal de comando v_{GS_3} é retirado do *gate* do interruptor. Analisando a comutação de entrada em condução de S_3, é possível verificar que o sinal de comando é enviado ao interruptor ($v_{GS_3} = 18,2V$) somente após a tensão sobre o mesmo atingir valor nulo. Dessa forma, ocorre comutação do tipo ZVS em ambas as comutações de S_3.

Avaliando as comutações do interruptor S_4, pode ser verificado que de maneira similar as comutações dos demais interruptores, esse recebe o sinal de comando somente após v_{GS_4} atingir valor nulo, e é comandado a bloquear enquanto a tensão sobre ele é nula ($v_{DS_4} = 0$). Desta forma, é validado que ocorre comutação do tipo ZVS em ambas as

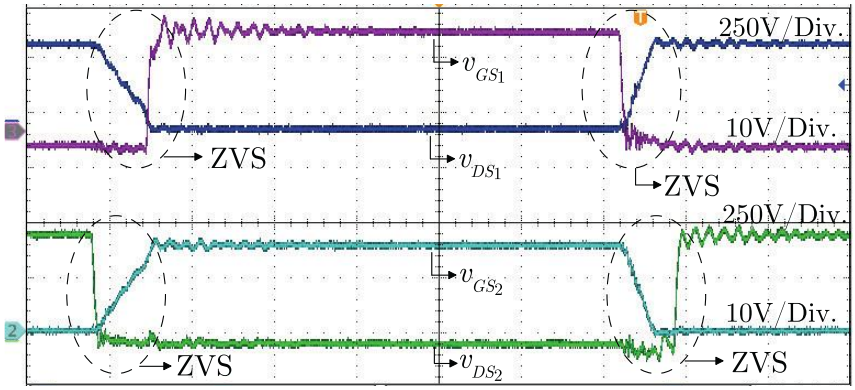
Figura 5.12 – Forma de onda da tensão retificada nos terminais da ponte de diodos.



(a) (b)

Fonte: Autor.

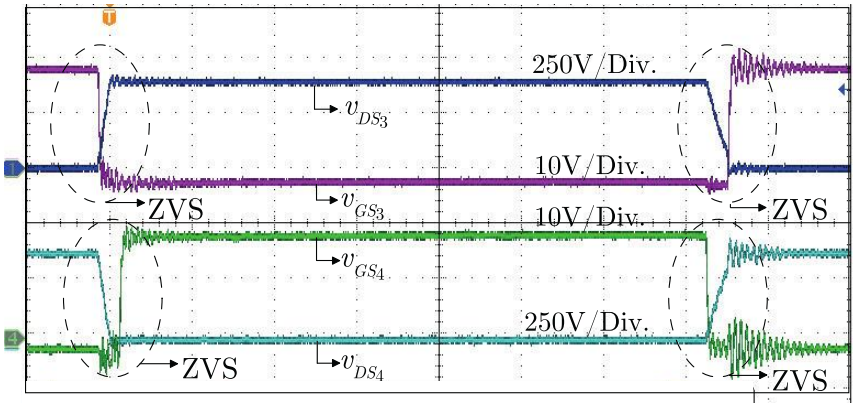
Figura 5.13 – Tensão sobre os interruptores S_1 e S_2 no momento da comutação.



Fonte: Autor.

comutações de S_4. Portanto, é comprovada a existência da comutação suave para toda a faixa de potência desejada.

Figura 5.14 – Tensão sobre os interruptores S_3 e S_4 no momento da comutação.



Fonte: Autor.

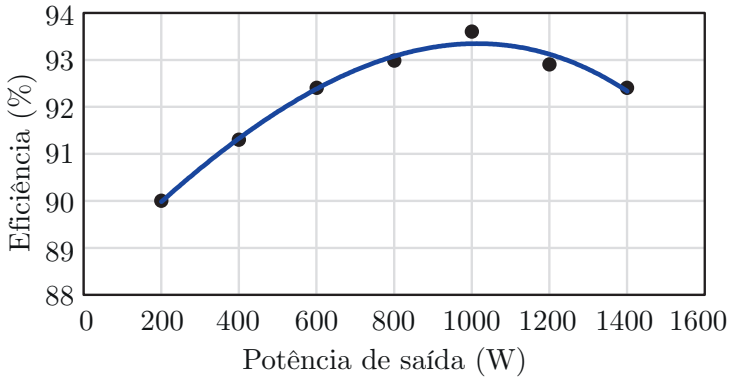
5.2.2 Rendimento do conversor

Para definir a curva de rendimento experimental do conversor, utilizou-se o analisador de potências PA3000 da Tektronix. Esse equipamento possui como especificação

tensão eficaz máxima de 600 V e corrente eficaz máxima de 30 A. Assim, para obter o valor da potência de entrada do conversor, as medidas de tensão foram realizadas sobre o capacitor C_1 e o valor obtido foi multiplicado pela razão entre a tensão de entrada e a apresentada em C_1, assim, determinou-se o valor de multiplicação igual a 2,04. Devido às limitações de corrente do analisador de potência utilizado, não foi possível realizar a análise para toda a faixa de potência, portanto, foram realizados testes para os valores de potência de saída entre 200 W e 1400 W. Para garantir que todos os componentes do protótipo atingissem estabilidade térmica, o conversor operou processando 1400 W por aproximadamente 30 minutos antes do início desse teste.

A partir dos resultados obtidos, foi desenvolvida a curva de eficiência apresentada na Figura 5.15, onde os pontos representam os valores encontrados experimentalmente e o traço apresenta a tendência dos valores de rendimento em relação à potência de saída do conversor.

Figura 5.15 – Curva de eficiência do conversor proposto.



Fonte: Autor.

Analisando a curva apresentada na Figura 5.15, nota-se que o conversor atinge seu rendimento máximo ao operar com cerca da metade de sua carga nominal, apresentando 93,6% de eficiência, sendo seu valor médio igual a 92,14%. A redução da eficiência do conversor para baixas cargas se deve principalmente às perdas nos elementos magnéticos e no circuito grampeador e a perda da comutação suave. Ao conectar o conversor a cargas menores que 500 W, esse está sujeito a operar com comutação dissipativa nos interruptores, fazendo com que a eficiência do conversor reduza nesta região de operação. A medida que é elevado o valor da carga conectada na saída do conversor, as perdas de condução nos MOSFETs e nos diodos passam a aumentar, reduzindo a eficiência.

6 CONCLUSÃO

A presente dissertação propôs e validou experimentalmente o conversor CC-CC meia ponte híbrido a capacitor chaveado.

Inicialmente, foi realizado no Capítulo 1 uma breve contextualização a respeito do cenário brasileiro no que tange a produção de energias renováveis. A necessidade de sistemas de armazenamento foi mostrada. Conversores aplicados a alta tensão e ao carregamento de baterias foram discutidos. Finalizando, a topologias proposta para carregadores de baterias foi apresentada.

No Capítulo 2 realizou-se uma breve revisão a respeito do conversor meia ponte e da célula de comutação *Ladder*. A análise apresentada para o conversor meia ponte assimétrico contemplou sua característica de saída e esforços de tensão e corrente nos interruptores. Uma breve análise da sua comutação foi descrita. Também foi realizada a análise dos possíveis modos de operação para os conversores a capacitor chaveado. O equacionamento do ganho para o conversor *Ladder* do tipo abaixador foi desenvolvido.

O Capitulo 3 se concentrou na análise estática do conversor proposto e suas etapas de operação foram analisadas detalhadamente. Desta análise obtém-se as formas de onda e equações que regem os valores das correntes e tensões sobre os componentes que o integram. As equações das correntes nos capacitores pertencentes à célula de comutação *Ladder* são analisadas graficamente em função da frequência de comutação, razão cíclica e das constantes de tempo. Assim, é possível concluir que as correntes nos capacitores são praticamente imunes às variações da frequência de comutação e das constantes de tempo, desde que o conversor opere no modo de carga parcial. Entretanto, a variação das mesmas constantes de tempo podem alterar o modo de carga do conversor. Quando observada a influência da variação de razão cíclica nas correntes dos capacitores, pode ser concluído que, com o aumento do valor da razão cíclica, as correntes nos capacitores pertencentes a célula *Ladder* acrescem. Ademais, é obtida a resistência equivalente para o estágio a capacitor chaveado, tal como o circuito equivalente simplificado para o conversor proposto.

A análise da comutação dos interruptores pertencentes ao estágio a capacitor chaveado é realizada no Capítulo 4 . A comutação dos interruptores ocorre em duas etapas: intervalo de tempo linear e intervalo de tempo ressonante. Durante a primeira etapa a corrente total disponível para que ocorra comutação do tipo ZVS depende da carga conectada na saída do conversor. Entretanto, no intervalo de tempo ressonante, a corrente disponível para que a comutação ZVS ocorra depende apenas da energia armazenada na indutância de comutação. Como a entrada em condução dos MOSFETs ocorre durante o intervalo de tempo ressonante, consequentemente, essa comutação é mais crítica que a de bloqueio dos interruptores. Também pode ser concluído que a comutação iniciada com o bloqueio dos interruptores pares possui menor disponibilidade de corrente, assim, é mais

crítica da que inicia com o bloqueio de S_1 e S_3. Pela análise desenvolvida no Capítulo 4, conclui-se ainda que, no momento da comutação, a corrente presente na indutância de comutação se divide igualmente nos capacitores conectados em paralelo aos MOSFETs.

Os resultados experimentais foram mostrados no Capítulo 5. As análises teóricas do conversor foram validadas. Testes para diferente valores de carga e razão cíclica foram realizados. Os teste mostraram que o conversor pode operar nestas diferentes condição mesmo não apresentando seu maior desempenho.

Avaliando os resultados obtidos por meio da análise teoria e prática, é possível concluir que o conversor proposto é adequado para aplicações como carregadores de bateria com níveis elevados de tensão de entrada, micro-redes, sistemas de energia renovável e veículos elétricos.

De modo geral, as principais vantagens do conversor meia ponte híbrido a capacitor chaveado são:

- Equilíbrio natural das tensões entre os capacitores e interruptores;
- Todos os componentes pertencentes ao lado de alta tensão estão sujeitos a metade da tensão do barramento CC de entrada;
- Opera com modulação por largura de pulso, com frequência constante;
- As características estáticas são semelhantes às do conversor assimétrico meia ponte CC-CC;
- Fornece o dobro do ganho em comparação ao conversor meia ponte;
- Comutação suave do tipo ZVS em todos os MOSFETs;
- Baixos níveis de sobretensão nos MOSFETs.

Apesar de suas vantagens, o conversor apresenta algumas características negativas:

- Uso de circuito grampeador de tensão nos diodos da ponte retificadora;
- Apresenta valor médio de corrente não nulo nos enrolamentos do transformador;
- Necessidade de valores de capacitâncias elevadas o que aumenta o tamanho do protótipo.

6.1 TRABALHOS FUTUROS

A presente dissertação contribuiu com a análise e o projeto do conversor meia ponte híbrido a capacitor chaveado. Entretanto, ainda há várias questões que podem ser exploradas no que diz respeito ao conversor proposto, entre elas podem ser citadas:

- A análise dinâmica do conversor;

- Otimização do conversor;
- Realizar o projeto e implementação do controle no conversor;
- Validar seu funcionamento com cargas indutivas e capacitivas;
- Realizar um estudo detalhado das perdas no conversor;
- Avaliar a possibilidade de uso do conversor em aplicações CA-CA.

REFERÊNCIAS

Prado, R. N. Effects of the saturable resonant inductor on the rectifying diode reverse recovery of zvs converters. In: *3rd International Power Electronic Congress. Technical Proceedings. CIEP '94*. [S.l.: s.n.], 1994. p. 108–113. Citado na página 102.

AKRAM, U.; KHALID, M.; SHAFIQ, S. An innovative hybrid wind-solar and battery-supercapacitor microgrid system—development and optimization. *IEEE Access*, v. 5, p. 25897–25912, 2017. ISSN 21693536. Citado na página 20.

Andersen, R. L.; Barbi, I. A zvs-pwm three-phase current-fed push–pull dc–dc converter. *IEEE Transactions on Industrial Electronics*, v. 60, n. 3, p. 838–847, March 2013. ISSN 1557-9948. Citado na página 33.

Axelrod, B.; Berkovich, Y.; Ioinovici, A. Switched-capacitor/switched-inductor structures for getting transformerless hybrid dc–dc pwm converters. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 55, n. 2, p. 687–696, March 2008. ISSN 1558-0806. Citado na página 21.

BANDEIRA, D. G.; LAZZARIN, T. B.; BARBI, I. High voltage power supply using a t-type parallel resonant dc–dc converter. *IEEE Transactions on Industry Applications*, IEEE, v. 54, n. 3, p. 2459–2470, 2018. Citado na página 21.

BARBI, I. *Projeto de Fontes Chaveadas. 2ª Edição Revisada.* [S.l.]: Florianópolis, 2006. Citado 6 vezes nas páginas 91, 92, 97, 100, 101 e 121.

BARBI, I.; PÖTTKER, F. *Soft Commutation Isolated DC-DC Converters.* [S.l.]: Springer, 2019. Citado 4 vezes nas páginas 28, 36, 37 e 38.

Ben-Yaakov, S. Behavioral average modeling and equivalent circuit simulation of switched capacitors converters. *IEEE Transactions on Power Electronics*, v. 27, n. 2, p. 632–636, Feb 2012. ISSN 1941-0107. Citado na página 41.

BOTTION, A. J. B. et al. Conexão série-série de módulos cc-cc isolados. 2015. Nenhuma citação no texto.

BRAGA, H. A.; BARBI, I. Conversores estáticos multiníveis–uma revisão. *SBA Controle & Automação*, v. 11, n. 01, p. 20–28, 2000. Citado na página 23.

Chuang, Y. et al. Analysis and implementation of half-bridge series–parallel resonant converter for battery chargers. *IEEE Transactions on Industry Applications*, v. 47, n. 1, p. 258–270, Jan 2011. ISSN 1939-9367. Citado na página 22.

DESCHAMPS, E. et al. Conversores cc-cc isolados de alta tensão de entrada. Florianópolis, SC, 1999. Citado na página 23.

DIAS, J. C.; LAZZARIN, T. B. Steady state analysis of voltage multiplier ladder switched-capacitor cell. In: IEEE. *2016 12th IEEE International Conference on Industry Applications (INDUSCON)*. [S.l.], 2016. p. 1–6. Citado na página 23.

FANG, J. et al. Distributed Power System Virtual Inertia Implemented by Grid-Connected Power Converters. v. 8993, n. c, 2017. Citado na página 20.

Hara, N.; Oota, I.; Ueno, F. A new ring type switched-capacitor dc-dc converter with low inrush current and low ripple. In: *PESC 98 Record. 29th Annual IEEE Power Electronics Specialists Conference (Cat. No.98CH36196)*. [S.l.: s.n.], 1998. v. 2, p. 1536–1542 vol.2. ISSN 0275-9306. Citado na página 40.

Hong Mao et al. Zero-voltage-switching half-bridge dc-dc converter with modified pwm control method. *IEEE Transactions on Power Electronics*, v. 19, n. 4, p. 947–958, July 2004. ISSN 1941-0107. Citado na página 33.

HUNG, Y.-C. et al. Design and implementation of symmetrical half-bridge dc-dc converter. v. 1, p. 338–342, 2003. Citado na página 23.

IMBERTSON, P.; MOHAN, N. Asymmetrical duty cycle permits zero switching loss in pwm circuits with no conduction loss penalty. *IEEE transactions on industry applications*, IEEE, v. 29, n. 1, p. 121–125, 1993. Citado na página 22.

Kimball, J. W.; Krein, P. T. Analysis and design of switched capacitor converters. In: *Twentieth Annual IEEE Applied Power Electronics Conference and Exposition, 2005. APEC 2005.* [S.l.: s.n.], 2005. v. 3, p. 1473–1477 Vol. 3. ISSN 1048-2334. Citado 2 vezes nas páginas 42 e 43.

LEANDRO, G. M.; BARBI, I. Dc-dc hybrid switched-capacitor llc resonant converter: All switches with v ds= v in/2. p. 1–6, 2019. Citado na página 21.

Lee, I.; Moon, G. Half-bridge integrated zvs full-bridge converter with reduced conduction loss for electric vehicle battery chargers. *IEEE Transactions on Industrial Electronics*, v. 61, n. 8, p. 3978–3988, Aug 2014. ISSN 1557-9948. Citado na página 22.

LIN, B.-R. et al. Analysis and implementation of an asymmetrical half-bridge converter. v. 1, p. 407–412, 2005. Citado na página 22.

Liu, K.; Lee, F. C. Zero-voltage switching technique in dc/dc converters. In: *1986 17th Annual IEEE Power Electronics Specialists Conference*. [S.l.: s.n.], 1986. p. 58–70. ISSN 2377-6617. Citado na página 33.

Lucía, O. et al. Efficiency-oriented design of zvs half-bridge series resonant inverter with variable frequency duty cycle control. *IEEE Transactions on Power Electronics*, v. 25, n. 7, p. 1671–1674, July 2010. ISSN 1941-0107. Citado na página 33.

MAKOWSKI, M. S.; MAKSIMOVIC, D. Performance limits of switched-capacitor dc-dc converters. In: IEEE. *Proceedings of PESC'95-Power Electronics Specialist Conference*. [S.l.], 1995. v. 2, p. 1215–1221. Citado na página 23.

Meesrisuk, W.; Jangwanitlert, A. A modified half-bridge dc-dc converter using secondary series-resonance for high input voltage applications. In: *2018 21st International Conference on Electrical Machines and Systems (ICEMS)*. [S.l.: s.n.], 2018. p. 2333–2337. Citado na página 22.

Ou, S.; Tang, C.; Chen, Z. Design and implementation of a zcs-pwm half-bridge boost rectifier with output voltage balance control. *IEEE Transactions on Industrial Electronics*, v. 59, n. 12, p. 4646–4656, Dec 2012. ISSN 1557-9948. Citado na página 33.

Pantic, Z.; Bai, S.; Lukic, S. M. Zcs *lcc*-compensated resonant inverter for inductive-power-transfer application. *IEEE Transactions on Industrial Electronics*, v. 58, n. 8, p. 3500–3510, Aug 2011. ISSN 1557-9948. Citado na página 33.

Park, S.; Song, Y. An interleaved half-bridge bidirectional dc-dc converter for energy storage system applications. p. 2029–2034, May 2011. ISSN 2150-6078. Citado na página 22.

PONT, N. C. D. Conversor cc-cc meia-ponte paralelo ressonante com saída em tensão e modulação pwm assimétrica. 2017. Citado na página 22.

SAXENA, N.; HUSSAIN, I.; SINGH, B. Implementation of Grid Integrated PV-Battery System for Residential and Electrical Vehicle Applications. v. 0046, n. c, 2017. Citado na página 20.

SILVA, R. L. da. *FONTE AUXILIAR ALIMENTADA EM MÉDIA TENSÃO BASEADA NA INTEGRAÇÃO DO CONVERSOR FORWARD COM CÉLULAS DE CAPACITOR CHAVEADO*. Dissertação de mestrado em eletrônica de potência Unversidade Federal de Santa Ctarina-UFSC, 2018. Citado na página 42.

SÍNTESE, R.; BASE, A. *Balanço Energético Nacional*. [S.l.], 2019. Citado na página 20.

Steigerwald, R. L. A review of soft-switching techniques in high performance dc power supplies. v. 1, p. 1–7 vol.1, Nov 1995. ISSN null. Citado na página 33.

TANZAWA, T. Innovation of Voltage Multiplier. *IEEE Solid-State Circuits Magazine*, IEEE, v. 8, p. 51–59, 2016. Citado 2 vezes nas páginas 39 e 40.

UPASANI, M. Grid Connected Solar Photovoltaic System with Battery Storage for Energy Management. *2018 2nd International Conference on Inventive Systems and Control (ICISC)*, IEEE, n. Icisc, p. 438–443, 2018. Citado na página 21.

VECCHIA, M. D.; LAZZARIN, T. B. Hybrid dc-dc buck converter with active switched capacitor cell and low voltage gain. p. 1–6, 2016. Citado na página 23.

Wang, C. A novel zcs-pwm flyback converter with a simple zcs-pwm commutation cell. *IEEE Transactions on Industrial Electronics*, v. 55, n. 2, p. 749–757, Feb 2008. ISSN 1557-9948. Citado na página 33.

WANG, G. et al. A review of power electronics for grid connection of utility-scale battery energy storage systems. *IEEE Transactions on Sustainable Energy*, IEEE, v. 7, n. 4, p. 1778–1790, 2016. Citado na página 21.

Wang, G. et al. A review of power electronics for grid connection of utility-scale battery energy storage systems. *IEEE Transactions on Sustainable Energy*, v. 7, n. 4, p. 1778–1790, 2016. Citado na página 21.

WU, T.-F.; CHEN, Y.-K. A systematic and unified approach to modeling pwm dc/dc converters based on the graft scheme. *IEEE Transactions on Industrial Electronics*, IEEE, v. 45, n. 1, p. 88–98, 1998. Citado na página 23.

XU, X.; KHAMBADKONE, A. M.; ORUGANTI, R. Analysis and design of an optimized asymmetrical half-bridge dc-dc converter. v. 1, p. 120–125, 2003. Citado na página 22.

Yeon, C. et al. Wide zvs range asymmetric half-bridge converter with clamp switch and diode for high conversion efficiency. *IEEE Transactions on Industrial Electronics*, v. 63, n. 5, p. 2862–2870, May 2016. ISSN 1557-9948. Citado na página 22.

APÊNDICE A – PROJETO DO INDUTOR PARA O FILTRO DE SAÍDA

O projeto do indutor para o filtro de saída é realizado de acordo com (BARBI, 2006). Desta forma, definido o valor da indutância em 25 μH, o máximo fluxo magnético $B_{max} = 0,3$ T e o fator de ocupação da janela $K_w = 0,7$, o produto mínimo entre as áreas da janela e da seção transversal do núcleo é definido em (A.1).

$$AeAw_{L_o} = \frac{L_o I_{o,nom}^2}{K_w J_{max} B_{max}} = 6,889 \text{ cm}^2 \tag{A.1}$$

Da mesma forma que para o projeto dos demais magnéticos, optou-se pelo uso do núcleos de ferrite fabricados com material N87 pela EPCOS. Verificando os núcleos disponíveis no catálogo, considerou-se o núcleo E 55/28/21 o mais adequado. Suas especificações são apresentadas na Tabela A.1.

Tabela A.1 – Parâmetros do núcleo E 55/28/21.

Parâmetro	**Valor**
Área da seção transversal do núcleo (Ae)	354 mm^2
Área da janela (Aw)	435 mm^2
Produto das áreas ($AeAw$)	15,39 mm^2
Caminho magnético médio ($l_{núcleo}$)	92 mm
Volume do núcleo ($V_{núcleo}$)	43900 mm^3
Comprimento médio de uma espira (l_{espira})	124 mm
Permeabilidade magnética no vácuo (μ_o)	$4\pi \cdot 10^{-7}$ H/m
Permeabilidade relativa do núcleo ($\mu_{núcleo}$)	1 H/m
Constante de perdas por histerese (K_h)	$4 \cdot 10^{-5}$
Contante de perdas por correntes parasitas(K_f)	$4 \cdot 10^{-10}$

Definido o núcleo a ser utilizado, o número de espiras é definido em (A.2).

$$N = \frac{L_o I_{o,nom}}{A_e B_{max}} = 9,81 \approx 10 \tag{A.2}$$

Desta forma, foram definidas 10 espiras para o projeto de L_o. Determinado o número de espiras, a largura do entreferro para o indutor é dado por (A.3).

$$Gap_{L_o} = \frac{N^2 \mu_o Ae}{L_o} = 0,178 \text{ cm}. \tag{A.3}$$

A seção transversal mínima necessária para os condutores é apresentada em (A.4).

$$S_{fio,L_o} = \frac{I_{o,nom}}{J_{max}} = 0,139 \text{ cm}^2 \tag{A.4}$$

Devido ao efeito pelicular, optou-se por utilizar fio AWG38. Sua especificações estão apresentadas na Tabela 5.3.

Como a seção transversal calculada para os condutores é superior a apresentada pelo fio AWG38, é necessário associar condutores em paralelo a fim de que a corrente seja conduzida sem superaquecimento dos fios. Assim, é definido em (A.5), o número necessário de condutores em paralelo.

$$N_{paralelo,L_o} = \frac{S_{fio,L_o}}{S_{AWG38,cu}} = 1.736 \tag{A.5}$$

Para a exceção do projeto optou-se pelo uso de fio litz. Portanto, utilizou-se 4x400+1x220, totalizando 1.820 fios AWG38 em paralelo.

De forma similar ao equacionado realizado para os demais magnéticos, as perdas no indutor L_o, são definidas pelo somatório das perdas no enrolamento, definida em (A.6) com as perdas no núcleo apresentadas em (A.8).

$$P_{cobre,Lo} = R_{cobre,Lo} I_o^2 = 3,56 \text{ W} \tag{A.6}$$

Onde:

$$R_{cobre,Lo} = \frac{l_{espira} N \rho_{AWG38}}{N_{paralelo,L_o}} = 2,071 \text{ m}\Omega \tag{A.7}$$

$$P_{\text{núcleo},Lo} = \Delta B^{2,4} \left(K_h f_s + K_f f_s^2 \right) = 7,4 \text{ W} \tag{A.8}$$

Onde, a variação de fluxo magnético, $\Delta B = 0,2$ T.

Somando (A.6) e (A.8), a potência total dissipada pelo transformador é apresentada em (A.9).

$$P_{total,Lo} = P_{cobre,Lo} + P_{\text{núcleo}_{LO}} = 10,97 \text{ W} \tag{A.9}$$

A elevação da temperatura no indutor L_o (A.10).

$$\Delta T = P_{total,Lo} Rt_{\text{núcleo}} = 60,36 \text{ K} \tag{A.10}$$

Sendo a relutância do núcleo $Rt_{\text{núcleo}}$ é definida pelo fabricante como 5.5 K/W.

Assim, considerando a temperatura ambiente 40 °C, a temperatura máxima que o transformador pode atingir é 100,36 °C.

APÊNDICE B – CÓDIGO IMPLEMENTADO NO MICROCONTROLADOR

```
#include "DSP28x_Project.h"
//Protótipos das demais funções utilizadas:
void configure_EPWM1(void);
void configure_EPWM2(void);

void main(){
InitSysCtrl(); //Inicialização do sistema (Clock, PLL, etc)
 DINT;  //Desabilite as interrupções

EALLOW;
GpioCtrlRegs.GPAMUX1.bit.GPIO0=0x01; //EPWM1A //Pino 40
GpioCtrlRegs.GPAMUX1.bit.GPIO1=0x01; //EPWM1B //Pino 39
GpioCtrlRegs.GPAMUX1.bit.GPIO2=0x01; //EPWM2A //Pino 38
GpioCtrlRegs.GPAMUX1.bit.GPIO3=0x01; //EPWM2B //Pino 37
EDIS;

 //Configuração os módulos PWM
configure_EPWM1();
configure_EPWM2();
configure_EPWM3();

while(1){ ;}}

void configure_EPWM1(void){
EPwm1Regs.TBPRD = 450;
EPwm2Regs.CMPA.half.CMPA EPwm1Regs.TBPHS.half.TBPHS = 0;
EPwm1Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP;
```

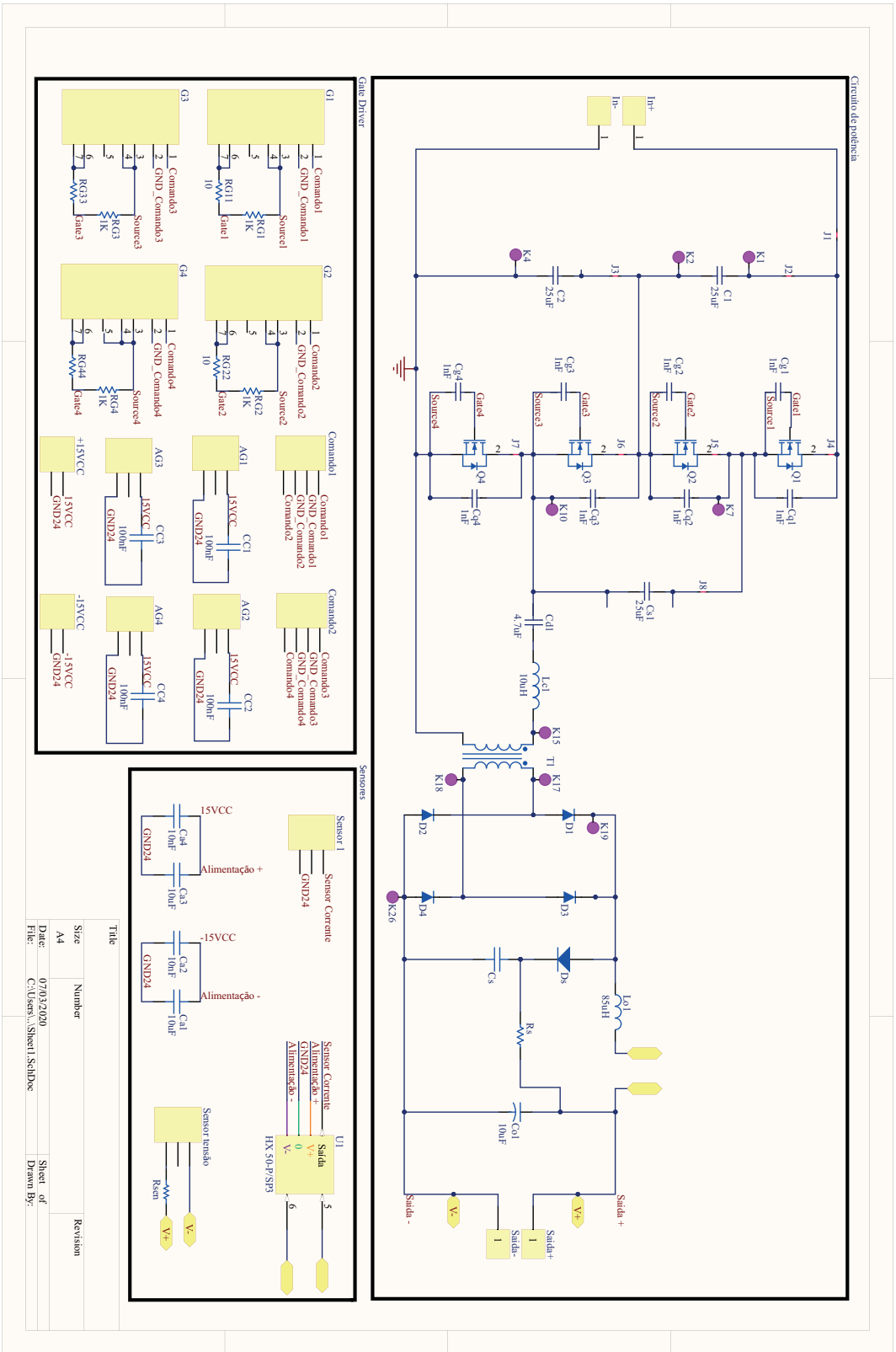
```
EPwm1Regs.TBCTL.bit.PHSEN = TB_DISABLE;
EPwm1Regs.TBCTL.bit.PRDLD = TB_SHADOW;
EPwm1Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm1Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;
EPwm1Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm1Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO
EPwm1Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;
EPwm1Regs.AQCTLA.bit.ZRO = AQ_SET;
EPwm1Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm1Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm1Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm1Regs.DBFED = 13;
EPwm1Regs.DBRED = 13;
}

void configure_EPWM2(void)
{
EPwm2Regs.TBPRD = 450;
EPwm2Regs.CMPA.half.CMPA = 203;
EPwm2Regs.TBPHS.half.TBPHS = 0;
EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UP;
EPwm2Regs.TBCTL.bit.PHSEN = TB_ENABLE; //
EPwm2Regs.TBCTL.bit.PRDLD = TB_SHADOW;
EPwm2Regs.TBCTL.bit.SYNCOSEL = TB_SYNC_IN;
EPwm2Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;
EPwm2Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm2Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm2Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;
```

```
EPwm2Regs.AQCTLA.bit.ZRO = AQ_SET;
EPwm2Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm2Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm2Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm2Regs.DBFED = 13;
EPwm2Regs.DBRED = 13;
}
```

APÊNDICE C – PROJETO E DA PLACA DE CIRCUITO IMPRESSO

C.1 ESQUEMÁTICO DESENVOLVIDO NO ALTIUM



C.2 LAYOUT DA PLACA DE CIRCUITO IMPRESSO DESENVOLVIDO NO ALTIUM

